



富士電機グループ



特集 エネルギー・環境分野に 貢献するパワー半導体

FUJI ELECTRIC JOURNAI

特集 エネルギー・環境分野に貢献するパワー半導体 〔巻頭言〕 次世代のパワーデバイスに向かって **357**(1) 松本 俊 パワー半導体の現状と展望 **358**(2) 康和・宝泉 徹・山添 勝 関 ハイブリッド車用第2世代めっきチップ **362** (6) 藤井 岳志 ・ 今川 鉄太郎 ・ 洞澤 孝康 ハイブリッド車用 IGBT 駆動 IC「FiOO9」 366 (10) 鳶坂 浩志 ・ 中川 翔 ・ 今井 副助 3.3 kV IGBT モジュール **371** (15) 古閑 丈晴 ・ 有田 康彦 ・ 小林 孝敏 高速 IGBT モジュール **375** (19) 堀江 峻太 ・ 小川 省吾 ・ 高久 拓 IGBT モジュール「V シリーズ」の系列化 **380** (24) 高橋 孝太・・吉渡 新一・・ 関野 裕介 インテリジェントパワーモジュール「V シリーズ IPM」 **384** (28) 清水 直樹 ・ 高橋 秀明 ・ 熊田 恵志郎 Superjunction MOSFET **389** (33) 大西 泰彦 ・ 大井 明彦 ・ 島藤 貴行 第2世代宇宙用高信頼性パワー MOSFET **393** (37) 井上 正範 ・ 小林 孝 ・ 丸山 超低 /_R ショットキーバリアダイオード **398** (42) 北村 祥司 ・ 一ノ瀬 正樹 ・ 中沢 将剛 EPA5.0 規格対応カレントモード PWM 制御 IC **403** (47) 「FA5592 シリーズ」 虎崗・ 藤井 優孝・ 山根 博樹 朴 多機能ボルテージモード PWM 制御 IC「FA5604 シリーズ」 **408** (52) 佐藤 絋介 ・ 丸山 宏志 ・ 本井 康朗 低ノイズ電流連続モード PFC 制御 IC「FA5610/FA5611」 **413** (57) 藪崎 純・陳 建・境 保明 排気系圧力検出用センサ **418** (62) 植松 克之 ・ 田中 寛子 ・ 加藤 博文 IGBT モジュールのサーマルマネジメント技術 **423** (67) 西村 芳孝 ・ 大野田 光金 ・ 百瀬 文彦 富士時報 VOL.82 2009 (平成 21 年) 総目次 (巻末3ページ)

目 次



温暖化から地球を守るため、われわれ人類 は多くのことをしなくてはならない。富士電 機はパワーエレクトロニクスとパワー半導体 の相乗効果で双方の力をさらに高めながら、 "エネルギー・環境"分野に注力し、エネルギー のグリーン化と地球環境の保全に努めている。

地上よりも高い信頼性と省エネルギー性が 求められる宇宙空間においても富士電機のパ ワー半導体は使われている。

表紙は国際宇宙ステーションで使われて いる富士電機の宇宙用高信頼性 MOSFET (Metal-Oxide-Semiconductor Field-Effect Transistor) である。富士電機のパ ワー半導体は宇宙ステーションだけでなく、 宇宙船地球号の省エネルギーに貢献し環境を 守っている。 次世代のパワーデバイスに 向かって



松本 俊 (まつもと たかし) 山梨大学工学部教授 工学博士

誰でもが,いつでも,どこででも必要な情報を手に入 れたり発信したりできるユビキタス社会が到来しようと している。膨大な情報の流れには必然的に巨大なエネル ギーの流れが付随しており,このエネルギー流を半導体 デバイスがコントロールしている。現代社会の安心安全は 半導体テクノロジーに支えられていると言っても過言では ない。中でもシリコン(Si)デバイスは情報通信から電力 系統に至る広範な分野で主役を演じている。Siテクノロ ジーは極めて高度に発達し,デバイス性能が Siの材料物 性で制限される理論的限界に近づいている。しかし,と どまるところを知らない社会の要請はさらなる高性能化を 要求し続けている。一般に素子の特性は,素子の構造と 材料で決まる。構造が同じなら目的とする機能にとって優 れた物性を有する材料で素子を作れば高性能が期待でき る。新構造はさておき,ここでは新材料について考える。

大電力を低損失で制御するためのパワーデバイス用材 料として,炭化珪素(SiC),窒化ガリウム(GaN)系,ダ イヤモンド(C)などのワイドバンドギャップ半導体が期 待されている。これらの半導体は文字どおり広い(ワイ ドな)バンドギャップを持ち,Siに比べて10倍程度の絶 縁破壊電界強度と2倍以上の飽和電子ドリフト速度を持 ち,かつ熱伝導率も大きいというパワーデバイスの低損失 化・高速化・小型化にとって望ましい物性を有する。こ れらの物性はバンドギャップが大きいことと密接に関係 している。デバイスへの要求は,大電力・低損失のみな らず従来考えられなかったハードな環境,例えば高温環 境や放射線環境に対する耐性へと広がっており,ワイド バンドギャップ半導体はこの方面からも期待されている。

ワイドバンドギャップ半導体は、このように優れた基 礎特性を有する反面、Si に比べて結晶の品質が劣る、Si プロセスがそのまま適用できないことなどからデバイ ス化が困難視されてきた。しかし、SiCのダイオードや MOSFET (Metal-Oxide-Semiconductor Field-Effect Transistor) で Si の理論限界を凌駕するオン抵抗、GaN 系高周波デバイスで Si や GaAs 系を一桁上回る電力密度 などが達成され、デバイス化研究が活発化している。とは いえ、デバイスが実用の域に達するにはなお多くの基礎 的・技術的課題を抱えていることも事実である。一例を挙 げると、バルク結晶成長、エピタキシャル成長、ドーピ ングによる価電子制御、ストイキオメトリ制御、結晶異方 性、エッチング・加工、絶縁膜、MIS (Metal-Insulator-Semiconductor)界面、電極、パッケージング、などなど。 地道な息の長い研究の上にいくつかのブレークスルーを積 み重ね、近い将来に実用化されることを期待する。

ところで、私事にわたって恐縮であるが、夏はパワー デバイスの存在を家庭で実感している。拙宅の屋根には 多結晶シリコン太陽電池が載っている(2002年設置)。夏 の太陽に熱せられて発電効率が低下するだけでなく、屋 内設置インバータの効率が肌で感じられる。茅屋内に少 なからぬ熱を発散し、寒い季節には善なる存在である が、夏場は熱魔と化して家人に評判が悪い。半導体のス イッチング損失が熱になって放散されるとわかっていて も暑いものは暑い。小さくはない空間を占拠するのも不 人気の一因である。文庫本 70 ~ 80 冊のスペースであ る。こんな問題はパワーデバイスの性能が理想的に向上 すれば一気に解決する。弁当箱大で熱を出さない箱なら 誰も気がつかない。優れた技術は空気のように存在する。

ワイドギャップ半導体が実用化されれば,エネルギー ネットワークや産業界での各種電力変換装置のみなら ず太陽電池・燃料電池・電気自動車などに組み込まれ て一般家庭にもパワーデバイスがいっそう浸透してく る。地球温暖化問題や脱炭素社会が叫ばれているが,そ の一方で電気エネルギーの消費は不可避であるばかりか ますます拡大し続けるであろう。文明社会持続のため にデバイス技術が果たす役割は小さくないと考える。こ の技術を支えるのは何といっても若い人材である。小 中高校生の理科離れが言われ続けて久しいが,エネル ギー問題が切実感とデバイスを組み込んだ製品を引きつ れて家庭の中にまで浸透してくる今こそ,多くの若い 世代をこの分野に惹きつけるチャンスである。これを 契機にパワーデバイスのいっそうの進展を期待したい。

パワー半導体の現状と展望

Tho	Current	Status	and F	Tuturo	Outlook	for	Power	Semicon	ductors
ILIE	Guileni	Status	anui	uluie	Outioor		L Owei	Serricon	IUUUUUUS

_							_
即	康和	Vasukazu Seki	空息 衒	Toru Housen	山沃	联 Masaru Yamazoe	
丙	13RTH	lasukazu ocki	五水 间	loid Housell			
1	也球環境	保護への取組みが注目	∃され, バ'	フーエレクトロニクス	くの基幹部	部品てあるパワー半導体の重要性が増大している。	0
					· · · · · · · · · · · · · · · · · · · ·		. 0
Ĵ	第6世代	IGBT 「V シリース」	技術を用し	いく局温動作,局耐圧	・大谷重	重のパワーモシュールの製品化や開発を行った。フ	小下
_							
ス	トシリコ	シどして, ワイトハ.	ントキャッ	ノ半導体を用いたナノ	ヽイ スの焼	開発や Superjunction MOSFET の開発を行って	<i>ر</i> ر
7	+017	"キバネ" ブはわわう	マいてやゆ	田 いつりアア ディナ 支を	きおかれ ひゃう	ら低提出し、電源制御田でプロ低リノブールエ	ц,
0	, 65L	さほう (便われ	(いる手由)	用MOSFEI (は高信	言釈1生1じへ-	や低損失化,電源前御用1しては低ノ1ス・省工。	不
11.7-	ビールた	達成している 自動す	有田の排写る	ダビカセンサやハイ-	ブロッド重	甫田の制御 IC を新たに制具化した	

With the increased focus on efforts to protect the global environment, power semiconductors, which are the main power electronics products, are becoming increasingly important. Using 6th-generation IGBT V-Series technology, Fuji Electric has developed and commercialized high voltage, large capacity power modules that are capable of operating at high temperatures. As post-silicon technology for the next generation, we are pursuing the development of devices that utilize wide band gap semiconductor material and the development of superjunction MOSFETs. Additionally, MOSFETs designed for applications in outer space and used in the Japanese experimental module known as "Kibo" attain high reliability and low loss, while ICs designed for use in power supply control achieve low noise and energy savings. Exhaust system pressure sensors for use in automobiles and control ICs for use in hybrid vehicles have been newly commercialized.

1 まえがき

2009年は米国でオバマ政権が発足し、グリーンニュー ディール政策が始動した。同年9月には国連気候変動サ ミットで鳩山首相が、日本は2020年までに1990年比で温 室効果ガスを25%削減することを新たな中期目標として 表明した。各国のリーダーが新しい方針を示す中で、今最 も注目を集めているのがエネルギー・環境関連事業である。

富士電機では,現在"エネルギー・環境"を核とした事 業構造への変革に取り組んでいる。さらに以前から地球環 境保護や CO₂ 削減を実現するための中核をなすパワーエ レクトロニクス (パワエレ)技術の革新に取り組んできた。 パワエレ技術は,エネルギーを効率的に動力へ変換するた めの重要技術の一つであり,その基幹部品としてのパワー 半導体の重要性がますます増大してきている。

パワー半導体への要求は,低損失・高速スイッチングに 加え低ノイズと使いやすさである。

本稿では,富士電機が取り組んでいるエネルギー・環境 対応パワー半導体を中心に,その代表製品であるパワーモ ジュール,パワーディスクリート,電源制御 IC および自 動車用デバイスについて,その現状と今後の展望を紹介す る。

2 パワーモジュール

"エネルギー・環境"をキーワードとして IGBT (Insulated Gate Bipolar Transistor) パワーモジュールをさま ざまな分野に展開している。その核となる IGBT チップは, 第6世代 IGBT チップとして「Vシリーズ」の展開を開始 している。図1に示すように, IGBT モジュールに対する 要求項目は多く,それぞれの要求項目と特性はトレードオ

図1 IGBT モジュールに要求される特性



フの関係であり、すべての要求を満たすには多くの技術的 なブレイクスルーが必要である。

第6世代 IGBT モジュール「V シリーズ」では,理論限 界に近い特性を達成し,発生損失の低減を果たした。また, 十分に環境を意識して設計している。例えば,鉛フリーを ベースとした RoHS 指令対応や,発生するノイズを大き く低減させたパッケージ構造とし,小型軽量化も同時に実 現させている。さらに 175℃までの高温動作を可能とした。

これらの優れた V シリーズ IGBT を用いて,600 V, 1,200 V,1,700 V 耐圧での IGBT モジュール系列や,IPM 系列を製品化している。

富士電機はこれまでハイブリッド車用に IGBT モジュー ルや IPM (Intelligent Power Module)を開発してきた。 また,ハイブリッド車適用の基幹部品として両面冷却構造 パッケージ構造に用いるめっき適用 IGBT,FWD (Free Wheeling Diode)チップも開発してきた。これは一般用 の IGBT と比較して約2倍の電流密度を達成している。今 回はさらに第6世代 IGBT「V シリーズ」技術,微細加工

〈注1〉RoHS 指令:電気電子機器に含まれる特定有害物質の使用制 限についての EU(欧州連合)の指令 技術を適用し,FS (Field Stop)構造改善により,従来と 比較して大幅に特性改善を達成している。また,温度セン シング,電流センシング機能も内蔵し,より使いやすい チップとしている。

エネルギー・環境分野への適用として、例えば風力発電 用として高耐圧・大容量 IGBT モジュールの適用が始まっ ている。最近の風力発電用途での傾向では、高耐圧・大容 量の IGBT モジュールの要求が強く、富士電機では 1,200 V 耐圧, 1,700 V 耐圧, 3,300 V 耐圧の大容量モジュールを準 備しこの要求に対応している。HPM (High Power Module)、EconoPACK + などの豊富なスタンダードパッケージ 群をとりそろえ、顧客展開をしている。

新たな IGBT の展開として,富士電機では RB-IGBT (逆阻止型 IGBT) や RC-IGBT(逆導通型 IGBT)なども 開発している。特に RB-IGBT では次世代アプリケーショ ンとして期待が大きいマトリックスコンバータへの適用や, 新3レベル方式のインバータへの適用などが期待されてい る。

③ 次世代パワーモジュール

第6世代 IGBT の V シリーズの特性はシリコンの理論 限界に近づきつつある。そこで、シリコンに代わる次世 代パワーデバイスの材料として、炭化けい素(SiC)と窒 化ガリウム(GaN)が有力な候補となっている。これまで SiC は、その物性がパワーデバイスに最適であることから 長い間研究開発がなされてきたが、最近になり実用化が急 速に話題になり始めている。SiC は結晶成長やプロセス技 術が難しいことからコストが極めて高いが、技術的解決の 道筋が少しずつ見えてきており、いずれコスト問題も解決 するものと思われる。

また,青色ダイオードで一躍有名になった GaN は,パ ワーデバイスにとっても有望な材料であることが判明し, 次世代パワーデバイスの材料候補になった。まだパワーデ バイスとしての歴史は浅いが,シリコンウェーハの上に形 成することができることから,その安価なコストメリット を生かすことができるかどうかが決め手となる。

SiC も GaN も将来のパワーデバイス材料候補としては 有望である。富士電機は,SiC では独立行政法人産業技術 総合研究所と共同研究を実施している。さらに,GaN で は古河電気工業株式会社と次世代パワーデバイス技術研究 組合を設立し,共同研究を実施しており,その成果を取り 入れて次世代パワーモジュールに適用する計画である。

④ パワーディスクリート

高耐圧 MOSFET (Metal-Oxide-Semiconductor Field-Effect-Transistor) では、今回"Superjunction MOSFET

〈注 2〉EconoPACK: Infineon Technologies AG.の商標または登録 商標 (SJ-MOSFET)"を開発した。富士電機では,2008年度 にプレーナ型 MOSFET として最高性能の R_{on} ・A(単位 面積で規格化したオン抵抗)を持った「SuperFAP-E³⁸ 600 V シリーズ」を開発し、低損失化とスイッチング性能 のトレードオフ改善とともに低ノイズ化を実現し、機器の 高効率化に貢献してきた。最近, MOSFET の主要アプリ ケーションであるスイッチング電源分野では、国際エネル ギースタープログラムに代表される国際的な省エネルギー (省エネ)規制に対応するため、高効率化が加速している。 特に IT 社会の基盤として欠かせない、インターネット データセンターで使用される大容量サーバなどでは、電源 効率92%以上(50%負荷時)が求められている。これら を実現するためには, MOSFET もさらなる低損失化が必 要で、今回新しく低オン抵抗性能を持った SJ-MOSFET を開発した。SJ-MOSFETは、業界最高水準のRon·Aを 持ち,従来の「SuperFAP-E^{3S}シリーズ」と比べ約1/4の オン抵抗を実現した。電源の力率改善回路に搭載した場合 で図2に示すように約14%の損失低減が可能であり、早 期の製品化に向け開発を加速している。

また,人工衛星などの宇宙用として信頼性の高い MOSFET も製品化している。富士電機の最初の宇宙用デ バイスは,1994年の純国産ロケット1号機へ搭載され打 ち上げ成功に貢献した。その経験とその後の研究開発の成 果を生かし,現在系列化している宇宙用 MOSFET には, それまでの課題を克服した低オン抵抗および宇宙空間で必 須の電離放射線や高エネルギー粒子に対する耐性を持たせ ることを可能にした。さらに,2008年に打ち上げられた 国際宇宙ステーションの日本実験モジュール"きぼう"に 搭載され順調な運転を続けている。今後は,積極的に海外 の宇宙産業向けにも展開していく。

ー方、ダイオードでは、太陽光発電など高温環境下でも 使用可能な超低 $I_{\rm R}$ ショットキーバリアダイオード(SBD) を開発した。従来の SBD に比べ、逆方向リーク電流 $I_{\rm R}$ を 1/10 以下に低減したことで、接合温度 175 ℃保証を可能 にした。

将来に向け、現行のシリコンに比べ圧倒的な低損失を実



図 2 パワー MOSFET の発生損失比較(入力 AC100 V/出力 400 W)

特

集

現する SiC や GaN を用いた次世代デバイスの開発を,前述したように外部との共同開発を活用し加速していく。

5 電源制御 IC

特

集

電源制御ICでは、スイッチング電源の省エネ、低ノイ ズや機器の低コストに貢献するため、富士電機独自の制御 方式を開発し適用している。常時コンセントに接続されて いるテレビやパソコン、プリンタなどでは待機状態の時間 が長く、省エネ化のためには待機時の消費電力低減が必須 である。米国環境保護庁発効のEPA5.0規格では、軽負荷 時も含めた平均効率が規定されており、これに対応する EPA5.0規格対応カレントモード PWM 制御 IC「FA5592 シリーズ」を開発した。FA5592 は、軽負荷時の効率改善 のため、負荷率 60% 以下でスイッチング周波数を低減す ることにより図3 に示すように軽負荷時の効率を大幅に向 上させた。また、スイッチング周波数分散機能内蔵による 低ノイズ化や 750 V 耐圧保証の起動回路を内蔵することで、 電源変動の大きい国や地域でも適用可能にした。

比較的大容量の電源用に多機能ボルテージモード PWM 制御 IC「FA5604/FA5605」や低ノイズ電流連続モード PFC 制御 IC「FA5610/FA5611」を開発し,高性能化と ともに SOP8 ピンパッケージに搭載し小型化を実現した。 特に,FA5610N は,発振周波数分散機能により高力率と 低ノイズを実現し入力フィルタの簡素化を可能とした。

電源制御 IC 分野では、ますます厳しくなる高効率化、 省エネ化、小型化、機器の低コスト化などの要求を実現す るために、富士電機独自の特徴ある制御方式の研究開発に 継続的に取り組んでいく。

6 自動車デバイス

自動車用デバイスでは、IPS (Intelligent Power Switch),排気系圧力検出用センサおよびハイブリッド車 用 IGBT 駆動 IC「Fi009」を開発した。

(1) 排気系圧力検出用センサ



図3 FA5592の電源効率の負荷電流依存性

自動車排出ガス規制は,2009年から日本ではポスト新 長期規制,欧州ではEUR05が施行され,年々厳しくなっ ている。これに対し,近年,排ガスの一部を吸気側に再度 戻してエンジン内燃焼を制御する排ガス再循環システムも 採用され始めた。新しく開発した排気系圧力検出用センサ は,従来の吸気系圧力センサに適用していた CMOS (Complementary Metal-Oxide-Semiconductor)ワンチップ技 術をベースに,新しい構造の採用により耐腐食性を大幅に 向上させた。この技術を基に,重機などへの適用に向け製

(2) ハイブリッド車用 IGBT 駆動 IC「Fi009」

品開発を続けていく。

ガソリンエンジンと電動モータを組み合わせて,自動車 の走行状態による負荷分担を最適化することで,高燃費を 実現するハイブリッド車の需要が急速に拡大している。ハ イブリッド車のモータ駆動用インバータシステムの主デ バイスとして IGBT が使用されている。この IGBT を駆動 する制御 IC には,インバータシステムの高信頼性のため IGBT を保護する需要な役割を持っている。今回開発した 制御 IC は,富士電機製 IGBT チップに内蔵されている温 度センサや電流センサからの信号を受けて過熱や過電流か ら保護する機能を持っている。

富士電機の自動車用デバイスには、今回紹介した製品以 外にもワンチップイグナイタなど富士電機独自の特徴ある 技術を用いた製品がある。この技術を生かし、今後も顧客 の要求に応える高信頼性で高性能な製品開発を行っていく。

7 あとがき

地球環境保護が重要な課題となった今日, CO₂ 削減など の環境対策, 化石燃料に頼らない新エネルギーの開発が 急務である。富士電機では, "エネルギー・環境"をキー ワードにこれらの問題に積極的に取り組み, 貢献していく ことを経営目標に掲げている。その実現のためには, パワ エレ技術の基幹部品であるパワー半導体の技術革新が不可 欠である。

本稿で述べたとおり,富士電機では特徴あるパワー半導 体製品の開発に努めており,低損失化,高機能化,小型化, 高信頼性化,低ノイズ化などを革新的な技術で実現してい く。今後も,お客さまの視点での製品開発に向け,継続的 に技術開発を進めていく所存である。



康和

関

半導体の研究開発に従事。現在,富士電機システ ムズ株式会社半導体事業本部半導体統括部副統括 部長。工学博士。電気学会会員。



宝泉 徹

半導体の研究開発に従事。現在,富士電機システ ムズ株式会社半導体事業本部半導体統括部副統括 部長。電気学会会員。



山添 勝

富士電機システムズ株式会社取締役副社長,半導 体事業本部長。電気学会会員。

ハイブリッド車用第2世代めっきチップ

2nd Generation Plated Chip for Hybrid Vehicles

藤井 岳志 Takeshi Fujii 今川 鉄太郎 Tetsutaro Imagawa 洞澤 孝康 Takayasu Horasawa 普及が進むハイブリッド車のシステムは,高出力化,小型化の要求が増している。これに対し,高電流密度化,両面冷 却構造に対応した半導体チップが要求され,表面電極に Ni めっき膜を形成した構造のチップを開発した。第2世代めっ き IGBT チップには,表面トレンチ構造と表面セル構造の最適化および新 FS 構造を採用した。第2世代めっきダイオード チップでは表面アノード層構造の最適化と FZ ウェーハの適用により順方向特性の改善を図り,チップの信頼性を向上させ た。これらの特性改善により, IGBT,ダイオードのチップサイズ縮小を実現し,システムの高出力化,小型化に対応した。

Systems for popular hybrid vehicles are increasingly required to provide higher system output while havng a smaller size. In response, IGBT and diode chips are requested to support higher current densities and double-sided cooling structures. Fuji Electric has developed a chip which is constructed such that a Ni-plating electrode is formed on its surface electrodes. 2nd-generation IGBT chips feature an optimized surface trench cell structure, and employ a new field stop structure. Diode chips incorporate an optimized anode layer structure and utilize FZ wafers to improve forward characteristics and improve chip reliability. These improvements make it possible to reduce IGBT and diode chip sizes, increase system output, and facilitate miniaturization.

1 まえがき

環境問題への関心の高まりにより,クリーンエネルギー の利用,製造に関する技術開発要求が強まっている。自動 車業界では,地球温暖化防止のための二酸化炭素排出量削 減のため,ガソリンエンジンと電気モータの双方を利用す るハイブリッド車が実用化され,さらに電気自動車の開発 が進んでいる。

特にハイブリッド車は、トヨタ自動車株式会社のプリウ (#1) ス、本田技研工業株式会社のインサイトのように、自動 車製造各社が注力する車種となっている。

富士電機では、ハイブリッド車に搭載される PCU (Power Control Unit) に用いる IGBT-IPM (Insulated Gate Bipolar Transistor-Intelligent Power Module)を昇 Eコンバータ用途に供給している。また、PCUの高出力 化、コンパクト化を実現する両面冷却パッケージ構造に適 用する IGBT チップ、ダイオードチップの供給を行ってお リ、第1世代めっき IGBT チップ、ダイオードチップを製 品化している。

今回, IGBT チップ, ダイオードチップの特性改善を図 リ, 第2世代めっきチップを製品化した。このチップは, ハイブリッド車 LEXUS RX450h 用の PCU に搭載されて いる。

本稿では,この第2世代めっきチップの技術内容につい て報告する。

〈注1〉プリウス:トヨタ自動車株式会社の商標または登録商標 〈注2〉インサイト:本田技研工業株式会社の商標または登録商標 〈注3〉LEXUS:トヨタ自動車株式会社の登録商標

2 開発概要

富士電機は、トヨタ自動車株式会社のハイブリッド車 LEXUS LS600h と LEXUS LS600hL に搭載されている PCU用に、第1世代となるめっき IGBT チップ、ダイオー ドチップを製品化している。

トヨタ自動車株式会社のハイブリッド車用 PCU の特徴 は、モータ用インバータと発電機用インバータ、バッテリ 電圧を昇降圧するコンバータを組み合わせて、高電圧の バッテリを使うことなくモータの高出力化が図れることで ある。図1に示すように14アームの半導体スイッチで構 成されている。モータ、発電機、昇降圧コンバータ、それ ぞれの出力容量に応じてチップの並列数が異なっている。

使用する半導体パワーチップの数を減らすことは, PCUの小型化やシステムの信頼性向上につながる。半導 体チップを高電流密度化することでシステムのチップ使用 数を減らせる。

第1世代めっき IGBT チップでは、表面セル設計を見直 し、チップの高電流密度化を実現している。また、高電流



図1 PCUの概略回路図

図2 両面冷却モジュール構造の断面図



密度での条件でも自動車用として要求される高い信頼性を 実現している。

さらに電流密度を高めた場合でも、チップの発熱は動作 保証温度の150℃を超えてはならない。このため、トヨタ 自動車株式会社製ハイブリッド車用 PCU には、図2に示 す株式会社デンソー製両面冷却モジュール構造のパッケ ージが採用されている。チップ裏面側とともに、表面電極 側からも素子を冷却することにより、片面冷却構造より大 電流での使用が可能となっている。

富士電機では両面冷却モジュール構造を実現するために, IGBT チップ,ダイオードチップの表面電極に,電極のは んだ付けが可能なようにニッケル (Ni)めっき電極を形成 している。

第2世代めっきチップでは、新技術を盛り込み、さらに 高電流密度に対応したチップ設計を実施することで小型化 を進め、LEXUS RX450hへの適用が行われた。

③ めっき IGBT チップ

IGBT チップは,従来のめっき IGBT チップと同様に, 1,200V 耐圧のトレンチゲート構造,薄いウェーハプロセ スを用いたフィールドストップ (FS)構造を持っている。 図3に IGBT チップの断面構造を示す。開発した IGBT チップ (第2世代 IGBT チップ)は以下の主な改善点を持 つ。

3.1 表面トレンチ構造,表面セル構造の最適化

先に述べたように、めっき IGBT チップは両面冷却構造 パッケージに適用されるため、ワイヤボンディングを用い る片面冷却構造のパッケージに比べ、電流密度を約2倍に 大きくすることができる。従来の IGBT チップ(第1世代 IGBT チップ)は総チャネル幅を長くすることで飽和電圧 を低下させ、高電流密度化を実現した。

第2世代 IGBT チップではさらに設計見直しを進めた。 トレンチゲート構造を形成するピッチを変更し、表面セル 構造の密度を増加させた。これにより、総チャネル幅を第 1世代 IGBT チップの約1.5倍に長くし、飽和電圧を低下 させ、高電流密度化を実現した。

図4にIGBT チップの飽和電圧出力特性比較を示す。第

図 3 IGBT チップの断面構造



図 4 IGBT チップの飽和電圧出力特性比較



2世代 IGBT チップは,第1世代 IGBT チップに比べ飽和 電圧を低下させており,同一飽和電圧で高電流密度を達成 している。

3.2 新FS構造の適用

第1世代 IGBT チップでも FS 構造を適用しているが, 第2世代 IGBT チップは同様の効果を得るために新しい FS 層構造を採用している。飽和電圧,スイッチング損失 の低減が図れ,損失特性をさらに改善するとともに,安定 したチップ特性を達成している。

第2世代 IGBT チップは第1世代 IGBT チップと同様に 温度センシング素子,電流センシング素子を内蔵しており, 外部保護制御に用いられている。また,ゲート構造部分の 加工工程を見直すことで,品質の向上を図っている。

損失特性を改善して、チップサイズを小さくしている。 第1世代 IGBT チップと第2世代 IGBT チップの比較を図

図 5 IGBT チップの比較



5 に示す。損失の低下により、約8%のチップサイズダウンを実現している。

④ めっきダイオードチップ

めっきダイオードチップは、ペアで用いられるめっき IGBT チップと同様に 1,200 V 耐圧で高電流密度に対応し ている。

めっきダイオードチップの主な改善点を以下に示す。

4.1 低注入化のために表面アノード層構造を最適化

ダイオードの逆回復特性は表面アノード層からの少数 キャリアの注入状態により変化する。注入量が過剰である と逆回復特性がハードリカバリーとなり,電圧振動を発生 するなど問題となる。しかし,アノード層の濃度はチップ の順電圧降下に影響を与えるため,両面からアノード層の 不純物濃度,構造を検討し,低注入アノード構造とするこ とで逆回復特性の改善を図った。

4.2 フローティングゾーン (FZ) ウェーハの適用

従来のダイオードチップ(第1世代ダイオードチップ) では、基板層を薄く形成することで逆回復損失を低減し、 順電圧降下を低く抑える効果を得るため、使用するシリコ ンウェーハにエピタキシャル成長ウェーハを用いていた。

開発したダイオードチップ(第2世代ダイオードチッ プ)は,IGBT チップと同様にFZウェーハを使用してい る。FZウェーハを用いることで順電圧降下のチップ間ば らつきが低減できた。また,チップ内の欠陥量がエピタキ シャルウェーハに対し低減されることや,チップ厚さを薄 くすることにより,はんだ接合部への熱応力が緩和され信 頼性が向上する。

IGBT チッププロセスで得た薄いウェーハプロセスの技術とFS構造の技術をダイオードチップにも用いることで、 信頼性の高い低損失ダイオードチップの製造が可能となった。

ダイオードチップの順方向出力特性比較を図6に示す。 第2世代ダイオードチップは,第1世代ダイオードチップ に対し同一電流密度での順電圧降下を低減している。

第1世代ダイオードチップと第2世代ダイオードチッ

図6 ダイオードチップの順方向出力特性比較



図7 ダイオードチップの比較



プの比較を図7に示す。損失の低下に加え、チップ周辺部 に配置されている耐圧構造を変更することで、約20%の チップサイズダウンを実現している。

5 めっき工程

通常,半導体チップの表面電極はアルミ膜で形成され, ワイヤボンディングによりパッケージ電極などと接続して いる。

これに対し,第2世代 IGBT チップ,ダイオードチップ は両面冷却構造パッケージに適用するため,チップ表面電 極にはんだ接続でパッケージ電極が接続される。通常のア ルミ電極膜では,直接はんだ付けができない。このため, チップ表面電極に Ni めっきを積層している。

IGBT チップ,ダイオードチップにめっき層を形成した チップを開発する上では三つの課題があった。

- (a) チップが FS 構造を採用し、薄いウェーハ厚でプロ セスを流動する必要がある。そのため、めっきプロセ ス流動中、ウェーハが割れやすい。
- (b) ウェーハが薄いため,チップを構成する各膜の熱膨 張係数の違いでウェーハが反っている。
- (c) めっきの際に,裏面電極にもめっきが形成される。

これらを解決するために,第1世代チップのめっき技術 を適用し,さらに第2世代めっきチップから自動式のめっ き装置を導入し,膜質の改善と膜厚のばらつき低減を行う とともに,物量増に対応するための新生産ラインを構築し た。

図8 ウェーハめっき処理の概略工程フロー



ウェーハめっき処理の概略工程フローを図8に示す。裏 面電極まで完成したウェーハ裏面に支持基板を貼(は)る。 この後,表面アルミ電極上に,無電界Niめっきと,酸化 防止用の金(Au)めっきを積層する。めっき後は支持基 板をはく離してめっき工程が終了する。

本プロセスにより,薄いウェーハにおいても安定した ウェーハめっきプロセスを実現している。

6 あとがき

経済性,環境問題などの面から,ハイブリッド車,電気 自動車はこれから大きな発展が見込まれる。この中で,今 後さらにシステムの小型化の重要性が増すと考えられる。 富士電機はデバイスの改善,新材料デバイスの開発などで この分野での貢献をさらに進めていく所存である。

参考文献

- 百田聖自ほか. ハイブリッド車用めっきチップ. 富士時報.
 2007, vol.80, no.6, p.385-387.
- (2) Laska, T. et al. The Field Stop IGBT (FS IGBT) A New Power Device Concept with a Great Improvement Potential. Proc. 12th ISPSD. 2000, p.355-358.



藤井 岳志

半導体チップの開発設計に従事。現在,富士電機 システムズ株式会社半導体事業本部半導体統括部 モジュール開発部チームリーダー。



今川 鉄太郎

半導体チップの開発設計に従事。現在,富士電機 システムズ株式会社半導体事業本部半導体統括部 モジュール開発部。



洞澤 孝康

半導体プロセス技術の開発に従事。現在,富士電 機システムズ株式会社半導体事業本部松本製作所 チップ製造部課長補佐。

ハイブリッド車用 IGBT 駆動 IC「FiOO9」

F	=i00	9 Driving IC for Hy	/brid Vehicle	e IGBTs			
Ţ	薵坂	浩志 Hiroshi Tobisaka	中川	翔 Shou Nakagawa	今井	誠 Makoto Imai	
	ハー	イブリッド車の電力変	換システムに	用いる IGBT 駆動 IC	「Fi009」を開	発した。本製品は IGB	T 駆動用の 15 V 系ドラ
-	ィブギ	>保護機能(過熱,過)	電流,電源電馬	E低下,ソフト遮断)	を持ち,従来	ミ品より汎用性を高め,	微細なプロセスルール

インド体設機能(過熱,過電流,電線電圧図イ,クライに感動)を持ち,促来部なりれ用性を高め,機構なクロセスルール を用いてワンチップ化した。本製品により IGBT の安定動作,異常時の焼損回避,およびシステムの小型化に貢献できる。 パッケージは SSOP-20 で鉛フリーに対応できる。また,175 ℃での放置に耐える高い信頼性耐量を確保している。

The Fi009 has been developed as a dedicated IC for driving IGBTs used in the power conversion systems of gasoline hybrid vehicles. This IC integrates a 15 V drive for IGBTs and protective functions (for overheat, overcurrent, supply voltage drop and soft shutdown) into a single chip using fine process rules to achieve greater versatility than conventional chips. This IC contributes to the stable operation and prevention of burnout of IGBTs at the time of abnormality, and to systems miniaturization. The package is a lead-free compliant SSOP-20, It ensures high reliability which is withstanding temperatures of up to $175 \,^{\circ}$ C.

1 まえがき

自動車業界では、地球温暖化を防止するための規制の対 策をさまざまな形で実現しようとしている。その方策の一 つとして、ハイブリッド車による燃費改善〔二酸化炭素 (CO₂)排出量の削減〕を進めている。ハイブリッド車で 現在主流となっている制御方法は、ガソリンエンジンと電 気モータの2種類の動力源を組み合わせ、走行状態に応じ て負荷分担を最適化することにより高効率化するものであ る。このシステムの燃費改善効果は、地球温暖化防止に対 する全世界的な関心の高まりとともに注目度が増している。 さらに通常のガソリン車との価格差の減少、今後のガソリ ン価格高騰の可能性などからハイブリッド車に対する世界 的な需要が急増している。

ハイブリッド車では、エンジンからの動力を電気エネル ギーに変換し、バッテリへの充放電とバッテリからモータ を駆動をするために電力変換システムとして、インバータ、 コンバータを用いている。これらの電力変換システムに

図1 「Fi009」の外観



は、小型化・高効率化が求められるため、主スイッチング デバイスとして、IGBT(Insulated Gate Bipolar Transistor)が一般的に用いられている。IGBT は ECU (Electronic Control Unit)からの信号を受けてスイッチング動作を するが、15V系で動作するゲートドライバや保護機能は ECU 内部に配置すると、ECU の肥大化につながるため好 ましくない。また、ゲートドライバ保護回路などを個別部 品で構成すると、ノイズによる誤動作やコストアップなど の問題がある。そのため、IGBT の近くに専用 IC を搭載 することが望ましい。

富士電機では前述の要求に対応するハイブリッド車用 IGBT 駆動 IC「Fi007」を開発してきた。本稿では、Fi007 よりさらに汎用性を高めたハイブリッド車用 IGBT 駆動





IC「Fi009」を開発したので紹介する。

2 特 徴

2.1 基本性能

図1に Fi009の外観を示す。Fi009の回路ブロック図を 図2に示す。主な機能は次の五つである。

- (1) IGBT プリドライブ(**図2**の出力段回路部)
- (2) 過熱保護
- (3) 過電流保護
- (4) 電源電圧低下保護
- (5) ソフト遮断

(1)は IGBT のゲート容量を充放電するためのドライブ機 能である。ノイズによる誤動作を防ぐために、しきい値に ヒステリシスを付けかつ不感帯を設けている。

(2)~(4)の各保護機能は, IGBT のスイッチング時に発生 する誤動作を防ぐために,それぞれ不感帯を設けている。 また,過熱・過電流保護機能は二つの IGBT を同時に監視 できる仕様であり,どちらか一方が異常状態になるとドラ イバ出力をオフし, IGBT の動作を停止させる。

異常時に保護機能が動作した場合は、アラーム信号を ローレベルとして異常状態を ECU に出力し, IC から見 た負荷としての IGBT の状態を ECU に伝達することがで きる。逆に, ECU からシステムの異常を示す信号として, アラーム端子にローレベルの信号を入力することによって もドライバ出力をオフし, IGBT の動作を停止させること もできる。

	=	夕卅	定	格	出生
山 山 山	記写	采件	最 小	最 大	甲11
電源電圧 (駆動系/制御系)	V _{cc}	DC	- 0.3	20	V
入力周波数	f		_	20	kHz
AE 端子電流	I _{AE}	DC	_	20	mA
IN 端子電圧	V _{IN}	DC	GND - 0.3	V _{cc} + 0.3	V
OUT 端子電圧	VOUT	DC	PGND - 0.3	V _{cc} + 0.3	V
AE 端子電圧	V _{AE}	DC	GND - 0.3	$V_{\rm cc} + 0.3$	V
GV 端子電圧	V _{GV}	DC	PGND - 0.3	$V_{\rm cc} + 0.3$	V
OC1,OC2 端子 電圧	V _{oc}	DC	GND - 0.3	V _{cc} + 0.3	V
OH1,OH2 端子 電圧	V _{он}	DC	GND - 0.3	V _{cc} + 0.3	V
REF 端子電圧	V_{REF}	DC	GND - 0.3	$V_{\text{REF}} + 0.3$	V
REF 端子電流	I _{REF}	DC	0	150	μA
VOH 端子電圧	$V_{\rm VOH}$	DC	GND - 0.3	$V_{\rm cc} + 0.3$	V
許容損失	$P_{\rm D}$	DC	_	1.563	W
動作周囲温度	Ta		- 40	125	°C
接合部温度	Tj		- 40	150	°C
保存温度	T _{STG}		- 55	150	°C

表1 「FiOO9」の絶対最大定格(T_a = 25℃)

2.2 主要特性

表1,表2に、Fi009の絶対最大定格,端子記号の説明 を示す。表3にFi007とFi009の電気的特性比較を示す。 電源電圧定格はIGBT 駆動に必要な20Vとしている。動 作周囲温度 T_a はECUに対する過酷な条件である – 40 ~ +125℃を保証し,接合部温度 T_j は – 40~+150℃を保証 している。

出力電圧およびアラーム出力は,自動車の始動や停止時のバッテリ電圧変動に対しても,安定した出力信号が供給できる。特に精度が要求される内部基準電圧 V_{REF} と温度検出用電流 I_{OH} (OH1, OH2 端子から出力される電流)は,補正回路により特性ばらつきを低減している。

2.3 ウェーハプロセス

Fi009 のチップを図3 に示す。Fi009 は微細プロセスルールを適用することで、V_{REF} と *I*_{OH} の補正回路を高精度化しつつ、チップサイズを既存品 Fi007 より約 30% 縮小した。

2.4 パッケージ

パッケージは既存品 Fi007 と同様に図1 に示す SSOP-20 パッケージを採用した。アウターリードのはんだめっきに は,鉛フリー対応のすず-銀(Sn-Ag)めっきを用いてい る。

3 機 能

3.1 過熱保護

IGBT が異常な温度環境にさらされたり,異常動作に よって温度が上がったりした場合,システムの焼損を防 ぐために IGBT の動作を停止させる必要がある。Fi009 は, IGBT チップ上に設置された温度検出用のダイオードに *I*OH を供給する。そのときに発生するダイオードの順電圧 値を監視して,過熱発生時にドライバ出力をオフにするこ とで,IGBT の動作を停止させることができる。このとき, AE 端子から ECU ヘアラーム信号を出力する。過熱保護

表2 「FiOO9」の端子記号の説明

端子記号	内容
VCC	制御電源
GND	制御回路用グラウンド
IN	制御信号入力
OUT	ドライバ出力
PGND	ドライバ回路用グラウンド
GV	シンク切替電圧検知入力
AE	アラーム出力/外部アラーム入力
OH1, OH2	過熱検出信号入力
REF	過熱検出用基準電圧出力
VOH	過熱検出しきい値電圧入力
0C1, 0C2	過電流検出信号入力

表3 「FiOO7」と「FiOO9」の電気的特性比較(V_{cc} = 16.5±2 V, T_a = 25℃)

項目	記号	弓 内容		Fi009 (代表値)	単位				
電源特性	電源特性								
	I _{CCL}	ターンオン時電源電流	2	2	mA				
	I _{CCH}	ターンオフ時電源電流	2	2	mA				
消費電力	Pt	20 kHz スイッチング時消費電力	50	50	mW				
基準電圧	V _{REF}	内部基準電圧	3.0	5.0	V				
制御信号入力									
入力ローレベルしきい値電圧	VINHL	ターンオン入力しきい値電圧	1.5	1.5	V				
入力ハイレベルしきい値電圧	VINLH	ターンオフ入力しきい値電圧	2.1	2.1	V				
入力電圧ヒステリシス	dV _{INLH}	$V_{\rm inhl} - V_{\rm inlh}$	0.6	0.6	V				
ターンオン遅延時間	t _{dLH}	ターンオン入力からドライバ出力オンまでの遅れ時間	1	1	μs				
ターンオフ遅延時間	t _{dHL}	ターンオフ入力からドライバ出力オフまでの遅れ時間	0.6	0.6	μs				
遅延時間差	dt _d	$t_{ m dLH}-t_{ m dHL}$	0.4	0.4	μs				
外部アラーム			·						
外部アラーム入力電圧	V _{AEIN}	外部アラーム入力しきい値電圧	2	2	V				
ヒステリシス	dV _{AE}	外部アラーム入力しきい値ヒステリシス電圧	0.8	0.8	V				
アラーム入力遅れ時間	t _{doutae}	外部アラーム入力からソフト遮断までの遅れ時間	9.5	9.5	μs				
(保護特性)電源電圧低下保護									
電源電圧低下保護	V _{uv}	電源電圧低下検出しきい値電圧	11.7	11.7	V				
リセットヒステリシス	dV _{uv}	電源電圧低下検出しきい値ヒステリシス電圧	0.5	0.5	V				
電源電圧低下検出・遮断遅れ時間	t _{dAUV}	電源電圧低下検出からアラーム出力までの遅れ時間	20	20	μs				
(保護特性)過電流保護									
過電流検出電圧	V _{oc}	過電流検出しきい値電圧	1.0	0.5	V				
過電流検出遅れ時間	t _{dAOC}	過電流検出からアラーム出力までの遅れ時間	4.3	1.6	μs				
(保護特性)過熱保護									
過熱保護検出電圧	V _{OH}	過熱検出しきい値電圧	1.5	V _{VOH} *	V				
IGBT 過熱検出・遮断遅れ時間	t _{dAOH}	過熱検出からアラーム出力までの遅れ時間	0.6	1.2	ms				
アラーム出力									
アラーム保持時間	t _{ALM}	アラーム出力ラッチ時間	8	8	ms				

*: V_{DH} は VOH 端子電圧 V_{VOH} による。

図3 「FiOO9」のチップ



動作のタイミングチャートを図4に示す。過熱保護状態は アラーム保持時間 t_{ALM} だけ継続し、過熱保護状態から復 帰しかつ IC の PWM (Pulse Width Modulation)入力電 圧 V_{IN} がオフに反転した時点で解除する。

Fi007 では,従来,内部電圧を基準として過熱検出しきい値電圧が1.5 V と決まっていたが,Fi009 では VOH 端 子へ電圧を入力して過熱検出しきい値電圧を設定できるよ 図4 過熱保護動作のタイミングチャート



うに変更した。なおかつ VOH 端子への入力の際に基準電 圧として用いる *V*_{REF} を 3.0 V から 5.0 V に上昇させること により,システムの自由度を大きくした。

3.2 過電流保護

IGBT に過電流が流れた場合, IGBT の焼損を防ぐため に通電電流を遮断する必要がある。過電流を検出するため には、メインの IGBT に電流をセンシングするための小さ

図5 過電流保護動作のタイミングチャート



図6 電源電圧低下保護動作のタイミングチャート



な IGBT を埋め込んでいる。Fi009 は検出用の IGBT に流 れた電流値を検出抵抗によって変換した電圧値を監視し, 過電流発生時にドライバ出力をオフにすることで IGBT の 動作が停止できる。このとき, AE 端子から ECU ヘアラー ム信号を出力する。過電流保護動作のタイミングチャート を図5 に示す。過電流保護状態は, t_{ALM} だけ継続し,過電 流検出電圧 V_{OC} が復帰しかつ IC の PWM 入力電圧 V_{IN} が オフに反転した時点で解除する。

Fi009 では Fi007 よりも過電流時の検出電圧を低下し, なおかつアラーム出力までの遅延時間を短くして過電流時 の高速応答を可能とした。

3.3 電源電圧低下保護

ドライバ IC の電源電圧が低下すると IGBT はゲート電 圧が不足し、動作損失が急増するため、運転を継続すると チップの温度上昇により素子破壊に至る可能性がある。し たがって、Fi009 では電源電圧が 11.7 V (代表値)を下回 ると、IGBT の動作を止める機能を持っている。電源電圧 低下保護動作のタイミングチャートを図6 に示す。電源電 圧低下保護状態は t_{ALM} だけ継続し、電源電圧が復帰しか つ IC の PWM 入力電圧 V_{IN} がオフに反転した時点で解除 する。

3.4 ソフト遮断

異常発生時に前述の保護機能が働き,出力電流を通常ス イッチング時のゲートインピーダンスで遮断すると,配線 インダクタンスによるサージ電圧が過大に発生する。そこ で IGBT が過電圧破壊しないようにするため,緩やかに遮 断する必要がある。これには Fi009 は,過熱保護・過電流 保護・電源電圧低下保護のいずれかの機能が働く場合,も

図7 ソフト遮断時の出力特性



図8 ソフト遮断時の動作波形



しくは外部からアラーム信号が入力された場合に IGBT を ソフト遮断するため高ゲートインピーダンスで出力を遮断 する特性となっている。

Fi009 のソフト遮断時の出力特性を**図7**に示す。Fi009 では、ソフト遮断用の MOSFET (Metal-Oxide-Semiconductor Field-Effect Transistor)の負荷回路を既存品 Fi007 で採用していた MOSFET のソースフォロワ方式 から抵抗方式に変更し、遮断電流 - 電圧特性を比例関係 にすることにより低出力電圧時の遮断能力を向上させた。 Fi009 のソフト遮断時の動作波形を**図8**に示す。

4 パッケージング技術

4.1 「FiOO9」のパッケージング技術

Fi009 は既存品 Fi007 と同一のパッケージング技術を用 いて開発した。すなわち、リードフレームとチップ裏面 を接続するダイアタッチ材には銀(Ag)ペーストを採用 し、Agペーストの厚さと硬化時の最適化を実施した。ま た、チップとリードフレームを結線する材料として、パ ラジウム(Pd)を含有した金(Au)線を引き続き採用し、 Fi007 と同一の信頼性(温度サイクル耐量および高温放置 耐量)を確保している。

5 あとがき

本稿では、ハイブリッド車用 IGBT 駆動 IC「Fi009」に ついて紹介した。富士電機では、Fi009 以外にも多くの自 動車用半導体製品を扱っている。今後も、市場のニーズを 的確に把握しながらシステムに適合する高信頼性製品を提 供し、自動車産業の発展に貢献していく所存である。

参考文献

- 西尾実ほか.ハイブリッド車用IGBT駆動IC「Fi007」. 富士
 時報. 2007, vol.80, no.6, p.406-409.
- (2) 森貴浩ほか. IPM用小型ドライバIC. 富士時報. 2008, vol.81, no.6, p.395-398.



鳶坂 浩志

半導体デバイスの開発に従事。現在,富士電機シ ステムズ株式会社半導体事業本部半導体統括部 ディスクリート・IC 開発部。

中川 翔

半導体デバイスの開発に従事。現在,富士電機シ ステムズ株式会社半導体事業本部半導体統括部 ディスクリート・IC 開発部。



今井 誠

半導体デバイス,特にディスクリートの組立技術 開発に従事。現在,富士電機システムズ株式会社 半導体事業本部半導体統括部パッケージ実装技術 部。

3.3 kV IGBT モジュール

3.3 kV IGBT Modules

古閑	丈晴	Takeharu Koga	有田	康彦 Yasuhiko Arita	小林	孝敏 Takatoshi Kobayashi
産	業用ィ	/ンバータや車両イン	バータ	などの市場ニーズに	応えるため	め,3.3 kV 耐圧,1.2 kA 電流定格の大容量 IGBT モ
ジュ	ールを	開発してきた。今回,	パック	ケージに IGBT ハイバ	パワーモジュ	ュールの技術を適用したモジュールを開発した。改
良前	に比べ	、,内部インダクタンス	スを 339	%低減し,絶縁基板間	間の電流均-	一化も良好である。このモジュールで,パワーサィ
クル	試験を	実施し、十分な耐量を	持つこ	とを確認した。また、	,製品ライン	ンアップとして,3.3 kV-1.5 kA および 3.3 kV-0.8 kA
IGB'	Γモジ	ュールを開発中である	0			

Fuji Electric has developed a 3.3 kV-1.2 kA IGBT module in response to market needs for inverters suitable for industrial and vehicle applications. The package of the newly developed module incorporates IGBT high-power module technology. Compared to previous modules, internal inductance has been reduced by 33% and the current flow to chips on each isolation substrates shows good uniformity. Power cycle tests were implemented with this module, and sufficient durability was verified. 3.3 kV-1.5 kA and 3.3 kV-0.8 kA IGBT modules are also being developed to expand the product lineup.

1 まえがき

IGBT (Insulated Gate Bipolar Transistor) モジュール は、その低損失性、駆動回路の容易さ、高破壊耐量から広 く普及している。高耐圧・大容量分野においても、これま で広く適用されてきた GTO (Gate Turn-Off) サイリスタ から IGBT モジュールへ置き換えられてきており、大容量 インバータや高圧インバータ装置などに広く応用されてい る。特に近年の地球温暖化防止のため、新エネルギー(風 力・太陽光発電)の市場が急速に伸びており、この分野 で適用されるインバータ装置の大容量化が進み、大容量 IGBT モジュールのニーズは大いに拡大している。

富士電機では、これまで大容量分野への適用を狙った IGBT ハイパワーモジュールを製品展開してきた。2007 年 には、それまでの 1.2 kV および 1.7 kV 耐圧の IGBT ハイ パワーモジュールのチップおよびパッケージ設計・製造技 術を 3.3 kV 耐圧まで発展させて、性能に優れた 3.3 kV 耐 圧、1.2 kA 電流定格の大容量 IGBT モジュールを開発した。 2008 年には、1.2 kV および 1.7 kV 耐圧において、低損失化、 放熱特性の向上,かつ耐環境性能を大幅に改善した IGBT ハイパワーモジュールを新たに開発し,製品展開している。 このモジュールのパッケージは,低インダクタンスで,電 流バランスに優れている。

今回開発した 3.3 kV 1.2 kA IGBT モジュールには、このパッケージ技術を適用した。3.3 kV IGBT モジュールは、 産業用途のみならず、車両用途へも適用できる仕様として

図1 3.3 kV 1.2 kA IGBT モジュールの外観



表1 3.	3 kV IGBT	゙モジュー	・ルの目標仕様	(1.5 kA,	0.8 kA は開発中)
-------	-----------	-------	---------	----------	--------------

項目		記号	1MBI1200UE-330	1MBI1500UE-330	1 MBI800UG-330	単位
コレクタ電流		I _c	1,200	1,500	800	А
パッケージサイズ		_	190×140	190×140	130×140	mm
コレクターエミッタ間 飽和電圧(補助端子)		$V_{\rm CE(sat)}$	3.15 V(標準値) (150℃, 1,200 A のとき)	3.15 V (標準値) (150 ℃, 1,200 A のとき) 3.15 V (標準値) (150 ℃, 1,500 A のとき)		V
順電圧(補	助端子)	V _F	2.75 V(標準値) (150℃, 1,200 A のとき)	2.75 V(標準値) (150℃, 1,500 A のとき)	2.75 V(標準値) (150℃,800 A のとき)	V
赤カナロナナ	IGBT	D	8.5	8.0	13.0	K/kW
新组机 FWD		n _{th(j-c)}	17.0	15.0	25.0	K/kW
絶縁耐圧		$V_{\rm iso}$	6.0	6.0	6.0	kV

いる。本稿では,最新の3.3 kV IGBT モジュールの概要, 性能について紹介する。

3.3 kV IGBT モジュールの仕様

図1に3.3kV 1.2kA IGBT モジュールの外観を示す。 190 mm×140 mm のパッケージで,他社モジュールとの 互換性を持っている。表1に,3.3kV モジュールの目標仕 様を示す。

3 電気的特性

特

集

3.1 IGBT および FWD の特長

(1) IGBT チップの特長

IGBT チップは、飽和電圧 V_{CE(sat)} - ターンオフ損失 E_{of} トレードオフに優れたトレンチ構造とフィールドストッ プ(FS)構造「UシリーズIGBT」を適用し、3.3kV用に セルピッチなどを最適化して低損失化を図った。また、大 容量分野においては、高信頼性のため IGBT チップが高 いスイッチング破壊耐量〔広い逆バイアス安全動作領域 (RBSOA)や短絡耐量〕を持つことは必須である。広い RBSOA を持たせるため、チップの活性部エッジ領域での 電流集中を抑制した構造とした。また、コレクタ側のキャ

図2 V_{CE(sat)}-I_C特性



図3 V_F-1_F特性



リア注入を調整することで、十分な短絡耐量を確保できる ようにした。

(2) FWD (Free Wheeling Diode) チップの特長

FWD チップは、①低損失化、②低電流時の逆回復による振動やサージ電圧の抑制、を考慮して、ウェーハ結晶の 最適化を図り、深いコレクタ側 n⁺ 層濃度プロファイルと した。また、高い逆回復耐量(高 di/dt 耐量)を持たせる ため、カソード側は活性部エッジ領域への電流集中を抑制 した構造とした。

3.2 V_{CE(sat)}-/_C特性および V_F-/_F特性

図2に $V_{CE(sat)}$ - I_C 特性を示す。富士電機の低耐圧クラス のトレンチ IGBT 同様,正の温度特性が得られている。並 列接続時の電流アンバランスが緩和され,大電流化に必要 な並列接続適用が容易になる。

図3に $V_{\rm F}$ - $I_{\rm F}$ 特性を示す。FWDの順電圧も定格の半分の電流以上で正の温度特性を持っており、並列接続が容易になる。

3.3 スイッチング特性

図4にターンオンとターンオフおよび逆回復スイッチン グ波形を示す。ノイズがなく、大きなサージ電圧も発生し ておらず、問題ない波形である。

4 パッケージ構造

大容量インバータ装置に使用される大容量モジュールに は、高信頼性、高放熱能力(低熱抵抗)が求められる。ま た大電流化のために、モジュール内のチップ間の電流アン バランス低減やパッケージ内の発熱低減が重要である。

4.1 パッケージ内部の概略構造

図5に3.3kV IGBT モジュール内部の概略構造を示す。 3.3kV モジュールでは,絶縁基板の放熱能力向上のため,



図 4 スイッチング波形 (*V*_{cc} = 1,800 V, *I*_c = 1,200 A, *T*_j = 150 ℃)

図 5 3.3 kV IGBT モジュールの内部の概略構造



図6 改良前と改良後の主端子部



低耐圧モジュールで一般に採用されているアルミナや窒化 けい素より熱伝導率が2.5~8倍高いAlN基板を採用した。 その結果,表1に示す低熱抵抗を実現した。

ベース材料は、低耐圧モジュールでは一般に銅(Cu) ベースが採用されている。3.3 kV IGBT モジュールでは、 高い信頼性を確保するために、AlSiC ベースを採用した。 AlSiC は Al と SiC の複合材料であり、熱膨張率が AlN 基 板に近いため、Cu ベースに比べ、ヒートサイクル寿命や パワーサイクル寿命が数倍向上する。

4.2 主端子構造の改良

主端子の設計では,次の3点が重要である。

- (a) 内部インダクタンスの低減
- (b) 絶縁基板間の電流アンバランス低減
- (c) 絶縁基板への接続部の応力緩和(ヒートサイクルや パワーサイクルの寿命向上につながる)

今回,主端子を IGBT ハイパワーモジュールと共通の最 新構造に変更した。図6に改良前と改良後の主端子部を示 す。

(1) 内部インダクタンスの低減

主端子の足の長さを最短にするとともに、コレクタ用の 足とエミッタ用の足の通電部分を上下に配線し、磁界の相 互作用を積極的に活用することで配線インダクタンスを低 減させた。

測定の結果,内部インダクタンスを従来端子の 30 nH から 20 nH へ低減した。内部インダクタンス L は、スイッチング時の電流変化 di/dt により、端子接続部とチップ間に、 $\Delta V = L \cdot di/dt$ の電圧が発生するので、内部インダクタンス低減はチップへの過電圧低減となる。

図7 絶縁基板間の電流分担測定結果



(2) 絶縁基板間の電流アンバランス低減

絶縁基板はモジュールの主端子配置から、エミッタ端子 直下に位置するものとコレクタ端子直下に位置するものと に分かれ、それらを最短配線で並列接続しているので、絶 縁基板間で電流の不均一が生じやすい構造である。エミッ タ端子およびコレクタ端子内部の電流経路を分析し、均等 電流になるように設計した。

図7に絶縁基板間の電流分担を測定した波形を示す。測 定の結果,絶縁基板間の電流分担は良好であった。

(3) 絶縁基板への接続部の応力緩和

絶縁基板への接続部の応力緩和のため,主端子部材は熱 処理の最適化により軟らかくしている。また,主端子は端 子ケースと一体成形し,主端子への応力発生を抑制してい る。

5 パワーサイクル耐量の確保

高耐圧モジュールは、その用途から高信頼性が要求される。市場が重要視する信頼性には、パワーサイクル耐量がある。パワーサイクル試験(断続通電試験)は、IGBTモジュールを放熱フィンに固定した状態で通電・遮断の電気的負荷を与え、IGBTチップの接合温度 T_j を上昇・下降させることにより熱ストレスを発生させ、熱ストレスで破壊するまで行う。パワーサイクル試験には、接合温度を比較的短時間の周期で上昇・下降させる ΔT_i パワーサイク

図8 ΔT_iパワーサイクル試験結果



図9 ΔT_{c} パワーサイクル試験結果



ル試験と、長時間の周期でケース温度 T_c を所定の温度まで上下させる ΔT_c パワーサイクル試験がある。

5.1 *ΔT*_iパワーサイクル評価結果

富士電機では,IGBT モジュールにおけるパワーサイク ル試験後のモジュール解析から,ΔT_iパワーサイクル耐量 はチップ下のはんだとアルミニウムワイヤ接合部の寿命で 決まることを確認している。

図8に3.3kVモジュールの ΔT_iパワーサイクル試験結 果を示す。3.3kVモジュールは、1.2kV および 1.7kV 耐 圧の IGBT ハイパワーモジュールと同様に、チップ下はん だに高剛性材料の Sn-Ag はんだを適用し、また絶縁基板 間電流を均等化したことにより、1.2kV および 1.7kV 耐 圧の IGBT ハイパワーモジュールと同等の ΔT_iパワーサ イクル試験結果を確認した。

5.2 *ΔT*。パワーサイクル試験結果

図9に示すように $\Delta T_c = 80 \text{ K}$ の条件で、2万サイクル 以上の実力を確認した。3.3 kV モジュールは、AlSiC ベー スを適用しているので、Cu ベースの場合に対して3倍以 上の ΔT_cパワーサイクル耐量を持つ。

6 製品ラインアップ

現在, 3.3 kV 1.2 kA IGBT モジュールと同じパッケー ジ外形 (190 mm×140 mm) で,搭載する IGBT および FWD のチップサイズを大きくした 3.3 kV 1.5 kA IGBT モ ジュールと,130 mm×140 mm パッケージ外形の 3.3 kV 800 A IGBT モジュールも開発中である。各 3.3 kV IGBT モジュールの目標仕様は**表1**に示した。

7 あとがき

今回,パッケージに IGBT ハイパワーモジュールを適用 した 3.3 kV 1.2 kA IGBT モジュールを開発した。改良前 に比べ,内部インダクタンスを 33% 低減し,絶縁基板間 の電流均一化も良好である。このモジュールでパワーサ イクル試験を実施し,十分な耐量を持つことを確認した。 3.3 kV 1.2 kA IGBT モジュールは,2010 年製品化の予定 である。

参考文献

- 古閑丈晴ほか. 3.3 kV IGBTモジュール. 富士時報. 2007, vol.80, no.6, p.397-401.
- (2) 西村孝司ほか. IGBTハイパワーモジュール. 富士時報.
 2008, vol.81, no.6, p.390-394.
- (3) Morozumi, A. et al. Reliability of Power Cycling for IGBT Power Semiconductor Module. Conf. Rec. IEEE Ind. Appl. Cof. 36th. 2001, p.1912–1918.



古閑 丈晴

パワー半導体デバイスの開発・設計に従事。現在, 富士電機システムズ株式会社半導体事業本部半導 体統括部モジュール開発部。電気学会会員。



有田 康彦

パワー半導体デバイスの開発・設計に従事。現在, 富士電機システムズ株式会社半導体事業本部半導 体統括部モジュール開発部。



小林 孝敏

IGBT モジュールの構造開発・設計に従事。現在, 富士電機システムズ株式会社半導体事業本部半導 体統括部パッケージ設計・実装技術部。

高速 IGBT モジュール

High-speed IGBT Modules

堀江	峻太	Shunta Horie	小川	省吾 Shogo Ogawa	高久	拓	Taku Takaku
近	年, M	RI やX 線などの	医療用電	源,溶接機やプラス	ズマカッタ用電	源と	いった市場が拡大している。これらの機器の
スイ	ッチン	グ周波数は20~	50 kHz Ø)領域である。この	ような高スイッ	チン	ング周波数領域での使用に適した高速 IGBT モ
ジュー	ールの)開発を行った。I	GBT チッ	プの裏面 p 層の濃	度コントロール	, <u>;</u>	表面セルピッチ間隔の短縮,FWD チップのト
u -	ドオフ	の最適化によりス	マイッチン	ノグ損失の低減を実	現した。また,	Ξ÷	ジュールの放熱特性を改善したパッケージを採
用する	ること	により,チップの	温度上昇	を抑え、高速スイッ	ッチングを可能に	こし	た。

The market for power supplies, used in medical applications such as MRI and X-ray equipment and in welding and plasma cutting equipment, has expanded in recent years. The switching frequency of these devices is in the range of 20 to 50 kHz. High-speed IGBT modules have been developed for use at this high switching frequency. Lower switching loss has been achieved by controlling the doping level of the p-layer on the rear face of the IGBT chip, shrinking the cell pitch interval on the front face, and optimizing the trade-off relation of the FWD chip. Also, the use of a package that provides improved heat dissipating characteristics helps to suppress the temperature rise of the chip and enables high-speed switching.

1 まえがき

近年、電気機器の省エネルギー対策の重要性が増してお リ,パワーエレクトロニクスを用いた電力変換装置の利 用分野がますます拡大している。さらに、機器の高効率 化のために新たな回路方式も提案され、IGBT(Insulated Gate Bipolar Transistor) モジュールに対するニーズはま すます多様化している。これまで機器の性能向上に寄与 するために低ノイズ,低損失な IGBT モジュールの開発が 行われており、今後もよりいっそうの特性改善への期待 が高まっている。一方で IGBT の特性もシリコン限界に近 づいており,装置の高効率化を実現するためにはアプリ ケーションと一体となった製品設計が必要となってきてい る。今後大幅な市場の伸びが予測される MRI (Magnetic Resonance Imaging)やX線などの医療用電源,溶接機 やプラズマカッタ、誘導加熱装置などの高周波動作に対応 した高速 IGBT モジュールを開発した。これらの機器は装 置の小型化・高効率化を実現するために 20~50 kHz の スイッチング周波数で使用されている。モータドライブ用 の汎用インバータなどのスイッチング周波数(数kHz~ 20kHz)に比べて非常に高い周波数の領域である。した がって、スイッチング損失をいかに減らすかが重要となる。

そこで高速 IGBT モジュールは、装置の動作条件に合わ せて IGBT の出力特性とスイッチング損失のトレードオフ を最適化することにより、機器での発生損失が最小となる ように設計した。

本稿では、今回開発した高速 IGBT モジュールの特徴と その技術について紹介する。

2 製品系列

図1に製品の外観を示す。開発した高速 IGBT モジュー ルの製品系列を表1に示す。図2に示すハーフブリッジ回 路用の2個組モジュールとチョッパ用のモジュールを系列 化した。電圧定格は,市場要求の高い1,200 V である。電 流定格は2個組モジュールが100 A,150 A,200 A であり, チョッパ用モジュールが200 A,300 A,400 A である。図 1に示すように,パッケージはターゲット市場において広 く使用されている標準パッケージを採用した。表2に高速 IGBT と通常タイプとの特性比較を示す。高速 IGBT の方 が,IGBT,FWD (Free Wheeling Diode) ともに飽和電 圧が高くなっているが,スイッチング損失が40~50% に 低減している。

図3に高速 IGBT の適用例として溶接機の回路を示す。 このような回路においては、インバータ部に使用する2個 組モジュールと、PFC (Power Factor Correction)部に 使用するチョッパモジュールが必要となる。この回路は

図1 製品の外観



表 1 高速 IGBT モジュールの製品系列

型式	電圧定格	電流定格	内部回路	パッケージ寸法	
2MBI100HB-120-50	1,200 V	100 A		45 mm×92 mm	
2MBI150HH-120-50		150 A	2個組	62 mm×108 mm	
2MBI200HH-120-50		200 A			
1MBI200HH-120L-50		200 A			
1MBI300HH-120L-50		300 A	チョッパ		
1MBI400HH-120L-50		400 A			

図 2 内部等価回路



表2 高速 IGBT, FWD の特性比較(チョッパモジュール)

	IG	вт	FWD		
	V _{CE(sat)} (V)	E₀n (mJ)	V _F (V)	<i>E</i> _{rr} (mJ)	
高速 IGBT	4	9.2	4.34	5.89	
通常タイプ (U4-IGBT)	2.1	20.2	1.8	16	

定格:200 A/1,200 V,接合部温度:125 C ゲート電圧:±15 V,コレクタ電流:200 A,DC バス電圧:600 V, ゲート抵抗:標準

図3 溶接機の回路



ハーフブリッジ回路となっており、インバータ部 IGBT の コレクタ電流 I_c とコレクターエミッタ間電圧 V_{CE} の波形 は図4のようになる。Tはスイッチング周期、 T_F は FWD 導通時間である。図4から分かるとおり、 I_c が流れ始める ときに V_{CE} はすでに0になっているため、ハーフブリッ ジ部の IGBT ではターンオン損失はほとんど発生しない。 FWD 通電時間も IGBT に比べはるかに小さく、導通損失

図4 ハーフブリッジ回路の動作波形



表3 高速 IGBT モジュールの使用チップまとめ

	IGBT	FWD
2個組	高速タイプ	通常タイプ
チョッパ	高速タイプ	高速タイプ

も無視できるほど小さい。そこで、開発製品は、インバー タ部に使用する2個組モジュールのターンオフ損失の低減 に注力し、IGBTのみ高速タイプを搭載した。PFC部に使 用するチョッパモジュールは、ハードターンオン動作とな るため、FWDに対してもIGBTと同様にスイッチング損 失の低減が必要となる。そのため、FWDも高速タイプを 開発した。表3に、使用しているチップのタイプをまとめ た。

3 高速 IGBT 製品設計

今回, IGBT チップ, FWD チップを新規に開発し, パッケージは通常タイプのパッケージに改善を施して低熱 抵抗化を実現した。以下にその詳細を示す。

3.1 高速 IGBT チップの開発

スイッチング周波数が 20 kHz を超えるような使用領域 においては、スイッチング損失をいかに減らすかが重要で ある。図5 に示すように IGBT チップの飽和電圧 V_{CE (sat}) と IGBT チップのターンオフ損失 E_{off} はトレードオフの関 係となっている。このトレードオフ上で低 E_{off},高 V_{CE (sat}) にシフトすることにより、スイッチング損失を大幅に低減 することが可能となる。今回はスイッチング周波数 20 ~ 50 kHz において IGBT のトータル損失 (導通損失とスイッ チング損失の和) が最小になるようにチップ設計を行った。 低 *E*_{off} 実現のため,**図6** に示すように以下の2点の改良を 加え,損失低減を図った。

- (a) 裏面 p 層の濃度制御
- (b) IGBT 表面のセルピッチ間隔の短縮

図5 IGBT トレードオフ



図 6 IGBT 構造の高速化



図7 ターンオフ波形の改善



図7に(a),(b)の対策による $I_{\rm C} \geq V_{\rm CE}$ 波形の改善の模式 図を示す。(a)の対策は、ターンオフ時の残留キャリアを裏 面から排出しやすくする効果がある。そのため、IGBT 電 流の立下リ時間が短縮するとともに、テール電流が低減で きる。これによってターンオフ電流下降時の損失が低減し た。(b)の対策では、IGBT の帰還容量と入力容量の比率が 変わる効果がある。電圧の立上リ時間を短縮し、ターンオ フ電圧上昇期間の損失を低減する。以上2点の改善により、 トータルの $E_{\rm off}$ が大幅に低減する。試作した高速 IGBT モ ジュールと、通常のモジュールとのターンオフ波形の比 較を図8に示す。テール電流が低減されていることに加え、 $V_{\rm CE}$ の立上りが高速になっており、改善策の効果が現れて

図8 ターンオフ波形の比較(200 A/1,200 V 品)



図9 逆回復波形の改善(100 A/1,200 V 品)



いる。これにより,**表2**に示すように,*E*_{off}を通常タイプ (U4 シリーズ)に対して約1/2に低減することができた。

3. 2 高速 FWD チップの開発

特

集

PFC 回路に適用する IGBT モジュールは、ハードター ンオン動作となるため、FWD チップでの逆回復損失 E_{rr} の全損失に占める割合が非常に大きくなり、FWD 特性を 高速化することが必要となる。 E_{rr} と FWD の順電圧 $V_{\rm F}$ の関係も、IGBT の $E_{\rm off}$ - $V_{\rm CE(sat)}$ の関係と同様にトレード オフの関係になっている。これを高周波用途に合わせ、高 $V_{\rm F}$ 、低 $E_{\rm rr}$ にシフトするための改善策として、ライフタイ ムキラーのドーピング量を最適化した。**図9**に FWD 逆回 復時の波形比較を示す。**表2**に示すように、ライフタイム キラーの量を調整することで逆回復電流を低減し、通常タ イプの $E_{\rm rr}$ に対して約 1/3 に低減することができた。

3.3 発生損失

今回開発した高速 IGBT の2個組モジュールとチョッパ モジュールについて,通常タイプと発生損失を比較した。

図10 2個組モジュールの発生損失比較(200 A/1,200 V)





図11 40 kHz における発生損失比較(200 A/1,200 V)

図10,図11 に2個組モジュールのU4シリーズ (2MBI200U4H-120-50,定格200A/1,200V)と高速 IGBT (2MBI200HH-120-50,定格200A/1,200V)の発生 損失比較を示す。20章で述べたように、2個組モジュール に関してターンオン損失はほとんど発生せず、またFWD での導通損失も全体損失に対して無視できるほど小さい ため、ターンオフ損失とIGBT導通損失の比較を行った。 15kHz以上のスイッチング周波数では、高速IGBTモ ジュールのトータル発生損失が低く、40kHzでは25%低 減できた。

図12 に、チョッパモジュールのU4シリーズIGBT (1MBI200U4H-120L,定格200A/1,200V)と高速IGBT (1MBI200HH-120L-50,定格200A/1,200V)の発生損失 比較を示す。

 $f_{\rm c} = 25 \, \rm kHz$ の条件において、高速 IGBT モジュールで はトータル発生損失が 36% 低減できた。

3.4 パッケージ技術

電力変換装置の小型化・高密度化に伴い, IGBT モジュールの放熱特性に対する要求も厳しくなってきている。 特に,図10からも分かるように,スイッチング周波数が 高い領域において発生損失は通常の IGBT に比べ低減して いるが,低周波領域に比べ発生損失が増加するため,より 放熱設計が重要となる。そこで,今回開発した高速 IGBT モジュールでは,DCB (Direct Copper Bonding) 基板を 従来のアルミナ基板から,富士電機のハイパワーモジュー ルにも使用している窒化けい素基板に変更することにより, モジュールの放熱特性を向上させた。**表4**に従来のアルミ ナ DCB 基板との特性比較を示す。熱伝導率が4倍になっ ており,同じチップサイズにおいて比較した場合のジャン クション-ケース間の熱抵抗値 *R*_{h(j-c)}が 30% 低減してい

図12 チョッパモジュールの発生損失比較(200 A/1,200 V)



表4 アルミナ基板と窒化けい素基板の特性比較

	アルミナ	窒化けい素
熱伝導率〔W/(m·K)〕	22	90
厚み (mm)	0.38	0.32
熱抵抗 R _{th(j-c)} (K/W)	0.23	0.19

る。これにより高速 IGBT モジュールでのチップの温度上 昇を抑えることができた。

4 あとがき

今回, MRI や X 線などの医療用電源,溶接機やプラズ マカッタ,誘導加熱装置などに最適化した高速 IGBT モ ジュールの特徴と,その技術について紹介した。

今後は、今回開発した高速 IGBT, FWD チップや、開 発に際しての技術ノウハウを生かし、太陽光インバータや UPS (無停電電源装置)といった、今後の市場拡大がさら に大きいと期待される応用分野をターゲットとした IGBT モジュールの開発に取り組んでいく所存である。

参考文献

- Nakano, H. et al. The 6th generation 1,200 V Trench FS-IGBT module. PCIM China 2008.
- (2) Theron, P.C. et al. Welding power supplies using the partial series resonat converter. IECON' 93. 1993, vol.2, p.1319-

1324.

- (3) Takasaki, Y. et al. Development of a potable spot-welding machine. IEEE International Magnetics Conference. 2003, p.HB-06.
- (4) 西村孝司ほか. IGBTハイパワーモジュール. 富士時報.2008, vol.81, no.6, p. 390-394.



堀江 峻太

パワー半導体,電力変換システムの設計・開発に 従事。現在,富士電機システムズ株式会社半導体 事業本部半導体統括部モジュール開発部。



小川 省吾

パワー半導体,電力変換システムの設計・開発に 従事。現在,富士電機システムズ株式会社半導体 事業本部半導体統括部モジュール開発部。



高久 拓

パワー半導体,電力変換システムの設計・開発・ 営業技術に従事。現在,富士電機アメリカ社。博 士(工学)。電気学会会員。

1,700 V への系列拡大なども進めている。

IGBT モジュール「V シリーズ」の系列化

持 集	New Lineup of V-Series IC	BT Modules		
	高橋 孝太 Kouta Takahashi	吉渡 新— Shinichi Yoshiwatari	関野 裕介 Yusuke Sekino	
	富士電機では,最新世代の「	Vシリーズ」IGBT を用いた製品	の系列化を進めている。Vシリーズ Id	GBT モジュール
	は,チップ損失の低減とパッケ-	-ジ放熱性の改善により, IGBT モ	ジュールの小型化,高パワー密度化を達	産成している。ま
	た,チップおよびパッケージの\$	寺性向上により信頼性を高め,175°	Cにおける動作(ただし非連続)を保証	Eしている。富士

Fuji Electric is developing a series of products that use the latest generation "V-Series" IGBTs. V-Series IGBT modules realize lower chip loss and improved package heat dissipation to achieve a smaller IGBT module size and higher power density. The chip and package characteristics have also been improved to enhance reliability and guarantee the maximum temperature of 175 °C. For these high power density and highly reliable V-Series IGBTs, Fuji Electric has developed new packages, such as a large capacity 2-in-1 package and a small sized PIM

電機では、高パワー密度かつ信頼性の高い∇シリーズとして、大容量2 in 1 や小型化7 in 1 などの新規パッケージの開発、

1 まえがき

近年,産業分野における省エネルギーおよび二酸化炭 素削減の重要なアイテムとして,インバータの需要がま すます拡大している。インバータに用いるパワー半導体 としては,損失,破壊耐量,駆動回路設計などの観点から, IGBT (Insulate Gate Bipolar Transistor)が主に適用さ れている。

(Power Integrated Module) package. The product lineup will be expanded up to 1,700 V.

富士電機においても、1988年の製品化以来、着実に世 代交代を重ねつつ、低損失化・小型化を成し遂げることで 市場の要求に応えてきた。近年では、最新世代の IGBT を 用いた IGBT モジュール「V シリーズ」を系列化すること でさらなる低損失および小型化を果たした。また、IGBT モジュール V シリーズは、チップおよびパッケージの特 性向上により信頼性を高め、異常状態のチップ接合部温度 $T_i = 175$ ℃における動作(ただし非連続)を保証している。

本稿では,IGBT モジュール V シリーズの信頼性と系列 について解説する。

2 IGBT「V シリーズ」の特性

図1に、これまで発売された IGBT モジュールに搭載さ れた IGBT チップサイズの年代ごとの推移を示す。富士電 機では 10 年で 1/2 のペースでチップの小型化を実現して おり、V シリーズでは U シリーズよりさらに 30% のチッ プ小型化も達成した。V シリーズではチップの改良に加 え、絶縁基板に熱伝導性の良い窒化けい素(SiN)基板を 用いることで放熱性を高め、IGBT モジュールの高パワー 密度化を行っている。これにより、インバータシステム全 体の小型化およびコストダウンに大きく貢献する。また、 V シリーズでは表面ゲート構造の最適化により、EMC (Electromagnetic Compatibility) ノイズの原因となるター ンオンスイッチング時の IGBT 電流および FWD (Free Wheeling Diode) 電圧の急激な変化を制御しやすくした。 これにより V シリーズ IGBT モジュールは, EMC ノイズ の低減が容易でありインバータ設計のしやすい製品となっ た。

③ IGBT モジュール「V シリーズ」の信頼性

IGBT モジュール V シリーズは小型かつノイズ制御性が 良いだけでなく,高い信頼性を持つことも特徴である。V シリーズでは,瞬間的な異常状態については 175℃まで の非連続動作を保証し、ノーマルな運転状態については 150℃までの連続動作を保証している。これは、Uシリー ズまでと比較してそれぞれ 25℃上昇している。これを可 能とするために、IGBT チップの高温動作時の信頼性およ び破壊耐量を向上し、はんだやワイヤボンディングをはじ

図1 IGBT チップサイズの低減



めとするパッケージの信頼性を向上した。以下で、これらの成果について詳細に説明する。

175℃までの異常状態での動作を保証するためには,高 温でも安定的に耐圧を保持し,なおかつ大電流まで安定 的にスイッチングできるチップ性能を必要とする。Vシ リーズでは,ノンキラー IGBT,FWD のライフタイムキ ラーとして電子線を用いることで,200℃まで熱暴走を起 こさず安定的に耐圧が保持できることを確認している。ま た,高温でのスイッチングについては,200℃における IGBT スイッチングと FWD スイッチングが可能であるこ とをそれぞれ確認している。図2 にチップ接合部温度 T_i = 200℃,定格の2 倍の電流を流したときの IGBT のター ンオフ波形を示す。以上により,V シリーズは 175℃まで の異常状態での動作を保証することが可能である。

150 ℃までノーマルな運転動作を保証するためには, チップ耐圧の長期的な信頼性と,はんだやワイヤボン ディングをはじめとするパッケージの信頼性が必要であ る。チップ耐圧の長期的な信頼性については,電気炉で加 熱しながら直流電圧を印加する加速試験による確認が一般 的である。図3に,FWDの信頼性試験結果を示す。 $T_i =$ 175℃において,定格電圧の80%を3,000時間印加しても 耐圧の劣化がなく,十分な信頼性を持っていることを確認 した。FWDと類似のエッジ構造を持つIGBTも,同等の 信頼性を持っている。

パッケージの信頼性については,一般的にパワーモ ジュールではオン状態でチップが高温となり,オフ状態で



図 2 1,200 V「V シリーズ」IGBT の高温スイッチング波形





低温となる熱サイクルを繰り返すためにチップ下のはんだ およびワイヤボンディング接合部が熱膨張収縮によるスト レスを受ける。このストレスに対して、十分な耐量を持っ ている必要がある。図4に V シリーズのパワーサイクル 試験の結果を示す。 T_{jmin} =25 ℃のラインは、冷却フィン 温度を固定して、運転パターンにおける最大チップ温度 を変化させたときの寿命を表す。例えば、 ΔT_i =30 ℃とは、









図6 「V シリーズ」の今後の系列展開



冷却フィン温度 25 ℃,最大チップ温度 55 ℃の運転パター ンとなる。 T_{jmax} =150 ℃のラインは,運転パターンにおけ る最大チップ温度を固定して、冷却フィン温度を変化さ せたときの寿命を表す。例えば、 ΔT_j =30 ℃のとき、冷却 フィン温度 125 ℃,最大チップ温度 150 ℃の運転パターン となる。

グラフに示されているように、同一の $\Delta T_{\rm j}$ でも冷却フィ ン温度およびチップ温度が高いほど寿命が短くなる。すな わち、 $T_{\rm jmax}$ =150 °C のラインは最悪の運転条件を表してお リ、V シリーズはその条件でも $\Delta T_{\rm j}$ =100 °C で寿命 50,000 サイクル以上と十分な信頼性を持っていることが確認でき た。これらの結果から、チップとパッケージの信頼性の向 上により、V シリーズは 150 °C までノーマルな運転動作を 保証している。

以上, V シリーズは高温運転時の信頼性を大きく向上さ せ,インバータの信頼性の向上および熱設計自由度の向上 に大きく貢献する。

④ IGBT モジュール「V シリーズ」の系列

現在 V シリーズは, 図5 に示す PIM (Power Integrated Module) 系列および New Dual 系列を用意している。

PIM 系列は3相分の上下アーム IGBT および FWD, コ ンバータダイオード,ブレーキ IGBT を内蔵しており (7 in 1),1台で三相交流インバータが構成できる。これ により,インバータシステムの小型化および設計の簡素 化が可能である。V シリーズでは,PIM 系列を定格電流 150 A まで拡大した。

200 A 以上の定格電流で使用する場合には, New Dual 系列を用意している。これは1相分の上下アーム IGBT お よび FWD を内蔵しており (2 in 1), モジュール内部で3 チップを並列で使用している。パワー半導体を並列で使用 する場合,一部のチップに電流が集中する電流アンバラン スが心配である。New Dual 系列は内部配線パターンの工 夫により,各チップ間の電流アンバランスがほとんどなく, 非常に使いやすいデバイスとなっている。V シリーズでは, New Dual 系列を定格電流 600 A まで拡大した。

5 今後の展望

V シリーズでは、今後とも系列拡大を行っていく。今後の系列展開を図6に示す。新規パッケージとして次の開発を進める。

(1) 大容量モジュール (EconoPACK+,新型2in1)
 (2) 小型化モジュール (MiniSKiiP)

現在,風力発電などの電力変換用途,電鉄用途など大

<注 2> MiniSKiiP: Semikron の商標または登録商標

[〈]注1〉EconoPACK: Infineon Technologies AG.の商標または登録 商標

容量インバータの市場が拡大しており,これらの市 場に対応するために大容量モジュールの開発を行う。 EconoPACK+では550 A/1,200 V 定格,新型 2 in 1 では 1,400 A/1,200 V 定格までの系列化を行う予定である。ま た小容量向けとして,MiniSKiiP を開発している。これは, はんだ付けが不要で組立が容易であり,かつ PIM 系列と 比べて同等の機能ながら大幅な小型化を実現している。 8 ~ 100 A/1,200 V 定格を系列化する予定である。

さらに, 1,700V 耐圧のチップ開発も行っており, 新型 2 in 1, New Dual など大容量用途に順次展開していく予定 である。

6 あとがき

最新世代の IGBT チップを適用した IGBT モジュール 「V シリーズ」の特徴と系列について解説した。V シリー ズはチップ技術およびパッケージ放熱性の向上による小型 化を達成し、インバータの小型化に大きく貢献できる。ま たチップおよびパッケージの信頼性の向上により、175℃ における動作を保証している。これによりインバータの信 頼性の向上および熱設計自由度の向上に大きく貢献する。

今後,富士電機では V シリーズの技術を 1,700 V,大容 量モジュール,小型化モジュールに展開していき,お客さ まのニーズに応えていく所存である。

- 小野澤勇一ほか. UシリーズIGBTモジュール (1,200 V). 富 士時報. 2002, vol.75, no.10, p.563-566.
- (2) 五十嵐征輝ほか.電力変換装置から放射される電磁雑音の 解析と低減方法.産業応用部門誌. 1998, vol.118-D, no.6, p.757-766.



高橋 孝太

IGBT モジュールの開発に従事。現在,富士電機 システムズ株式会社半導体事業本部半導体統括部 モジュール開発部。



吉渡 新一

IGBT モジュールの開発・設計に従事。現在,富 士電機システムズ株式会社半導体事業本部半導体 統括部モジュール開発部チームリーダー。



関野 裕介

IGBT モジュールの開発・設計に従事。現在,富 士電機システムズ株式会社半導体事業本部半導体 統括部モジュール開発部。 特

特

インテリジェントパワーモジュール「V シリーズ IPM」

V-Series Intelligent Power Modules

清水直樹Naoki Shimizu高橋秀明Hideaki Takahashi熊田恵志郎Keishirou Kumada産業用「Vシリーズ IPM (Intelligent Power Module)」を開発した。本製品は、IPM 用に最適化した高性能第6世代Vチップと新制御 IC を適用して発生損失を低減し、パッケージの小型化を実現した。短絡保護機能の高速化を行い、定常損失と短絡耐量のトレードオフを改善することでスイッチング損失を低減した。さらに新制御 IC とパッケージの最適化によリ、ターンオン損失の低減と放射ノイズの改善に成功した。従来の保護機能に加え、アラーム要因ごとにアラームパルス幅を変えて出力する機能を搭載した。また、小容量パッケージでも地絡保護が可能となっている。

Fuji Electric has developed a series of intelligent power modules for industrial applications, known as V-Series IPMs. This product combines high-performance 6th-generation V-chip technology for the IPMs with a new control IC to realize lower loss and a smaller package size. The short-circuit protection function was made to operate at faster speeds and the trade-off relation between conduction loss and short-circuit withstand capability was improved to reduce switching loss. Additionally, the new control IC and the package were optimized to reduce turnon loss and improve radiation noise characteristics. In addition to the conventional protection functions, a new function that outputs different alarm pulse widths for each alarm factor is also provided. Ground-fault protection can also be provided even in a small package.

1 まえがき

IPM (Intelligent Power Module) は, IGBT (Insulated Gate Bipolar Transistor) チップとFWD (Free Wheeling Diode) チップを搭載したスタンダード IGBT モジュー ルに,駆動・保護機能を内蔵したドライブ IC を搭載した インテリジェント型パワーデバイスである。主にモータ 駆動装置 [NC (Numerical Control) 工作機械,汎用イン バータ,サーボ,エアコン,エレベータなど] や電源装置 [UPS (Uninterruptible Power Supply),太陽光発電用の PCS (Power Conditioning System) など] などの幅広い 分野の装置に使用され,小型化,高効率化,低ノイズ化, 長寿命化,高信頼性化が要求されている。

富士電機では,1997年に業界で初めて IGBT チップ過 熱保護機能を内蔵するとともに,オールシリコン化による 部品点数の削減により高信頼性化を目的とした「R-IPM シリーズ」を開発した。2002年には,チップ構造を PT (Punch Through)から NPT (Non Punch Through)に 変更した「R-IPM3 シリーズ」を開発した。2004年には, トレンチゲート構造の NPT 型 IGBT の開発と新構造の FWD の開発を行い,スイッチング損失の低減と放射ノイ ズのトレードオフの改善を行った「U-IPM シリーズ」を 開発した。

今回,さらなる損失と入力容量低減を達成したトレン チゲート構造のFS(Field Stop)型「Vシリーズ」IGBT チップ(V-IGBT)を開発した。また微細化による小型化 を実現しつつ,温度特性を改善し,ばらつきを低減させた ドライブICも開発した。これらの技術とパッケージの最 適化により,トータル発生損失と放射ノイズのトレードオ フを改善した新小型パッケージの「Vシリーズ IPM」(V-IPM)を開発したので紹介する。

2 製品コンセプトと系列化

V-IPMの開発コンセプトは次のとおりである。

- (1) トータル発生損失の低減
- (2) スイッチング損失と放射ノイズのトレードオフ改善
- (3) デッドタイム短縮
- (4) アラーム要因別出力
- (5) パッケージの小型化・薄型化
- (6) 小容量パッケージの地絡保護可能化
- (7) RoHS 指令対応

詳細については, 3~6 章にて説明する。

表1に V-IPM の製品系列を示す。V-IPM では従来品 よりも電流容量を拡大し,定格 600 V 品の定格電流は 20 ~ 400 A,定格 1,200 V 品の定格電流は 10 ~ 200 A として いる。新規開発した4種類のパッケージ(P631 は開発中) はすべて RoHS 指令に対応している。

表2に特性および内蔵機能を示す。小容量パッケージ (P629)は、新たに上アームにおける短絡保護(地絡保護) を可能とした。また、全系列で出力されるアラームごとの パルス幅を変えることで、アラーム要因の特定を可能にし ている。

③ V-IPM 用パワーチップの特長

第6世代 V-IGBT チップを適用している。V-IGBT は, FZ (Floating Zone) ウェーハでの薄ウェーハプロセス技 術を用いたトレンチゲート構造の FS 型 IGBT である。図

[〈]注〉RoHS 指令:電気電子機器に含まれる特定有害物質の使用制限 についての EU(欧州連合)の指令

表 1 V-IPM の製品系列

(a)製品系列

定	格	素子数	20 A	30 A	50 A	75 A	100 A	150 A	200 A	300 A	400 A
		P629*		*							
60	<u></u>	0 11 1			P6	26					
6 in 1				P630*							
	7 in 1								I	P631	ł
定	格	素子数	10 A	15A	25 A	35 A	50 A	75 A	100 A	150 A	200 A
6 in 1		P629*									
				P626							
6 in	6 in 1			P630*							
		7 in 1								P631*	•

(b)パッケージの種類

* :既存品に対して容量アップ

P629	P626	P630	P631
パッケージ	パッケージ	パッケージ	パッケージ
0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	P P N U V W	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	0 1 4 7 10 16 0 0 0 0 0 0 0 0 0 0 0 0 0
縦 × 横 × 高さ	縦 × 横 × 高さ	縦 × 横 × 高さ	縦 × 横 × 高さ
(mm)	(mm)	(mm)	(mm)
49.5×70×12	50×87×12	84×128.5 ×14	110×142× 27(予定)

表 2 V-IPM の特性および内蔵機能

パッ ケージ	アーム	ドライ ブ回路	過電流 保 護	短 絡 保 護	チップ 過 保 護	電源電 圧低下 保 護	アラー ム出力
DECO	上	0	0	O	0	0	_
F029	下	0	0	0	0	0	O
Depe	上	0	0	0	0	0	O
F020	下	0	0	0	0	0	0
Deao	上	0	0	0	0	0	O
F030	下	0	0	0	0	0	O
DOO 1	上	0	0	0	0	0	0
F031	不	0	0	0	0	0	0

◎:既存品からの改善ポイント

1はチップ断面構造を比較したものであり,表3はIGBT 技術の推移を示したものである。

V-IGBT の特長は、表面構造の最適化によりドリフト 層の低抵抗化と薄膜化を実現することで、オン電圧 V_{CE(sat}) の低減とスイッチング損失を改善している。さらに、表面 構造の最適化とドリフト層の低抵抗化によりターンオン di/dt の制御性も改善できるため、従来素子と比較して放 射ノイズ低減も実現している。

V-IPM 用 IGBT チップはモジュール用に対して,表面 構造の微細化により, $V_{CE(sat)}$ とターンオフ損失 E_{off} のト レードオフを改善している。ただし, $V_{CE(sat)}$ を低減すると, 短絡電流が増えて短絡破壊耐量が低減するため,適用にあ たっては,短絡保護を高速化することが必要となる。

FWD はライフタイムコントロール改善による逆回復電

図 1 IGBT チップの断面構造比較(600 V-IPM)



表 3 IGBT 技術の推移(600 V-IPM)

	世代	第3世代	第4世代 第5世代		第6世代			
IGBT 技術	IPM	R-IPM	R-IPM3	U-IPM	V-IPM			
	IGBT	N-IGBT	T-IGBT	U-IGBT	V-IGBT			
ウェー	Л	エピタキ シャル	FZ					
構造		PT	NPT FS		FS			
ゲート	構造	プレ	レーナトレンチ		ンチ			
ライフ コント	タイム ロール	あり	なし					
キャリ	ア注入	高注入	低注入			低注入		
輸送効			高効率					

流を低減し、ソフトリカバリー化を実現している。

4 特性

4.1 トータル発生損失

IPM への市場要求として低損失化がある。これは,損 失を低減することで,装置の制御性向上を狙ったキャリア 周波数アップと,同じキャリア周波数での出力電流アップ の2種類の目的がある。さらに,従来ほど高い冷却能力を 必要としないので,装置のコストダウンにもつながる。

図2に、PWM インバータ動作時の発生損失比較例を示 す。V-IPM は R-IPM と比較して約 27%, R-IPM3 と比 較して約 17%, U-IPM と比較して約 10% の損失低減を 実現している。

今回の損失低減のポイントとしては、V_{CE(sat)}-E_{of}とのトレードオフ改善とターンオン損失 E_{on}の低減である。次におのおのの低減技術について述べる。

4.2 V_{CE(sat)}-E_{off}トレードオフ改善

トータル損失の 50% 以上は IGBT チップの定常損失と E_{off} が占めている。ただし、図3に示すように、IGBT チッ プの定常損失を決める $V_{CE(sat)}$, E_{off} および短絡破壊耐量は トレードオフの関係があり、最適化が必要である。IPM

図2 トータル発生損失比較(シミュレーション結果)



図3 IGBT のトレードオフ関係



は短絡保護機能があるため、短絡保護を高速化することで IGBT チップの短絡破壊耐量を損失低減に振り向けること ができる。V-IPM では、短絡保護の高速化を実現するこ とで、 $V_{CE(sat)}$ - E_{of} のトレードオフを改善し、損失を低減 した。

また, V_{CE(sat)}のトレードオフ上の狙いとしては,従来と 同等のサージ電圧を維持しつつ,損失を低減できるような 最適化を実施している。

4.3 ターンオン損失低減

IGBT の入力容量低減,制御 IC の新ドライブ方式およ び温度特性改善により,図4に示すように,コレクタ-エ ミッタ間電圧 V_{CE}のテールを短くし, E_{on}を約35%低減 した。

4.4 放射ノイズ比較

放射ノイズと E_{on} はトレードオフの関係にあり, di/dt を大きくすると損失が低減でき, di/dt を小さくすると放 射ノイズが低減できる。図5 に富士電機で測定した相対比 較試験結果例を示す。疑似負荷試験装置を用いて, 加減速 運転を行い測定したものである。4.3節で述べたターンオ ン損失低減の手法とパッケージの内部回路配線パターン最 適化による放射面積低減で, 従来品と比較して放射ノイ





図5 放射ノイズ比較(富士電機での相対比較試験結果)



ズをピーク値で約3dB低減している。このV-IPMでは, E_{on} を低減しつつ,放射ノイズの低減を実現した。

4.5 デッドタイム改善

インバータ回路において, IPMの上下アームのオン期間の重複を防止するために, デッドタイム時間を設けている。デッドタイム時間の短縮は, 波形ひずみや回転むらを 改善させる重要なアイテムである。V-IPM では, 制御 IC のスイッチング時間の温度特性改善とばらつき低減により, スイッチング時間の最適化を行った。これらの方法によ リ, V-IPM では IPM 入力部においてデッドタイム最小値 = 1 µs を実現している。

5 保護機能

5.1 短絡保護

4.2節で述べたように, IPM は IGBT チップの短絡破 壊耐量を損失低減に振り分けることにより,トレードオフ を改善することができる。改善のためには,短絡保護を高 速化する必要がある。V-IPM における保護回路の高速化 の設計的なポイントは,短い不感時間で短絡保護動作を誤 動作なしで行うことである。このために,保護回路の認識 を行うコレクタ電流モニタ用のセンス電圧の最適化が必要 となる。

IGBT ではセンス比を調整することでセンス電流を減ら し、スイッチング時のセンス電圧を安定化させた。また、 制御 IC では温度特性の大きい MOSFET (Metal-Oxide-Semiconductor Field-Effect Transistor)のオン抵抗によ るゲート抵抗方式から新ドライブ方式に変えたことで,特 に高温条件でのセンス電圧を抑制した。これらの改善によ リ,損失と短絡破壊耐量のトレードオフの改善に成功した。

5.2 アラーム要因別出力

従来の IPM のアラームパルス幅は、2 ms の1 種類のみ で、アラーム要因の識別はできなかったが、V-IPM では アラーム要因ごとにアラームパルス幅を変え、トラブル シューティング時の要因分析時間の短縮化を可能にしてい る。

V-IPMのアラーム要因ごとのアラームパルス幅を表4 に示す。

6 パッケージ

図6にパッケージの外観を示す。小容量パッケージは P629、中容量小型パッケージはP626、中容量薄型パッ ケージはP630となっている。大容量パッケージは、既存 のP612相当のP631を開発予定である。

今回開発した IPM は、装置の薄型化要求に対応した

表4 アラーム要因ごとのアラームパルス幅

アラーム要因	アラームパルス幅
過電流保護(短絡保護含む)	2ms (標準値)
電源電圧低下保護	4 ms(標準値)
IGBT チップ過熱保護	8 ms (標準値)

図7 V-IPM のブロック図



パッケージ外形となっている。従来パッケージは立体交差 型のバー配線を適用し,配線距離の短縮を図っていた。新 パッケージではアルミワイヤと絶縁基板上の銅パターン のみで内部回路の配線を行い,薄型化を実現した。さらに, PN ライン並走化による相互インダクタンス効果によって 内部インダクタンスを減少させた。その結果,放射ノイズ が低減し,ターンオフサージが過大とならない効果を得た。

そのほかの特長として,50 A/600 V 容量を P629 の薄 型パッケージで実現したため,装置上の高さを一定で, P626 と並べて使用することが可能である。また,対地間 絶縁距離および相間絶縁距離を十分確保したパッケージ設 計となっているため,装置側で特別な絶縁設計を施さずに, 装置としての絶縁距離の確保が可能である。すべてのパッ

図6 パッケージの外観





ケージにおいて,RoHS 指令対応の構造となっている。

7 IPM のブロック図

図7にIPMのブロック図を示す。従来の小容量タイプ はNラインにシャント抵抗を入れて電流検出をしていた ため、下アーム素子にのみ流れる地絡短絡などの保護がで きた。V-IPMは全IGBTがセンス電流で検出しているた め、上アーム素子の短絡保護が可能となっている。P626, P630,P631パッケージは、上アームにもアラーム端子を 設けており、装置側へのアラーム信号伝達が可能となって いる。ただし、P629は従来品との取付け互換性を持たせ たため、上アームのアラーム信号端子は設けていない。

8 あとがき

トレンチゲート適用のFS型「Vシリーズ」IGBT チッ プ(V-IGBT)と新制御ICを新パッケージに搭載した「V シリーズIPM」(V-IPM)を紹介した。このV-IPMは小 型化,高効率化を実現し,市場の期待に応えられる製品に なっている。今後も富士電機では,市場要求を満足する製 品開発に注力していく所存である。

参考文献

- Onozawa, Y. et al. Development of the next generation 1,200 V trench-gate FS-IGBT featuring lower EMI noise and lower switching loss. Proc. of ISPSD' 07. p.13-16.
- (2) Onozawa, Y. et al. Development of the 1,200 V FZ-diode

with soft Recovery Characteristics by the new local lifetime control technique. Proc. of ISPSD'08. p.80.

- (3) 関川貴善ほか. UシリーズIGBT-IPM (600 V). 富士時報.
 2004, vol.77, no.5, p.317-326.
- (4) 仲野逸人ほか. 第6世代IGBTモジュール「VシリーズPIM」.
 富士時報. 2007, vol.80, no.6, p.388-392.
- (5) 森貴浩ほか. IPM用小型ドライバIC. 富士時報. 2008, vol.81, no.6, p.395-398.



清水 直樹

インテリジェントパワーモジュールの開発に従事。 現在,富士電機システムズ株式会社半導体事業本 部半導体統括部モジュール開発部。



髙橋 秀明

インテリジェントパワーモジュールの構造開発・ 設計に従事。現在,富士電機システムズ株式会社 半導体事業本部半導体統括部パッケージ・実装技 術部チームリーダー。



熊田 恵志郎

パワー半導体デバイスの開発・設計に従事。現在, 富士電機システムズ株式会社半導体事業本部半導 体統括部デバイス技術部。

特

集

Superjunction MOSFET

Superjunction MOSFET

大井明彦 Akihiko Ooi
 島藤 貴行 Takayuki Shimatou
 不純物濃度制御に優れた多段エピタキシャル技術を適用し、定格 600 V/0.16 Ω (パッケージ:TO-220)の Superjunction (SJ) MOSFET を作製した。作製した SJ-MOSFET は、SJ 構造の不純物濃度最適化により、従来 MOSFET
 「SuperFAP-E³」に対し約 70%の R_{on}・A 低減を達成した。これは業界最高レベルの R_{on}・A であり、従来 MOSFET の理論
 限界を超える値である。また、SJ 構造の不純物濃度プロファイル、n 型バッファ層の最適化により、定格電流以上のL負

荷アバランシェ耐量を確保した。

600 V-class superjunction (SJ) MOSFETs (package: TO-220) with a maximum on-resistance of 0.16Ω have been fabricated by using multiepitaxial growth technology which has an excellent capability for controlling the doping concentration. By optimizing the doping concentration in the SJ structure, the fabricated SJ-MOSFET achieves an approximate 70% reduction in specific on-resistance compared to that of a conventional MOSFET "SuperFAP-E³." This is the industry's highest level of specific on-resistance, and its value exceeds the theoretical limit for conventional MOSFETs. The avalanche withstand capability of the fabricated SJ-MOSFET has been also improved over the rated current by optimizing the doping profile of the SJ structure in the depth direction and the thickness and resistivity of the n-buffer layer.

1 まえがき

近年,地球環境保護への関心が高まる中, IT 分野で は省電力化として、グリーン IT への注目が高まってい る。IT 機器の電力損失を低減するためには, IT 機器で使 用する電力変換機器の効率を上げる必要があり、低損失 なパワー MOSFET (Metal-Oxide-Semiconductor Field-Effect Transistor)が強く求められている。電力変換機器 で使用するパワー MOSFET は、スイッチングデバイスと して動作しているため、その発生損失はパワー MOSFET がオンしているときの導通損失とオンからオフ状態、オフ からオン状態に変化するときのスイッチング損失からなる。 一般に、スイッチング周波数が低い用途では導通損失が支 配的で,スイッチング周波数が高い用途ではスイッチング 損失が支配的になる。導通損失の性能指数としては単位面 積で規格化したオン抵抗 Ron・A を用い,スイッチング損 失を示す性能指数としては、オン抵抗で規格化したゲート -ドレイン間電荷量 $R_{\rm op} \cdot Q_{\rm GD}$ を用いる。それ故,パワー MOSFET の発生損失を低減するためには、これら性能指 数を小さくすることが強く求められる。

ー方、耐圧と R_{on} ・Aとの間には材料によって決まる理 論限界(シリコンの場合はシリコンリミットと呼ばれる) が存在しており、この理論限界を超える R_{on} ・Aを得るこ とはできないと考えられていた。この問題をブレイクス ルーしたのがSuperjunction (SJ)構造であり、劇的な R_{on} ・Aの低減が可能となることから、注目を浴びている。

本稿では,業界最高水準の低オン抵抗,L負荷アバラン シェ耐量を達成した 600 V クラスの SJ-MOSFET を開発 したので,その製造方法および特性を紹介する。

2 パワー MOSFET の技術動向

図1に600 V クラスのパワー MOSFET の R_{on} ・ $A \ge R_{on}$ ・ Q_{CD} のトレンドを示す。前述したようにパワー MOSFET の R_{on} ・Aには理論限界が存在するために,これまでの開 発はいかに R_{on} ・Aをシリコンリミットに近づけるかが焦 点となっていた。 R_{on} ・Aを低減するために、シリコンリ ミットとなるドリフト抵抗の低減とドリフト抵抗以外の抵 抗成分の低減とを行ってきた。後者は表面 MOSFET 部の セル密度向上、セル構造の最適化によるチャネル抵抗や JFET (Junction Field-Effect Transistor)抵抗の低減で あり、前者はL負荷アバランシェ耐量と耐圧を確保する ドリフト層の抵抗率と厚さの最適化によるドリフト抵抗の 低減であった。L負荷アバランシェ耐量を確保するために pウェル構造を用いた構造では、ドリフト抵抗の低減に限 界があったが、擬平面接合技術によりこれを低減するこ とが可能となっ^[3]。擬平面接合技術は、pウェルレス構造





であり、JFET 抵抗を上昇させずに p ベース間距離を狭く することによりドリフト抵抗を低減し、 p ベース形状の最 適化により p ウェル構造と同等の L 負荷アバランシェ耐 量を確保している。擬平面接合技術により従来 MOSFET の $R_{on} \cdot A$ はシリコンリミットの 110% にまで改善し、 $R_{on} \cdot Q_{GD}$ も $R_{on} \cdot A$ の低減および狭い p ベース間隔により大き く改善できた。富士電機ではこの擬平面接合技術を適用し、 「SuperFAP-G シリーズ」を製品化し、後継として使いや すさを追求した「SuperFAP-E³ シリーズ」を製品化して きた。

近年、シリコンリミットをブレイクスルーする SJ-MOSFET が注目されている。SJ-MOSFET は**図2**に示す ように従来 MOSFET のドリフト層をp型領域とn型領 域とが交互に並んだ構造に置き換えたものであり、n型領 域の不純物濃度を高くすることができることから、 $R_{on} \cdot A$ を劇的に低減できる。また、 $R_{on} \cdot A$ が低減できると同じオ ン抵抗でも活性面積を小さくできるので、 $R_{on} \cdot Q_{GD}$ も低減 できることになる。

3 SJ-MOSFET の開発

3.1 多段エピタキシャル成長技術

SJ 構造は,劇的な低 R_{on}・A が可能となる一方で, チャージ補償型構造のため n 型領域と p 型領域とのチャージバランスを確保できなければ耐圧が保持できなくなる欠点がある。チャージバランスが崩れると耐圧が極端に低下してしまい,定格電圧が確保できなくなってしまう。SJ-MOSFETを製造する上で, n 型領域および p 型領域の不純物濃度を精度良く制御することが重要となる。耐圧ばらつきを改善するためには,p 型領域の深さ方向の不純物濃度に分布を持たせることも必要となる。そこで,SJ 構造の作製方法として,不純物濃度制御に優れたイオン注入による所定領域への不純物導入とエピタキシャル成長との繰り返しによる多段エピタキシャル成長方式を採用した。図 3 に多段エピタキシャル成長方式による SJ 構造形成のプロセスフローを示す。まず,不純物濃度の低い n 型層を n

図2 従来 MOSFET と SJ-MOSFET の構造



型バッファ層の厚さも加味しn型基板の上にエピタキシャ ル成長させる(ステップ1)。次に,出来上がリでn型領域, p型領域となる領域へりん(P)とボロン(B)をイオン 注入し(ステップ2),続いて不純物濃度の低いn型層を エピタキシャル成長させる(ステップ3)。出来上がりの n型領域,p型領域の不純物濃度は,イオン注入用のレジ スト寸法とイオン注入の精度によって決定されるので,不 純物濃度の制御が容易となる。所定のドリフト層厚になる までステップ2とステップ3を繰り返し,最後に熱拡散に よって連続したn型領域,p型領域を形成する。この後は

図 3 多段エピタキシャル成長方式の SJ 構造形成プロセスフ ロー



図4 SJ-MOSFET の断面 SCM 像


通常の DMOSFET (Double Diffused MOSFET) プロセ スを使用し, DMOSFET を SJ 構造の表面に形成し, SJ-MOSFET とする。図4に多段エピタキシャル成長方式で 作製した SJ-MOSFET の断面構造を SCM (Scannig Capacitance Microscopy) 像で示す。p型, n型領域とも深 さ方向に接続し, SJ 構造が形成されていることが確認で きる。

3.2 R_{on}・A の改善

多段エピタキシャル成長方式を用いて定格 600 V/0.16 Ω の SJ-MOSFET を開発した。図 5 (a)に示すように、開 発した SJ-MOSFET の R_{on} ・A は従来 MOSFET である SuperFAP-E³ に対し、約 73% 低減した。これは業界最

図5 従来 MOSFET と SJ-MOSFET の性能指数比較



図 6 SJ-MOSFET の出力特性



高レベルの R_{on} ・Aでもある。 R_{on} ・ Q_{GD} の比較を図5(b)に 示す。SJ-MOSFETの R_{on} ・ Q_{GD} もSuperFAP-E³に比べ 約 69%の低減となっている。また,SJ-MOSFETの表面 MOSFET 構造はSuperFAP-E³と同じコンセプトであり, 使いやすさも踏襲している。図6に $V_{GS(th)}$ =3.0 VのSJ-MOSFETの出力特性を示す。

3.3 L負荷アバランシェ耐量の改善

SJ-MOSFET のL負荷アバランシェ破壊電流は従来 MOSFET と比較すると低いことが指摘されている。今回 開発した SJ-MOSFET は SJ 構造の深さ方向における不純 物濃度プロファイルおよび n型バッファ層の最適化によ リ,チャージバランス条件でも 150 A/cm² のL負荷アバ ランシェ耐量を確保した。図7に SJ-MOSFET の代表的 なL負荷アバランシェ波形を示す。

4 実機評価

TO-220 パッケージで組み立てた多段エピタキシャル成 長方式の SJ-MOSFET (定格 600 V/0.16 Ω)を 400 W ク ラス ATX 電源 (ATX 規格に準拠したサーバ用電源)の 力率改善回路(図8)に搭載し,損失および温度上昇の 評価を行った。パワー MOSFET 部の損失比較を図9に示 す。比較対象は,TO-3P パッケージで最もオン抵抗の小

図7 SJ-MOSFET のL負荷アバランシェ波形



図8 実機評価電源回路



図 9 パワー MOSFET の発生損失比較(入力 AC100 V/出力 400 W)



さい SuperFAP-E³シリーズの製品「FMH23N60ES」(定格 600 V/0.28 Ω) とした。損失は、従来製品の「FMH23N 60ES」に対し、導通損失で 16% 低減しており、トータル 損失で約 14% 低減している。また、温度上昇は約 5 ℃の 低減を確認しており、トータルの電力変換効率では約 0.5% の改善を確認した。TO-220 と TO-3P との違いはあるが、 SJ-MOSFET への置換えだけで、発生損失低減・効率の 改善が十分に期待できる。

5 あとがき

多段エピタキシャル成長技術を適用した定格 600 V/0.16 Ω (パッケージ: TO-220)の SJ-MOSFET を開発した。 SJ-MOSFET は SJ 構造の不純物濃度の最適化, n型バッ ファ層の最適化により,業界最高レベルの低 R_{on}·A,高L 負荷アバランシェ耐量を達成した。今後,本稿で紹介した 低損失な SJ-MOSFET を製品化し,地球環境保護に貢献 していく所存である。

参考文献

- Fujihira, T. Theory of Semiconductor Superjunction Devices. Jpn. J. Appl. Phys. Oct. 1997, vol.36, p.6254–6262.
- (2) Deboy, G. et al. A new generation of high voltage MOSFETs breaks the limit line of silicon. Proc. IEDM. 1998, p.683-685.
- (3) Kobayashi, T. et al. High-Voltage Power MOSFETs Reached Almost to the Si limit. Proc. ISPSD. 2001, p.99-102.
- (4) Niimura, Y. et al. A Low Loss, Low Noise and Robust 500 to 900V Class Power MOSFET with Multiple RESURF Guardring Edge Structure. Proc. PCIM. China, June 2009, p.150-155.
- (5) Onishi, Y. et al. 24mΩ·cm² 680 V Silicon Superjunction MOSFET. Proc. ISPSD. June 2002, p.241–244.



大西泰彦

パワー MOSFET, IGBT の研究・開発に従事。現 在,富士電機ホールディングス株式会社技術開発 本部先端技術研究所デバイス技術研究センターデ バイス開発部。



大井明彦

パワーデバイス・IC のプロセス研究・開発に従事。 現在,富士電機システムズ株式会社半導体事業本 部半導体統括部プロセス開発部。工学博士。



島藤 貴行

パワー MOSFET,マルチチップデバイスの開発・ 設計に従事。現在,富士電機システムズ株式会社 半導体事業本部半導体統括部デバイス技術部。

第2世代宇宙用高信頼性パワー MOSFET

High Reliability Power MOSFETs for Space Applications

井上 正範 Masanori Inoue 小林 孝 Takashi Kobayashi 丸山 篤 Atsushi Maruyama

人工衛星などの宇宙機での使用を可能とした第2世代宇宙用高信頼性パワー MOSFET を開発した。一般用途の MOSFET との大きな違いは、高エネルギー荷電粒子と電離放射線に対する耐性を持たせた点である。耐量を持たせるために電気特性 を犠牲にしてきた。第2世代では、高エネルギー荷電粒子に対する耐量を持たせるために、ドリフト拡散モデルに修正を行 いメカニズムのシミュレーションができるようにした。その結果、対策として、低比抵抗のエピタキシャル層を厚く設ける ことで SEB (Single Event Burnout) 耐量を確保し、世界トップレベルの宇宙用パワー MOSFET を製品化した。

We have developed highly reliable and radiation-hardened power MOSFETs for use in outer space applications in satellites and space stations. The largest difference between these newly developed Rad-Hard Power MOSFETs and general-use MOSFETs is that they have excellent durability against high energy charged particles and ionizing radiation. To provide increased durability, electrical characteristics had been sacrificed in the past. With this device, however, to provide durability against high energy charged particles, a drift diffusion model was modified so as to enable simulation of the mechanism. A power MOSFET designed for use in outer space applications and having the world's top level performance is realized by providing a thick epitaxial layer with low specific resistance as a countermeasure to ensure durability against SEB (single event burn-out).

1 まえがき

通 信 衛 星, 気 象 衛 星, GPS (Global Positioning System), 地球観測など宇宙利用の恩恵が私たちの生活の中に 浸透していることは周知のことである。

人工衛星に搭載されている電子機器やスイッチング電源には、宇宙空間での限られた電力を有効に利用するための高効率化やシステムとしての信頼性を確保するための部品点数削減が求められている。これを受け、パワー MOSFET (Metal-Oxide-Semiconductor Field-Effect Transistor)には低損失および宇宙環境では電離放射線や 高エネルギー荷電粒子に対する耐性などの高信頼性が必須 要求である。特に半導体部品の多くは宇宙空間では電気特 性の劣化が著しく、地上で一般的に使われている製品では 信頼性が確保できない。

富士電機が宇宙用パワー MOSFET の開発に着手した当時,パワー MOSFET の電離放射線による特性劣化や対策 について多くの研究がなされていた。しかし,高エネル ギー荷電粒子の影響で瞬時に焼損してしまう現象(SEB: Single Event Burnout) についてはメカニズムが明らか になっていなかった。このため第1世代宇宙用パワー MOSFET では SEB 耐性を持たせるために電気特性を犠 牲にしていたが,後述するように SEB メカニズムを推定 し,一般用パワー MOSFET と同等の電気特性を持つ第2 世代宇宙用高信頼性パワー MOSFET を開発した。図1に 製品の外観,表1に主要特性を示す。

本稿ではその成果について述べる。

2 富士電機の宇宙開発への貢献

富士電機の宇宙開発への貢献は1980年代,当時の宇

宙開発事業団 (NASDA: NAtional Space Development Agency of Japan)の主導で日本メーカーの技術力を結 集し純国産ロケット "H-Ⅱ"の開発に取り組んだところ から始まっている。富士電機は高信頼性の BJT (Bipolar Junction Transistor)を開発,供給し,1994年の1号機 の打ち上げ成功に貢献した。

一方,アメリカ,ロシア,日本,カナダ,欧州が協力し て軌道上に建設を進めている国際宇宙ステーションにも富 士電機製の第1世代宇宙用パワー MOSFET が搭載されて いる。日本の実験モジュール"きぼう"に約3,000 個が搭 載され,2008年3月の軌道投入から現在まで正常な動作 を続けている。

③ 第2世代宇宙用パワー MOSFET の開発

前述の第1世代宇宙用パワー MOSFET は,電離放射線 に対しては十分な耐量を持っていた。しかし,SEB 耐量 を確保するために素子耐圧を上げて対応していた。素子耐

図1 製品の外観



表1 製品一覧

型式	V _{DSS} (V)	/ _D (A)	R _{DS(on)} *1 max. (Ω)	P _D *2 (W)	V _{GS} (V)	V _{GS(th)} (V)	Q _g max. (nC)	放射レベル (krad)	パッケージ タイプ
JAXA R 2SK4217	100	42	0.013	250	±20	2.5~4.5	220	100	SMD-2
JAXA R 2SK4218	100	42	0.028	150	±20	2.5~4.5	100	100	SMD-1
JAXA R 2SK4219	100	15	0.064	70	±20	2.5~4.5	50	100	SMD-0.5
JAXA R 2SK4152	130	42	0.017	250	±20	2.5~4.5	220	100	SMD-2
JAXA R 2SK4153	130	39	0.039	150	±20	2.5~4.5	100	100	SMD-1
JAXA R 2SK4154	130	15	0.089	70	±20	2.5~4.5	50	100	SMD-0.5
JAXA R 2SK4155	200	42	0.026	250	±20	2.5~4.5	220	100	SMD-2
JAXA R 2SK4156	200	32	0.062	150	±20	2.5~4.5	100	100	SMD-1
JAXA R 2SK4157	200	14	0.148	70	±20	2.5~4.5	50	100	SMD-0.5
JAXA R 2SK4158	250	42	0.038	250	±20	2.5~4.5	220	100	SMD-2
JAXA R 2SK4159	250	26	0.091	150	±20	2.5~4.5	100	100	SMD-1
JAXA R 2SK4160	250	12	0.223	70	±20	2.5~4.5	50	100	SMD-0.5
JAXA R 2SK4188	500	23	0.18	250	±20	2.5~4.5	300	100	SMD-2
JAXA R 2SK4189	500	10	0.48	150	±20	2.5~4.5	120	100	SMD-1
JAXA R 2SK4190	500	4.5	1.15	70	±20	2.5~4.5	48	100	SMD-0.5

*1 $R_{\rm DS(on)}$: $V_{\rm GS} = 12$ V, *2 $P_{\rm D}$: $T_{\rm C} = 25$ °C

表 2 宇宙用途のパワー MOSFET への要求

		110	実力・目標	
要求	一般の	宇宙用 MOSFET		
		MOSFET の実力	第 1 世代 の実力	第 2 世代 の目標
高生地	耐圧 (V)	250 V	500 V	250 V
电对行性	オン抵抗	0		0
長期信頼性		\bigtriangleup	0	0
電離放射線耐性(×	0	0	
高エネルギー荷電	×	0	0	

○:要求を満たす
 △:要求にやや未達
 ×:要求に未達

圧を上げることはオン抵抗の増加につながり,損失の増加 となる。

第2世代宇宙用パワー MOSFET では,SEB 耐量を向 上させて一般用パワー MOSFET と同等の電気的特性を 実現させることを目標とした。表2に宇宙用途のパワー MOSFET への要求を示す。

3.1 宇宙用途のパワー MOSFET の技術課題

ー般用パワー MOSFET は,電気特性には優れているが 電離放射線や高エネルギー荷電粒子へは対応できない。第 1世代宇宙用パワー MOSFET は SEB 耐量が不十分であ るために耐圧を 500 V まで上げざるを得ず,オン抵抗を犠 牲にしている。

第2世代宇宙用パワー MOSFET においてはオン抵抗を 低減させつつ SEB 耐量と TID(Total Ionizing Dose)耐 量の確保および長期信頼性の確保が課題である。

後述する(1), (2)については, 第1世代宇宙用パワー MOSFET で要求を満たすことができている。(3)の SEB

図2 宇宙用パワー MOSFET の内部構造



対策が第2世代宇宙用パワー MOSFET の特徴である。

(1) ハーメチックシールパッケージの適用による長期信頼性対策

金属のハーメチックシールパッケージ(気密性パッケージ)を使用して信頼性の向上を図っている。パッケージのフレーム(MOSFET チップを搭載する部分)には、シリコン(MOSFET チップの素材)と熱膨張率が非常に近い銅タングステン(Cu-W)焼結体を採用して温度サイクル耐性を向上させている。またハーメチックシールパッケージ内は図2に示すように中空になっており、乾燥窒素ガスで封入して外因的な劣化モードからパワー MOSFET チップを保護している。

(2) 低温プロセスの適用による TID 対策

一般的に地上で使われているパワー MOSFET を電離放 射線の環境下で使用すると、耐圧低下やパワー MOSFET のオン-オフ制御を行うゲートのしきい値電圧 V_{th}シフト が発生する。TID による特性劣化は酸化膜に電荷がトラッ プされるために起こる現象である。

宇宙用パワー MOSFET は酸化膜形成後の熱処理を低温 化することで酸化膜の電荷トラップを低減させて,静止軌 道上で10年分の電離放射線の被ばく量に相当する1,000 Gy の TID 耐性を持たせた。

(3) 2段エピタキシャル層構造の適用による SEB 対策

1986年ごろから高エネルギー荷電粒子〔例えばニッケル(Ni)イオンなど〕による半導体デバイスの誤動作や 突然破壊に至る現象が報告されだした。たった1個の高エ ネルギー荷電粒子によって起こる現象であるため総じて SEE (Single Event Effect) と呼ばれている。SEE のうち, パワー MOSFET においてはデバイスが瞬時に焼損する SEB が報告されている。

第2世代宇宙用パワー MOSFET の開発に着手した当時 (1992年), SEB 現象を説明しうるメカニズムは明らかに されていなかったため,シミュレーションを用いてメカニ ズムの解析に着手した。

3.2 SEB 推定メカニズム

SEB 現象をシミュレーションで取り扱う際に、従来の シミュレーションモデルでは SEB 現象が再現できなかっ たが、ドリフト拡散モデルに修正を加えることでこれを克

図3 電界強度分布と電子正孔対発生の分布



服しだ。シミュレーションの解析から次のことが分かる。

図3は、電界強度分布と電子正孔対発生の分布である。 高エネルギー荷電粒子の軌跡に沿って電子正孔対が生成さ れる。それが n⁺型基板と衝突する付近に高電界領域が形 成され、大量の電子正孔対が発生している。エピタキシャ ル層と基板の境界まで過剰正孔が増加し、その先端で電界 が強く電子正孔対生成も活発になっている。

この結果から,SEBのメカニズムは以下のように推定 できる。

- (1) 入射した高エネルギー荷電粒子によって、生成した電子正孔対のうち正孔がベース電流として供給され、寄生 npnトランジスタが動作する。
- (2) 入射した高エネルギー荷電粒子の軌跡に沿って過剰正 孔が増加し(図4),寄生 npnトランジスタのベースが 押し出された形になる。実効的ベース端は n⁺型基板で 行く手を阻まれるために高電界領域が形成される。この 領域には極めて高密度の電流が流れるので,耐圧以下の 電圧でも容易にダイナミックアバランシェが起こり電子 正孔対が生成する。
- (3) 発生した正孔は再びベース電流として供給され,寄生 npnトランジスタの動作を促進する。
- (4) こうして、基板とエピタキシャル層との境界付近の高 電界領域におけるダイナミックアバランシェによる正孔 の生成は、サイリスタと類似の正帰還動作を引き起こし 破壊に至る。

4 SEB 対策構造の提案

前述のメカニズムを考慮して次のSEB対策構造を提案, 実施した。

ベースが押し出されても n+型基板までに十分な距離を確

図4 高エネルギー荷電粒子入射時の電位分布



保すればダイナミックアバランシェを起こすほどの高電界 にはならず,SEBの発生を抑制できると考えられる。この 検証には実際にエピタキシャル層の厚さを変えたMOSFET を試作して実験を行った。その結果として、図5にSEB発 生電圧のエピタキシャル層の厚さ依存性を示す。

本構造では 250 V の耐圧を得るために必要なエピタキ シャル層の厚さは約 29 µm であるが、この設計では耐圧 の 60% 程度の電圧(約 200 V)で SEB が発生した。それ に対してエピタキシャル層を厚くしたデバイスでは SEB 発生電圧が上がっており、狙った効果が得られたことが分 かる。この実験結果からエピタキシャル層の厚さを 32 µm にすることで目標の SEB 発生電圧が得られている。

図5 SEB 耐量の n⁻型エピタキシャル層の厚さ依存性



図6 2段エピタキシャル層構造を適用した第2世代宇宙用 パワー MOSFET の活性部断面



一方で、この対策はパワー MOSFET の重要特性である オン抵抗特性を犠牲に(増加する)してしまう。図4には パワー MOSFET のオン抵抗構成も示している。n-型エ ピタキシャル層はパワー MOSFET をオン動作させたとき の電流経路にあたり、オン抵抗の増加に直結する。n-型 エピタキシャル層のオン抵抗 *R*_{epi} は大きな割合を占めてお リ、例えば 250 V 定格品で約 80% を占めている。

これを回避するための方法として単にエピタキシャル層 の厚さを厚くするのではなく、低比抵抗の n⁻型エピタキ シャル層 *R*_{epi2}を設けた 2 段エピタキシャル層構造(図6) を考案した。

この構造により,低比抵抗のエピタキシャル層であって も n⁺型基板より高い比抵抗にすることでエピタキシャル 層を厚くした場合と同様の効果が得られると考えられる。 また,寄生 npnトランジスタから注入される大量の電子 とエピタキシャル層の不純物濃度(=比抵抗)の相対的な 濃度差によってベースが押し出され高電界を形成するため, エピタキシャル層の不純物濃度を高く(比抵抗を低く)す ることで高電界の発生を抑制する効果も期待できる。

図7にエピタキシャル層の電気抵抗とSEB発生電圧の 関係を示す。考案した2段エピタキシャル層構造では、エ

図7 SEB 耐量のエピタキシャル層の電気抵抗依存性



図8 オン抵抗の耐圧依存性



ピタキシャル層全体の抵抗を 50% 程度下げても目標の SEB 発生電圧を達成できている。

この2段エピタキシャル層構造を適用することで SEB 耐量を確保し、かつオン抵抗の増加を最小限(3%以下程 度)に抑えることが可能となった。図8は耐圧と R_{on}のト レードオフを示す図である。SEB 耐量を確保するために 取っていた耐圧マージンをなくし、低オン抵抗特性に優れ た第2世代宇宙用高信頼性パワー MOSFET が開発できた。

5 あとがき

SEB メカニズムが推定できたことでオン抵抗の増加を 最小限に抑え、一般用パワー MOSFET と同等の電気的特 性を持つ宇宙用高信頼性パワー MOSFET を製品化した。 本稿では 250 V クラスについて述べたが、この技術を適用 して 100 V、130 V、200 V、500 V クラスの製品も系列化 している。

第2世代宇宙用高信頼性パワー MOSFET は世界トップ レベルの性能を実現している。今後も世界の宇宙開発に貢献していく所存である。

参考文献

- Gover, J. E. Basic Radiation Effects in Electronics Technology. Colorado Springs, CO, Proc. 1984 IEEE NSREC Tutorial Short Course on Radiation Effects. July 22, 1984.
- (2) Waskiewicz, A. E. et al. Burnout of Power MOSFET with

Heavy Ions of Californium-252. IEEE Trans. Nucl. Sci. Dec. 1986, vol.NS-33, no.6, p.1710-1713.

(3) 田上三郎ほか. 宇宙用MOSFETのシングルイベントバーン アウト(SEB)の3次元デバイスシミュレーション. 電気学会 電子デバイス・半導体電力変換合同研究会資料EDD-01-75, SPC-01-80. 2001-10-25.

(4) 田上三郎, 小林孝. 特許:半導体装置. 特開2003-338624.



井上 正範

パワー半導体素子の開発・設計に従事。現在,富 士電機システムズ株式会社半導体事業本部半導体 統括部デバイス技術部。



小林 孝

パワー半導体デバイスの研究・開発に従事。現在, 富士電機ホールディングス株式会社技術開発本部 先端技術研究所デバイス技術研究センターデバイ ス開発部長。



丸山 篤

半導体製品のうち主にディスクリート製品のパッ ケージ設計に従事。現在,富士電機システムズ株 式会社半導体事業本部半導体統括部パッケージ・ 実装技術部。

超低 /_R ショットキーバリアダイオード

Ultra-low IR Schottky barrier diode

 北村 祥司 Shoji Kitamura
 ーノ瀬 正樹 Masaki Ichinose
 中沢 将剛 Masayoshi Nakazawa

 スイッチング電源の小型・低損失・高効率・高温動作の要求に対し、高耐圧ショットキーバリアダイオード (SBD)の
 バリアメタルの種類とその形成方法を改善した。現行品に対し V_Fの増加を抑えつつ、I_Rを 1/10 以下とした 100 V, 120 V,

150 V, 200 V 耐圧の超低 *I*_R-SBD シリーズを開発した。SBD の弱点である高温動作時の逆損失増大による熱暴走のリスク を軽減した。接合部温度 175 ℃保証により高温環境化での安定動作を実現し、ヒートシンクの小型化による電源の小型・高 密度実装化に貢献できる。

In response to requests for switching power supplies that are smaller in size, have lower loss and higher efficiency and support high temperature operation, we improved the types of barrier metals and the fabrication methods available for high-voltage Schottky barrier diodes (SBD). We developed a 100 V, 120 V, 150 V and 200 V series of ultra-low I_R SBDs that achieve an I_R of less than 1/10th that of conventional SBDs while preventing an increase in V_F . The risk of thermal runaway due to increased reverse loss during high temperature operation is a weakness of SBDs, but this risk has been mitigated. Guaranteed operation at junction temperatures of up to 175 °C enables stable operation to be achieved in high temperature environments, and miniaturization of the heatsink enables smaller size and higher density packaging to be realized.

1 まえがき

近年,地球環境保護意識の高まりを背景に,省エネル ギーの動きが高まっている。一方,パソコンやフラット パネルディスプレイ,太陽光発電,IDC (Internet Data Center)関連分野〔サーバ,無停電電源装置(UPS)〕,通 信基地局電源,自動車,鉄道などで使用する電子機器は高 機能・多機能化が急速に進み,高出力化の流れにある。こ れら電子機器で使用するスイッチング電源には,電流容量 が増加する中,高効率化規制・高密度実装化・小型化に伴 い,損失低減・動作温度限界向上の要求がある。電力変換 の高効率化のために低損失半導体デバイスの開発は,キー テクノロジーである。これまで富士電機では,各種電源要 求に合わせた整流ダイオードとして,低損失高速ダイオー ド(LLD)やショットキーバリアダイオード(SBD)など の製品化・系列化を行ってきた。

ー般的に二次側スイッチング電源の整流デバイスには、SBD が広く使用されているが、高効率化に伴い、低 V_F(順電圧)、低 *I*_R(逆電流)が求められる。電源の動向 としては、ファンレス化・密閉化が進み、電子機器の冷却

図1 超低 /_R-SBD シリーズの外観



能力が不足する傾向にある。集積度向上・電子機器の実装 密度の増大により,熱設計の改善が電子機器だけでなく部 品単体にも求められるようになってきた。このような動向 から,部品や基板の放熱性能の向上,部品自体の発熱抑制, 高温環境下での安定動作が求められている。

富士電機では、この高効率・高温動作要求に合わせ 100 V,120 V,150 V,200 V 耐圧の超低 *I*_R-SBD シリーズ (図1)を開発したので紹介する。

2 特 徴

これまで富士電機では、20 ~ 100 V 耐圧の SBD (低 $V_{\rm F}$ タイプ)、45 ~ 150 V 耐圧の SBD (低 $I_{\rm R}$ タイプ)の開発 系列化を推進してきた。SBD は、低 $V_{\rm F}$ 、ソフトリカバ リー性、低ノイズなどの特徴があり、スイッチング電源の 二次側整流用途に広く使用されている。pn ダイオードに





特

集

比べ,一般的に $I_{\rm R}$ が高いため,ACアダプタのような密 閉機器・大電流高密度実装機器などの近年の高温動作化が 求められる機器において,熱暴走を起こす可能性があり, さらなる低 $I_{\rm R}$ 化が必要となるが,低 $I_{\rm R}$ 化すると $V_{\rm F}$ が増 加する課題があった。

図2にSBDの基本構造を示す。今回開発した超低 I_{R} -SBDの設計では、耐圧構造にガードリング方式を採用し、SBDパリアメタルの種類とその形成方法を改善した。これにより、現行の低 I_{R} シリーズに対し V_{F} の増加を抑えつつ、 I_{R} を1/10以下とし、電源の小型・高効率・高温動作などの市場ニーズに対応した。

主な特徴は次のとおりである。

(a) SBD の弱点である高温動作時の逆損失増大による



図3 超低 /_R-SBD と従来品との逆方向特性比較

熱暴走のリスクを軽減し、高温での高信頼性を実現

- (b) 接合部温度 T_i = 175 ℃保証を実現,高温側の動作 限界温度をさらに向上
- (c) ヒートシンクの小型化による電源の小型・高密度実 装化に貢献
- (d) $V_{\rm F}$ は富士電機の従来品水準
- (e) 200 V 耐圧を系列化

3 素子特性

超低 *I*_R-SBD と従来品との逆方向特性比較を図3 に,順 方向特性比較を図4 に示す。SBD の損失は,順方向と逆 方向の損失の合計であり,この損失を減らすことが課題で

図4 超低/_B-SBD と従来品との順方向特性比較



ある。特に高温時には $I_{\rm R}$ 増加による逆損失増大を考慮に 入れなければならない。今回開発した超低 $I_{\rm R}$ -SBD におい ては, ② 章で述べたように,新規バリアメタル採用とそ の形成プロセスの最適化により, $I_{\rm R}$ は全動作温度範囲に おいて従来品の 1/10 以下にまで低減させ,高温時の損失 を大幅に低減できた。100 ~ 150 V 品の $V_{\rm F}$ は定格電流域 で全動作温度範囲において従来品と同等の水準,200 V 品 の $V_{\rm F}$ は同定格の LLD より低 $V_{\rm F}$ (全動作温度範囲におい て,定格電流にて LLD より約 10% 低減)を達成した。

4 発生損失検討

図5と図6に汎用電源に実装したときのケース温度上 昇と電源効率を示す。実装電源は75W(24V/3.2A)出 力のもので、スイッチング周波数は125kHzである。標 準搭載された200V耐圧のLLDと150Vの超低 $I_{\rm R}$ -SBD との比較を行った。超低 $I_{\rm R}$ 150V品は200VLLDに対し、 ケース温度は15.6℃低減、効率は0.24ポイント向上した。 また、ターンオフ時の跳ね上がり電圧は、200VLLDの 129Vに対し、150V超低 $I_{\rm R}$ -SBDでも同等の127Vであっ た。これは、SBD特有のソフトリカバリー性により跳ね 上がり電圧を低く抑えられたためで、耐圧レベルを1ラン ク下げることが可能となる。1ランク耐圧の低いデバイス を使用することで $V_{\rm F}$ も低下できた。さらに超低 $I_{\rm R}$ -SBD





図6 電源実装評価時の電源効率(実測値)



の $I_{\rm R}$ はLLDより小さいため、順逆共に低損失となり、高 効率が達成できた。

図7,図8に損失シミュレーション検討の一例を示す。 モデルは、液晶テレビ24V/5A出力電源である。従来の 低*I*_R品、およびLLDは高温領域で損失が増大するのに対 し、超低*I*_R品は高温領域での逆損失が低く温度上昇とと もに損失は低減するため、高温環境下でも安心して使用で きる。

図7 損失シミュレーション(150 V 耐圧品)







図 9 高温印加信頼性試験評価結果



特 集

				最大定格		電気的特性		
型式	定格	パッケージ	V _{RBM} (V)	/。 (A)	/ _{FSM} (A)	V _{FM} (V) I _F =0.5×I₀ (T _j =25℃)	V_{RRM} (μ A) $V_{\text{R}} = V_{\text{RRM}}$	R _{th(j-c)} (K/W)
YG872C10R	100V/10A	T0-220F		10 (<i>T</i> _c =146℃)	125	0.82	15	3.5
YG875C10R	100 V/20 A	T0-220F	100	20 (T _c =131℃)	145	0.86	20	2.5
YG878C10R	100 V/30 A	T0-220F		30 (T _c =122℃)	160	0.86	30	2
YG872C12R	120V/10A	T0-220F		10 (<i>T</i> _c =143℃)	125	0.84	15	3.5
YG875C12R	120V/20A	T0-220F	120	20 (<i>T</i> _c =127℃)	145	0.88	20	2.5
YG878C12R	120V/30A	T0-220F		30 (<i>T</i> _c =116℃)	160	0.88	30	2
YG872C15R	150V/10A	T0-220F		10 (<i>T</i> _c =144℃)	125	0.86	15	3.5
YG875C15R	150 V/20 A	T0-220F	150	20 (<i>T</i> _c =130℃)	145	0.89	20	2.5
YG878C15R	150V/30A	T0-220F		30 (<i>T</i> _c =120℃)	160	0.89	30	2
YG872C20R	200 V/10 A	T0-220F		10 (<i>T</i> _c =143℃)	125	0.89	15	3.5
YG875C20R	200 V/20 A	T0-220F	200	20 (<i>T</i> _c =127℃)	145	0.93	20	2.5
YG878C20R	200 V/30 A	T0-220F		30 (<i>T</i> _c =116℃)	160	0.93	30	2
YA872C10R	100V/10A	T0-220		10 (<i>T</i> _c =158℃)	125	0.82	15	2
YA875C10R	100V/20A	TO-220	100	20 (<i>T</i> _c =144℃)	145	0.86	20	1.75
YA878C10R	100 V/30 A	T0-220		30 (<i>T</i> _c =142℃)	160	0.86	30	1.25
YA872C12R	120V/10A	T0-220		10 (<i>T</i> _c =158℃)	125	0.84	15	2
YA875C12R	120V/20A	T0-220	120	20 (<i>T</i> _c =144℃)	145	0.88	20	1.75
YA878C12R	120V/30A	T0-220		30 (<i>T</i> _c =141℃)	160	0.88	30	1.25
YA872C15R	150V/10A	T0-220		10 (<i>T</i> _c =157℃)	125	0.86	15	2
YA875C15R	150V/20A	T0-220	150	20 (<i>T</i> _c =143℃)	145	0.89	20	1.75
YA878C15R	150V/30A	T0-220		30 (<i>T</i> _c =140℃)	160	0.89	30	1.25
YA872C20R	200 V/10 A	T0-220		10 (<i>T</i> ₅=157℃)	125	0.89	15	2
YA875C20R	200 V/20 A	T0-220	200	20 (<i>T</i> _c =141 ℃)	145	0.93	20	1.75
YA878C20R	200 V/30 A	TO-220		30 (<i>T</i> ₅=138℃)	160	0.93	30	1.25

表1 超低 /_B-SBD の絶対最大定格と電気的特性一覧

5 高温保証

図9に信頼性評価結果の一例を示す。周囲温度175℃に て定格電圧でDC印加した信頼性結果である。従来の低 I_R 品およびLLDでは、印加直後に熱暴走破壊(ショート) に至ったのに対し、超低 I_R -SBDは1,000時間まで I_R の変 動はなく、高温環境化での高信頼性を実現、接合部温度 175℃保証を達成している。以上、超低 I_R -SBDの概要を 紹介した。本開発品の絶対最大定格と電気的特性一覧を表 1に示す。

6 あとがき

本製品は、パソコンやフラットパネルディスプレイなど の民生分野はもとより、動作限界温度が高いため高温環境 での高信頼性が要求される太陽光発電パネルのバイパスダ イオード用途や、低損失性・小型化・高温使用のメリット が大きいと考えられる IDC 関連分野(サーバ、UPS など)、 通信基地局電源、自動車、鉄道など、幅広い分野での普及 が期待できる。 富士電機は、今後さらなる耐圧系列の拡充(40~80V) やパッケージ系列の拡充と特性改善を図り、省エネル ギー・地球環境保護に貢献していく所存である。

参考文献

- (1) 森本哲弘ほか. 600 V低損失高速ダイオード「SuperLLD3シ リーズ」. 富士時報. 2007, vol.80, no.6, p.428-431.
- (2) 北村祥司ほか. 高耐圧ショットキーバリヤダイオード. 富士 時報. 2002, vol.75, no.10, p.589-592.
- (3) ーノ瀬正樹ほか. 電源二次側整流器用ダイオード「低I_R-SBDシリーズ」. 富士時報. 2004, vol.77, no.5, p.334-337.
- (4) 国峰尚樹. 熱設計を無理なく進めるための機器開発体系と 最新技術動向. NEアカデミー.

http://techon.nikkeibp.co.jp/NE/academy/090213.html.

(5) 滝沢勝. ACアダプタなどの高温環境下における特性や高耐 圧ニーズに対応した150 V超低*I*_R-SBDの高耐圧・超低*I*_R化に よる高効率化. 電子技術. 2003, vol.45, no.5, p.102-104.



北村 祥司

パワーダイオードの開発・設計に従事。現在,富 士電機システムズ株式会社半導体事業本部半導体 統括部デバイス技術部。



ーノ瀬 正樹

パワーダイオードの開発・設計に従事。現在,富 士電機システムズ株式会社半導体事業本部半導体 統括部デバイス技術部。



中沢 将剛

パワーダイオードの開発・設計に従事。現在,富 士電機システムズ株式会社半導体事業本部半導体 統括部デバイス技術部。

特

集

EPA5.0 規格対応カレントモード PWM 制御 IC 「FA5592 シリーズ」

FA5592 Series of EPA5.0-compliant Current Mode PWM-ICs

朴 虎崗 Kokou Boku 藤井 優孝 Masanari Fujii 山根 博樹 Hiroki Yamane

電気製品全般での低消費電力化と高周波数規制の要求が厳しくなりつつある。2009年7月に米国環境保護庁発効の EPA5.0規格に適合するため、従来以上に電源ICの軽負荷時特性を高める必要がある。富士電機では、低消費電力化に有 効な起動素子内蔵タイプのスイッチング電源用制御ICの系列化を進めている。カレントモード PWM-IC「FA5592シリー ズ」は、EPA5.0規格に対応し、750V起動素子の内蔵、軽負荷時周波数低減特性の改善、低 EMI ノイズ、保護機能の充実 などの特長がある。

In recent years, requests for lower power consumption and for harmonic regulation have intensified for all electrical products. To meet the United States Environmental Protection Agency's EPA5.0 standard, which became effective as of July 2009, it is necessary to improve the light load performance of an IC in a power supply. Fuji Electric has been developing switching mode power supply control ICs. These ICs contain an internal start-up element which is effective for reducing the power consumption. In this paper, we introduce Fuji Electric's FA5592 series of current mode PWM-ICs that comply with the EPA5.0 standard. This series features an internal 750 V start-up element, improved frequency-lowering performance when operating under light load conditions, lower EMI noise, and enhanced protection functions.

1 まえがき

近年,地球環境の温暖化が世界的な問題として取り上げ られ,電気製品全般で省エネルギー化がますます重要と なっている。特に常時コンセントに接続されているテレビ やオーディオ製品,ノートパソコン,プリンタなどの周辺 機器では実使用以外の待機状態の時間が長い。そのため待 機時の消費電力を削減することが必須となり,それらの機 器で使用する電源に対しても年々待機時の消費電力の削減 要求が強まっている。ノートパソコンメーカーをはじめと する各電気機器メーカーは,2009年7月に米国環境保護 庁発効の EPA5.0 規格に適合するため従来以上に電源用制 御 IC の低待機消費電力特性向上への要求を強くしてきて いる。

富士電機ではこれまで商用交流電源(100 V,240 V)を 直流電源に変換するスイッチング電源用の制御 IC を系 列化している。今回は従来よりも低待機消費電力特性と EMI (Electromagnetic Interference) ノイズ低減機能を

				周波数 拡散	DSS			保護	護機能				低待機電力
シリーズ	型式	パッ ケージ	動作 周波数	が 拡散幅 Su	(Dynamic Self Supply) 機能	過負荷 保護	最大入力 しきい値 電圧	ピーク 負荷 対応	過電圧	外部 ラッチ (過熱 保護)	ブラ ウン アウ ト	二次 側絡 護	無負荷時 入力電力(W) (V _{IN} = AC 264 V のとき)
FA5528	FA5528	SOP-8, DIP-8	60 kHz	-	_	タイマ ラッチ	+1.0V	_	ラッチ	0	_	_	0.30
545547	FA5546	S0P-8,	60 kHz			自動 復帰	- 0.67/		= +				0.17
FA5547 FA5547	FA5547	DIP-8	DIP-8			タイマ ラッチ	– 1.0 V		297				
	FA5592	SOP-8,	100 447	+7147	0	自動 復帰	- 0.67/		ラッチ	0		_	
	FA5593	DIP-8	TOORIZ	± 7 KHZ		タイマ ラッチ	– 1.0 V						
545502	FA5594	S0P-8,	65 kHz	수도사니기	_	自動 復帰	- 0.3/		= エ				0.00
TASSE	FA5595	DIP-8	USKIIZ			タイマ ラッチ	- 0.5V						0.03
	FA5596	S0P-8,	65 kH-	+5,447		自動 復帰	- 0.51			0			
	FA5597	DIP-8	00 KHZ	±5KHZ	_	タイマ ラッチ	0.50		595				

表1 低待機電力対応 PWM 制御 IC シリーズの特性一覧

強化し、各種製品に最適な保護機能を付加した8ピンのカレントモード PWM (Pulse Width Modulation) 制御 IC
 「FA5592 シリーズ」を開発したのでその概要を紹介する。

2 製品の概要

特

集

富士電機では、30V耐圧のCMOS(Complementary Metal-Oxide-Semiconductor)プロセスを使用した低待機 電力対応の電源 IC を系列化している。その系列一覧を表 1に示す。今回開発した FA5592 シリーズは、過負荷保護 動作としてラッチ/自動復帰方式とピーク負荷対応などを 系列化している。また、軽負荷時トランスの補助巻線電圧 が不足しても起動回路から電流を流し IC の電源端子を保 持する機能(DSS:Dynamic Self Supply)も系列化して いる。

FA5592 シリーズは,従来機種より低待機電力特性・低 EMI ノイズ特性の向上および保護機能の充実化を図って いる。

2.1 特 徴

今回開発した FA5592 のブロック図を図1 に示す。また、 その特徴を以下に列挙し、後にその詳細を説明する。

- (1) EPA5.0 規格対応
- (2) 750 V 起動素子内蔵
- 図1 「FA5592」のブロック図

- (3) 軽負荷時周波数低減特性の改善
- (4) 低 EMI ノイズ
- (5) 保護機能の充実

2.2 機能の詳細

(1) EPA5.0 規格対応

EPA5.0 規格対応のために電源の平均効率と待機電力特性の向上を図っている。軽負荷時周波数リニア低減を行っており,60%以下の負荷レベルに対して周波数低減を行うことで25%と50%負荷領域での効率を改善している。それによりEPA5.0の平均効率規格を達成している。

(2) 750 V 起動素子内蔵

待機時消費電力削減のために起動回路を内蔵している。 その耐圧を従来の500Vから750V保証にすることで電源 事情の悪い国への対応を図っている。従来より起動電流を 増加させることで電源起動時間の短縮を図っている。さら に,軽負荷時に補助巻線電圧が不足してもVCC端子電圧 を保持することもできる。

(3) 軽負荷時周波数低減特性の改善

従来機種においては、入力電圧が高いときは軽負荷時の 動作周波数が低くなり音鳴りが問題であった。また、入力 電圧が低いときは動作周波数が十分落ちず平均効率が低下 することが問題であった。今回開発したFA5592シリーズ は、100V系と200V系の周波数低減特性を同一にして従



図2 軽負荷時周波数低減方法の改善



図3 「FA5592」の内蔵デジタル周波数拡散方式



来の問題を解決した。図2に100V系と200V系の周波数 低減特性を示す。

(4) 低 EMI ノイズ

電源の EMI ノイズ (雑音端子間電圧)低減のためにデ ジタル周波数拡散機能を内蔵している。図3 にその動作 を示す。周波数拡散幅 Δf は 65 kHz 固定周波数の場合± 5 kHz とし,周波数拡散周期は 8 ms (125 Hz) で,動作周 波数はその周期内で階段状に変化させている。また,周波 数拡散幅 Δf を±5 kHz にすることで,電源の EMI ノイ ズ (雑音端子間ノイズ)測定時に十分低減効果が達成でき ている。

(5) 保護機能の充実

(a) 負荷短絡保護機能

従来機種において負荷短絡時に VCC 端子電圧が低下し,IC がリセットされ,間欠動作を繰り返していた。 そのため過負荷停止時間が十分取れずパワー MOSFET (Metal-Oxide-Semiconductor Field-Effect Transistor) に長時間大電流が流れ,熱破壊する恐れがあった。対策 として VCC 端子の電解コンデンサの容量を大きくして VCC 端子電圧の低下を防ぐ必要があった。FA5592 シ

図4 「FA5592」の負荷短絡保護機能のシーケンス



図5 起動電流の「FA5592」 VCC 端子電圧依存性



リーズでは負荷短絡状態を検出し,過負荷遅延時間より 短い時間内でも強制停止する機能を内蔵している。図4 にそのシーケンスを示す。負荷短絡状態を VCC 端子電 圧で検出して IC がリセットされる前にスイッチング動 作を止めるため過負荷停止期間が正常に取れる。そのた め負荷短絡時にパワー MOSFET を保護できる。

(b) 低 VCC 時, 起動電流制限機能

VCC 端子と GND ショート時の発熱を抑えるため, VCC 電圧が低いときに起動電流を制限する機能を追加 した。図5 に従来機種との起動電流の比較結果を示す。 VCC 端子電圧が高いとき,起動電流は全領域で従来機 種より大きいが, VCC = 0V 時は起動電流制限機能に より従来機種とほぼ同等なレベルに制限している。

3 電源回路への適用効果

3.1 評価用電源回路の構成

FA5592 を使用したスイッチング電源の特性を説明する。 図6に FA5592 シリーズの応用電源回路図を示す。 電源仕様は次のとおりである。

図 6 「FA5592」の評価用電源回路



図7 「FA5592」の電源効率の負荷電流依存性



表2 FA5592」と征米機種との効率1	比較
-----------------------	----

	電源効率(%)							
	FA5592			従来機種				
負荷率 AC 入力 電圧(V)	25%	50%	75%	100%	25%	50%	75%	100%
115	87.89	87.76	87.45	86.75	83.71	86.12	87.16	86.57
230	87.93	88.27	87.91	87.81	84.32	86.49	87.69	87.50

○入力電圧:AC90~264 V

- ○電源出力:DC19 V
- ○出力電力:65W

3.2 電源効率と無負荷時入力電力特性

負荷電流と電源効率の関係を従来機種と比較した結果

図8 無負荷時入力電力の入力電圧依存性



を図7と表2に示す。FA5592シリーズは115V入力電圧 で平均効率1.6%,230V入力電圧で1.5%向上し,EPA5.0 の平均効率規格87%が達成できた。図8に同じく無負 荷時の入力電力の比較結果を示す。無負荷時入力電力は 全入力電圧範囲にわたって従来機種より低減しており, AC90V入力で約110mWと減っている。

3.3 EMI ノイズ抑制効果

図9と図10 にそれぞれ周波数拡散機能の有無について EMIノイズ(雑音端子電圧)の測定結果を示し,表3に まとめた。EMI規格のクラスBリミットに対しFA5592 シリーズのQP(Quasi Peak)マージンは従来機種より約 2dB向上し,AV(Average)マージンは約13dB向上し ている。周波数拡散機能によるEMI伝導ノイズの低減効 果により電源の入力側のフィルタを削除または小容量化も 可能となっている。

図9 従来機種の EMI 測定結果



図10 FA5592のEMI 測定結果



表3 「FA5592」と従来機種との EMI マージン比較

規格に対するマージン	FA5592	従来機種
QP (dB)	8.4	6.5
AV (dB)	11.1	- 2.2

3.4 過負荷動作時の電源出力短絡保護特性

自動復帰版 IC の負荷短絡時の保護動作を図11 に示す。 負荷短絡状態で VCC 端子電圧が IC のしきい値電圧より 下がったら, IC 固定仕様の過負荷遅延時間(200 ms)以 内でも即動作停止する。VCC 端子電圧の低下による IC の リセット動作は発生せず,過負荷停止期間は正常に取れて いる。そのためパワー MOSFET に長時間大電流が流れな いので熱破壊が防止できる。

4 あとがき

新規開発したカレントモード PWM 制御 IC「FA5592 シリーズ」について紹介した。これらの IC は低待機電力

図11 「FA5592」負荷短絡時の保護動作



特性・低 EMI ノイズ特性を重視したスイッチング電源に 適している。また EPA5.0 の平均効率規格をよりマージン を持ってクリアでき,充実した保護機能により電源の安全 性を高めている。今後もさらに低待機電力消費・低 EMI ノイズの要求は高まってくるため,市場要求に応じた電源 制御 IC の製品開発,系列化を進めていく所存である。

参考文献

440

- (1) 藤井優孝ほか. 多機能低待機電力PWM電源IC
 「FA5553/5547シリーズ」. 富士時報. 2007, vol.80, no.6, p.436-
- (2) 丸山宏志ほか. 低待機電力擬似共振電源IC「FA5571シリーズ」. 富士時報. 2008, vol.81, no.6, p.415-418.



朴 虎崗

スイッチング電源 IC の開発に従事。現在,富士電 機システムズ株式会社半導体事業本部半導体統括 部ディスクリート・IC 開発部。



藤井 優孝

スイッチング電源 IC の開発に従事。現在,富士電 機システムズ株式会社半導体事業本部半導体統括 部ディスクリート・IC 開発部。



山根博樹

スイッチング電源 IC の開発に従事。現在,富士電 機システムズ株式会社半導体事業本部半導体統括 部ディスクリート・IC 開発部。

多機能ボルテージモード PWM 制御 IC 「FA5604 シリーズ」

Multi-function Voltage Mode PWM Controller

佐藤 絋介 Kosuke Sato 丸山 宏志 Hiroshi Maruyama 本井 康朗 Yasuro Motoi 電源装置には小型化,低待機電力化,高効率化,高安全性が求められている。これらの要求に対応するため8ピンボル テージモード PWM-ICを開発した。主な特徴として,電源電圧絶対最大定格 35 V,低スタンバイ電力機能,軽負荷時制御 系電源維持機能,過負荷時ヒカップ機能,定電流垂下機能などがある。特に,定電流垂下特性を少ない外付け部品で実現 できることから,バッテリなど定電流特性が求められる負荷に接続される電源を含め,さまざまな用途の電源への応用が 可能である。

Power supply units are requested to be smaller in size, consume less standby power, and provide higher efficiency and improved safety. In response to such requests, Fuji Electric has developed an 8-pin voltage mode PWM controller, the main features of which include a maximum power supply voltage rating of 35 V, a low standby power function, a control system power maintenance function for operation at light loads, hiccup function at overload, and a constant current droop function. Because the current drooping characteristic can be obtained with a few external parts, this IC can be used in power supplies for various applications, such as a power supply connected to batteries or other load requiring a constant current characteristic.

1 まえがき

近年,電源装置には小型化,低待機電力化,高効率化な どが求められている。これらの要求に対応するため,富士 電機では高効率で低スタンバイ電力機能を内蔵したカレン トモード電源制御 IC を製品化しており,パソコンやフラッ トテレビなどへの採用も進んでいる。

一方で通信や産業用途に使われる大中容量ユニット電源 には、ノイズ耐性に優れ、オンデューティの制御範囲の 広いボルテージモード PWM (Pulse Width Modulation) 制御 IC が多く使用されている。これらの電源は過負荷時 にパワー MOSFET (Metal-Oxide-Semiconductor Field-Effect Transistor) などの部品や負荷の発熱や破損を防ぐ 保護機能が重要視されている。特に過負荷時に過大な電流 が流れないように定電流垂下する保護動作が好まれる。電 源装置の小型化のためにも保護機能を IC に内蔵し、より 少ない部品でこれらの保護動作を実現できることが望まれ ている。

そこで、小型8ピンパッケージで低スタンバイ電力機能 や各種保護機能を内蔵したボルテージモード PWM 制御 IC「FA5604 シリーズ」を開発した。本ICは、過負荷時

図1 「FA5604 シリーズ」の外観



の定電流垂下特性を少ない外付け部品で実現できる。また この特性を定電流源として利用すれば,バッテリ充電用電 源など,定電流動作が求められる電源への応用も可能であ る。

2 製品の概要

2.1 製品の特徴

今回開発した FA5604 シリーズの外観を図1,主な仕様 を表1,ブロック図を図2に示す。また、特徴となる機能 を次に列挙し、後にその詳細を説明する。

表 1 「FA5604 シリーズ」の主な仕様

	項	目	FA5604 FA5605 FA5606				
電源	電圧の絶対最	大定格	35 V				
スイ	スイッチング周波数		100~300 kHz (外部設定可能)				
最大	最大デューティ		46%	70	%		
軽負荷	周波数低減		定格負荷時(1/3	のスイッチング 3 まで低減可能	ブ周波数の 能		
動 作	最小オン幅			400 ns			
	低電圧誤動作防止(UVLO)		17.5 V /9.7 V				
保	一次側過電泳	流保護	パル (IS 端	パルスバイパルス (IS 端子,マイナス検出			
護機	一次间	ヒカップ動作	1:7	1:15	1:7		
能	——八侧 過負荷保護	周波数低減	定格負荷時(1/5	のスイッチング 9 まで低減可能	ブ周波数の 能		
	タイマラッラ	←機能	CS 端子電圧> 7.3 V 50 µs 検出遅延あり		3 V 5 D		
動作	周囲温度		– 40 ~+ 85 ℃				
パッ	ケージ		S	0P-8/DIP-8			

図 2 「FA5604 シリーズ」のブロック図



- (1) ボルテージモード PWM 制御
- (2) 電源電圧の絶対最大定格 35 V
- (3) 低スタンバイ電力機能
- (4) 軽負荷時制御系電源維持機能
- (5) 過負荷時ヒカップ機能
- (6) 過負荷時周波数低減機能と定電流垂下特性

2.2 機能の詳細

(1) ボルテージモード PWM 制御

本 IC ではボルテージモード PWM 制御方式を採用して いる。これによりカレントモードと比較し、ノイズ耐性に 優れ、ブランキングタイムがないためオンパルス幅を小さ くすることが可能でオンデューティの制御範囲が広い。 (2) 電源電圧の絶対最大定格 35 V

本 IC では、電源電圧の絶対最大定格を従来機種より 5 V 高い 35 V に対応し、電源電圧範囲を広くしている。 そのため、IC の電源をトランスの補助巻線から取る場合、 入力電圧変動や負荷変動に対し IC の電源電圧安定化部品 が不要となる。

(3) 低スタンバイ電力機能

軽負荷時のスイッチング損失低減のために,負荷に応じ てスイッチング周波数を低下させる。スイッチング周波数 は最低で定格負荷時の約1/3となる。

本 IC は従来機種と異なり、最大オンパルス幅は一定で

オフ期間を延長することで周波数低減動作を実現している。 これにより、周波数低減時に過負荷状態へ負荷急変した場 合に、広いオンパルスが出力されることによる一次側パ ワー MOSFET に過電圧や過電流といったストレスがかか ることを防ぐことができる。

(4) 軽負荷時制御系電源維持機能

PWM 制御のスイッチング電源では,軽負荷時にはオン パルス幅が狭くなり,補助巻線から十分な電圧を得られず, IC の電源が確保できなくなる。そのため,電源装置は起 動と停止を繰り返す不安定動作となる。その対策として出 力端にダミー負荷などを接続し,ダミー負荷に電流を流す ことで安定動作できるようにしている。しかし,これが軽 負荷時の効率向上の妨げとなっていることも多い。

本 IC では,軽負荷時の IC のオンパルス幅の最小値を 400 ns としている。これにより,軽負荷時に補助巻線から の電圧を確保することができる。そのため,ダミー負荷 (抵抗など)が削除可能で,軽負荷時の効率を改善できる。

なお,軽負荷時にオンパルス幅が最小値となっても周 波数低減機能により PFM (Pulse Frequency Modulation) 制御となるため,さらに軽負荷となっても出力の制御は可 能である。また,カレントモードのブランキングタイムと は異なり,パルスバイパルスの電流制限動作は常時有効で ある。したがって,過電流検出時は最小オンパルス幅の制 限はなく,400 ns 以下のオンパルス幅にすることができる。

図3 「FA5604」の評価用電源回路



(5) 過負荷時ヒカップ動作機能

過負荷時,スイッチング動作とスイッチング停止を一定 の期間比率で行うヒカップ動作を行う。それにより,過 負荷時のパワー MOSFET の温度上昇を防いでいる。特に, 二次側同期整流を採用している場合に,二次側の整流を行 う MOSFET の温度上昇を防ぐのに有効である。スイッチ ング動作期間とスイッチング停止期間の比率は,FA5604/ FA5606 は1:7,FA5605 は1:15 (内部固定)である。 IC 内部に CS 端子に接続したコンデンサに対して定電流 で充放電を繰り返す発振回路と発振波形をカウントするカ ウンタを内蔵しており,これらによりヒカップ動作の周期 を決定している。したがって,CS 端子に接続するコンデ ンサ容量によりヒカップ動作の周期が設定できる。

(6) 過負荷時周波数低減機能と定電流垂下特性

VF 端子には電源出力に応じた信号を入力しておき,過 負荷を検出した際には VF 端子電圧に応じてスイッチング 周波数を低減する。周波数低減動作は軽負荷時と同じで, 最低スイッチング周波数は定格負荷時の約1/9となる。こ の動作により電源出力の V-I特性は定電流垂下特性とな る。また,この周波数低減動作により過負荷時に高周波ス イッチングすることによるパワー MOSFET の発熱などの ストレスを軽減できる。

3 電源への適用効果

3.1 評価用電源回路の構成

図3に評価用電源回路を示す。一般的なフォワード方式 の電源構成としている。スイッチング周波数は190kHzに

図4 効率,スイッチング周波数-負荷率特性



設定している。VF 端子にはパワー MOSFET のゲート駆動信号(IC_OUT 信号)を平滑して入力している。本 IC の評価において,従来機種として類似した電気的特性を持ち,軽負荷時および過負荷時の周波数低減機能と軽負荷時制御系電源維持機能を持たない「FA5514」との比較を行っている。

3.2 軽負荷動作および効率

図4に評価電源回路の入力電圧はAC100Vのときの負 荷率(定格出力電流を100%とする)に対する効率とス イッチング周波数の関係を示す。

図4から, FA5604 は負荷率約 3.5% からスイッチング 周波数を低減し始めることで,周波数低減機能のない従来 品の「FA5514」より効率が改善できている。

また、FA5604は軽負荷時制御系電源維持機能により無 負荷でも安定動作できるのに対し、FA5514は負荷率 0.5% 以下では補助巻線から制御系回路への電圧供給が十分に 得られず、ICの電源電圧が UVLO(Under Voltage Lock Out)電圧まで低下し、起動と停止を繰り返す不安定動作 となる。この不安定動作を回避するために、出力端に 800 Ωのダミー負荷を接続している。ダミー負荷の有無によ リ、FA5604の効率の方が負荷率 10% 以上では約 2%、負 荷率 10% 未満の軽負荷時には 5 ~ 20% 高い。

なお、FA5604のスイッチング周波数が設定した周波数の1/3以下まで低下しているのは、間欠スイッチング動作となっているためである。

3.3 過負荷時保護機能

(1) ヒカップ動作機能

図5に過負荷時のヒカップ動作波形を示す。通常動作時, CS 端子はソフトスタート完了後,約3.6 V でクラン プされる。過負荷検出後,CS 端子は約4 V と約6 V の間 で発振動作し,この発振波形をIC 内部でカウントして いる。CS 端子に接続するコンデンサ容量が10 nF の場合, スイッチング動作期間は約260 ms(64 カウント分),ス

図5 ヒカップ動作(CS端子接続コンデンサ容量10nF)



図 6 再起動時波形(CS端子接続コンデンサ容量 10 nF)



イッチング停止期間は約1,800 ms(448 カウント分)とな リ,スイッチング動作期間:スイッチング停止期間は1: 7となっている。

スイッチング再開時は,図6に示すようにCS端子電圧 を一度0V近傍まで低下させた後,ソフトスタートをしな がらスイッチング動作を再開する。

(2) 周波数低減動作機能と定電流垂下特性

図7に出力電圧-負荷電流率特性(過負荷検出時の出力 電流値を100%とする)を示す。また、図8にはスイッチ ング周波数を示す。なお、この特性の測定時にはCS端子 - GND 間にツェナーダイオードを接続してヒカップ動作 機能が有効にならないようにしている。

図7から、周波数低減機能のないFA5514は過負荷時に 出力電流が大きくなってしまうのに対し、FA5604は出力 電流を制限し、垂下特性となっていることが分かる。ま た、パワー MOSFET のゲート駆動信号(IC_OUT 信号) を平滑にする抵抗 R11と並列に R18と D5 を接続し、周 波数を低減しやすくすることによって垂下特性曲線を補正 することができる。ただし、ヒカップ動作を併用する場合 は周波数低減しやすくなることにより、電源の起動直後に ヒカップ動作に入ってしまい、起動しづらくなったり起動

図7 出力電圧-負荷電流率特性



図8 スイッチング周波数-負荷電流率特性



できなくなることがあるため,部品定数の設定は重要であ る。以上のように,垂下特性が容易に実現できることによ リ,バッテリなどの定電流特性が重要となる負荷に接続さ れる電源など,幅広い分野の電源への応用が可能となる。

4 あとがき

新規に開発した多機能ボルテージモード PWM 制御 IC 「FA5604 シリーズ」の概要について紹介した。この IC は, 小型の 8 ピンパッケージでありながら,低スタンバイ電力 機能や多くの保護機能を内蔵している。通信および産業用 市場の拡大に伴う電源装置の小型化,高効率化,安全性な どの要求を満足することができるものと考える。

本製品の市場展開および系列機種開発により,これらの 市場のさらなる要求に応えていく所存である。

参考文献

- (1) 藤井優孝ほか.多機能低待機電力PWM電源IC「FA5553/ FA5547シリーズ」. 富士時報. 2007, vol.80, no.6, p.436-440.
- (2) 丸山宏志ほか. 低待機電力擬似共振電源IC「FA5571シリーズ」. 富士時報. 2008, vol.81, no.6, p.415-418.

(3) 園部孝二ほか. 臨界型PFC電流共振統合電源IC「FA5560 M」. 富士時報. 2008, vol.81, no.6, p.419-423.



佐藤 絋介

電源制御 IC の開発に従事。現在,富士電機システ ムズ株式会社半導体事業本部半導体統括部ディス クリート・IC 開発部。電気学会会員,日本磁気学 会会員。



丸山 宏志

スイッチング電源制御 IC の開発・設計に従事。現 在,富士電機システムズ株式会社半導体事業本部 半導体統括部ディスクリート・IC 開発部。



本井 康朗

スイッチング電源制御 IC の開発・設計に従事。現 在,富士電機システムズ株式会社半導体事業本部 半導体統括部ディスクリート・IC 開発部。

低ノイズ電流連続モード PFC 制御 IC 「FA5610/FA5611」

Low-noise Continuous Current Mode PFC-IC

藪崎	疝 Jun Yabuzaki	陣	建 Ken Chin	谙	保明 Yasuaki Sakai
安义世内	1 Currabuzani	PT		地	MMJ Tasuaki Oakai

スイッチング電源の普及に伴い,高調波電流が問題になっている。その対策としてアクティブフィルタ方式のPFC (Power Factor Collection)回路が広く使われている。PFC 回路には,高効率・小型化に加え,低ノイズ・低コストが強く 要求されてきている。今回,8ピン小型パッケージを採用しながら,スイッチング周波数を独自の方式で分散することによ る低ノイズ,高力率,さらには起動時や負荷変動時などに発生する音鳴リ対策や負荷変動時の出力電圧低下対策など,使 いやすさを向上した電流連続モード PFC 用の制御 IC「FA5610/FA5611」を開発した。

With the widespread use of switching converters, harmonic currents have become a problem. As a countermeasure, PFC (Power Factor Collection) circuits are used widely. PFC circuits are strongly requested to be highly efficiency, have a small size, and recently, to have low noise and a low cost. We have developed new continuous current mode PFC-ICs "FA5610/FA5611" that are housed in a SOP-8 small package and achieve low-noise and high-efficiency operation through our propriety method for distributing switching frequency, and that incorporate measures against noise at startup and during load fluctuations, and measures against output voltage drooping during load fluctuations to improve the ease of use.

1 まえがき

電子機器の小型化・軽量化・高機能化に伴いスイッチン グ電源の利用が不可欠である。スイッチング電源ではコン デンサインプット型の整流・平滑回路が採用され、変換時 に大量の電源高調波電流を発生することが問題となって いる。対策として、ワールドワイド入力に対応でき、高効 率・小型化が可能なアクティブフィルタ方式の PFC (Power Factor Correction) 回路が広く使われている。

富士電機はこれまでに、PFC 回路用の制御 IC として 小容量電源向けに電流臨界モード「FA5500/FA5501」 「FA5590/FA5591」,大容量電源向けに電流連続モード 「FA5502」「FA5550/FA5551」を製品化した。最近では, 高効率や小型化に加え,低ノイズ化,周辺部品削減による 電源システムのコストダウン要求がさらに強くなってきて いる。これらのニーズに応えるため,8ピン小型パッケー ジを採用しながら,低ノイズ,高力率,さらには音鳴り対 策や負荷変動時の出力電圧低下対策など,使いやすさを 向上した電流連続モード PFC 制御 IC「FA5610/FA5611」 を開発した。次にその概要を紹介する。

2 製品の概要

2.1 製品の特徴

今回開発したFA5610/FA5611の外観を図1に,ブロック図を図2に,FA5502との機能比較を表1に示す。特徴となる機能を次に挙げ,それぞれの機能について詳細な説明を行う。

- (1) 低ノイズ
- (2) 音鳴り対策
- (3) 負荷急変時の出力電圧低下対策

(4) 高入力時の電力制限

2.2 機能の詳細説明

(1) 低ノイズ

本 IC の発振器には、独自の方法によりスイッチング周 波数を分散させる機能を持たせ、従来の固定周波数方式と 比較しノイズを低減できた。これにより、入力ノイズフィ ルタを簡素化することが可能となり、効率の向上、周辺部 品削減による電源システムのコストダウンにもつながる。

スイッチング周波数の分散機能では、入力電圧や出力電 力条件によりノイズ低減効果が最適となる周波数を設定し、 広い範囲でノイズ低減が実現できる。また、スイッチング 周波数を分散させる範囲を限定させることにより、周辺部 品定数の選択も容易となっている。

(2) 音鳴り対策

本 IC では,起動時,負荷変動時,入力電圧瞬停時の音 鳴りをなくすために,ダイナミック過電圧保護(OVP) 機能を内蔵している。図3のように起動時間が短くダイナ ミック OVP 機能がない場合,出力電圧のオーバシュート

図1 「FA5610/FA5611」の外観



図2 「FA5610/FA5611」のブロック図



表1 従来機種「FA5502」との機能比較

項目	FA5610 SO 平均電	FA5502 SOP-16 平均電流制御	
①発振周波数	60 kHz±109	%の周波数分散	CT 端子により調整(固定周波数)
②音鳴り対策 出力過電圧保護 ダイナミック・スタティック OVP	ダイナミック V _{DOVP} =1.050 V _{REF} (FB 端子電圧)	スタティックのみ(独立端子) V _{THOVP} = 1.64 V (OVP 端子電圧)	
③負荷急変時出力低下対策	(×	
④過電流保護レベル	AC100 V V _{OCPL} = - 0.5 V±5% (IS 端子電圧)	V _{THOCP} = - 1.1V±9% (IS 端子電圧)	
⑤出力低電圧保護	V _{FBOL} = (FB 端	=0.3 V 計子電圧)	×
© UVLO	: FA5610 FA5611 (VCC پ	V _{THUON} = 16.5 V (VCC 端子電圧)	
⑦ソフトスタート	 位相補償コン	○ 独立端子	
⑧外部同期機能	;	×	0

二:新製品 ○:機能あり ×:機能なし

によりスタティック OVP 機能が働き, MOSFET (Metal-Oxide-Semiconductor Field-Effect Transistor)のスイッ チングを停止してしまうことがある。インダクタ電流が流 れているときに MOSFET を停止してしまうと,インダク タ電流の振動が起こる。この振動周波数が 20 kHz 以下と なると音鳴りとして聞こえる。

FA5610/FA5611 では、ダイナミック OVP 機能を内蔵 しているので、出力電圧オーバシュート時に MOSFET の スイッチングを停止することなく、徐々にオンデューティ を低下させ、出力の上昇を抑えることができる。そのため、 インダクタ電流の振動が起きなくなり音鳴りはしない。こ の機能は,起動時だけでなく,負荷変動時,入力電圧瞬停 時の出力電圧オーバシュートにも有効で,あらゆる動作条 件で音鳴りのしにくい電源が提供できる。

(3) 負荷急変時の出力電圧低下対策

通常 PFC 回路では,AC 入力電圧の変動による力率の 低下を抑えるため,応答速度周波数を 10 Hz 程度まで落と して動作させている。このため,高速の負荷変動に対応す るには出力コンデンサの容量を大きくする方法が採られて いた。出力コンデンサを大容量化すると,起動時には大き なラッシュ電流が流れるため,ラッシュ電流から部品を保 護する回路を必要とする場合,電源システムのコストアッ



図3 ダイナミック OVP がない PFC との起動時の動作波形の比較

図4 OCP 切替えによる出力電力の違い



プにつながっていた。

本 IC では、出力電圧がしきい値以下となっても、通常 よりも高速で応答する機能を持たせ出力電圧低下が抑えら れる。そのため、出力コンデンサの低容量化が可能である。 (4) 高入力時の電力制限

本ICには,入力電圧の大きさにより過電流保護(OCP: Over Current Protection)しきい値を変える機能があ る。通常のインダクタピーク電流を制限するOCP機能で は,入力電圧の大きさによりOCP動作時の出力電力が大 きく変わってしまう。図4に示すように,AC入力電圧 が100Vと200Vでは,同じインダクタピーク電流でも出 力電力が2倍の差となってしまう。入力電圧によっては 出力電力が過剰に高くなるため,本ICではAC入力電圧 180V以上でOCPしきい値を20%下げる機能を追加した。 OCPしきい値の切替えは,音鳴りを防止するためインダ クタ電流の変化が少なくなるように行っている。

③ 電源への適用効果

FA5610/FA5611は,200W以上の比較的大容量の用途 に適している。次に,本ICの適用事例に基づいてその特 性について説明する。

3.1 評価用電源回路の構成

図5 に評価用電源回路を示す。周波数分散によるノイズ 低減効果により、FA5502 で2 段必要だった入力フィルタ が1段で構成可能となった。入力フィルタの簡略化は、単 に電源システムの部品点数と実装面積の削減によるコスト ダウンだけでなく、入力ノイズフィルタでの損失が低減で き、変換効率の向上にもつながる。

3.2 低ノイズ

図6にAC入力電圧100V,出力電力600Wでの伝導ノ イズ(QP値)を,固定スイッチング周波数であるFA5502 と比較した。周波数分散の効果を分かりやすくするた め,入力ノイズフィルタをどちらも2段とし同一条件での 比較とした。FA5502では,スイッチング周波数の3倍の 周波数付近に大きなピークが発生している。これに対し, FA5610/FA5611では周波数分散の効果によりノイズピー クが抑えられ,FA5502より6dB₄V 程度低くなっている。

図7に規制値に対するノイズマージンの比較を示す。入 カノイズフィルタを1段としたときのFA5610/FA5611 のノイズマージンは、入力ノイズフィルタが2段での FA5502のノイズマージンとほぼ同等であり、入力ノイズ フィルタ1段の削減が可能となった。

図5 評価電源回路



図6 伝導ノイズ特性



図7 「FA5610/FA5611」と「FA5502」のノイズマージン 比較



3.3 負荷急変時の出力電圧低下対策

図8にAC入力電圧100V,出力電力を0Wから600W

図8 負荷急変時の動作波形



図9 「FA5610/FA5611」と「FA5502」の効率特性比較



へ急変させたときの動作波形を示す。FA5502では出力 電圧低下が90V程度発生しいる。これに対しFA5610/ FA5611では,負荷急変時の高速応答により出力電圧低下 が35Vとなり,50V以上改善した。

図10 力率特性



3.4 効率と力率

図9にAC入力電圧100Vでの効率比較を示す。FA 5610/FA5611では、ノイズ低減効果により入力ノイズフィ ルタを1段減らすことができる。このため、ノイズフィル タでの損失が低減され、どの条件でもFA5502よりも効率 は高くなった。

図10 に力率特性を示す。AC入力電圧 100 V, 150 W で も 0.9 以上の力率が確保できた。

4 あとがき

8ピン連続モード PFC 制御 IC「FA5610/FA5611」を 紹介した。力率改善回路に対して,高効率や低ノイズ,小型・薄型化,部品削減による電源システムコストダウンの 要求がいっそう強くなっていくと予想される。今後とも, これらの市場要求に応えるべく, IC の開発を行っていく 所存である。

参考文献

- (1) 鹿島雅人ほか. 電流連続モードPFC回路用電源IC「FA5550/ 5551シリーズ」. 富士時報. 2007, vol.80, no.6, p.441-444.
- (2) 園部孝二ほか. 臨界型PFC電流共振統合電源IC「FA5560 M」、富士時報. 2008, vol.81, no.6, p.419-423.



藪崎 純

スイッチング電源制御 IC の開発に従事。現在,富 士電機システムズ株式会社半導体事業本部半導体 統括部ディスクリート・IC 開発部。



陳 建

スイッチング電源制御 IC の開発に従事。現在,富 士電機システムズ株式会社半導体事業本部半導体 統括部ディスクリート・IC 開発部。



境 保明

スイッチング電源制御 IC の開発に従事。現在,富 士電機システムズ株式会社半導体事業本部半導体 統括部ディスクリート・IC 開発部。

排気系圧力検出用センサ

Pressure Sensor for Exhaust System

植松 克之 Katsuyuki Uematsu 田中 寛子 Hiroko Tanaka 加藤 博文 Hirofumi Kato

自動車の排出ガス規制は年々強化され、内燃機関の効率化と低排ガス化が進む中で、ディーゼルエンジン車を中心に排 気系の圧力検出の要求が高まっている。今回、富士電機では、吸気圧測定用として実績がある CMOS プロセスによるワン チップタイプの半導体式圧力センサを応用し、腐食性物質を含む排ガス環境に耐えうる排気系圧力検出用センサを開発し た。開発したセンサは、DIN 規格の SO₂ ガス試験において対従来比 2.5 倍以上の耐腐食性を持っており、絶対圧検出用ま たは相対圧検出用に対応している。

Exhaust gas regulations for motor vehicles are becoming stricter year-after-year, and as internal combustion engines are being made more efficient and their exhaust gas reduced, there is increased demand for pressure sensing in the exhaust systems of diesel engine vehicles. Applying a single-chip semiconductor pressure sensor fabricated by a CMOS process, which has been successfully used for manifold pressure measurement, Fuji Electric has developed an exhaust system pressure sensor capable of withstanding an exhaust gas environment containing corrosive substances. The newly developed sensor, in a DIN standard SO₂ gas test, exhibited the ability to withstand corrosion that is more than 2.5 times greater than that of conventional sensors, and is suitable for use in absolute pressure sensing and relative pressure sensing applications.

1 まえがき

BRIC's 諸国を含む産業の発展と物流の発達を背景にグローバル規模の経済活動が進む中、二酸化炭素(CO₂)などの温室効果ガスの排出による地球温暖化や、窒素酸化物(NO_x)および亜硫酸ガス(SO_x)による酸性雨、大気汚染が問題となっている。

アメリカのグリーンニューディール政策や,日本では 2020年までに CO₂の排出量を 25% 削減することが表明さ れるなど,環境問題は国家規模,世界規模の課題として取 リ上げられている。厳しい排出規制目標が設定されるとと もに,環境ビジネスとして新たな環境対策技術の開発の促 進と,それに伴う経済の活性化が期待されている。

特に,産業・物流の面で経済活動の重要な役割を担う自動車産業の環境対策は注目されている。年々強化される排 出ガス規制値をクリアするために,自動車メーカーは内燃 機関の効率化と排ガスのクリーン化やハイブリッド車,電 気自動車の開発に注力している。

2 富士電機の圧力センサ

自動車の排ガスのクリーン化と燃費の改善にはエンジン 制御の高精度化が重要である。現在の自動車では、エンジ ンの各所に取り付けたセンサ群を利用して、エンジンの負 荷状態,吸気量,温度などの情報から最適な空燃比となる よう燃焼を電子制御している。

主に吸気圧測定用としてエンジンの吸気配管に取り付け られた自動車用の圧力センサは、エンジン制御の高精度化 に貢献してきた。また、吸気圧測定用のほかにも、ターボ チャージャやスーパーチャージャの過給圧測定用、エア フィルタの目詰まり検知用、空気が薄くなる高地での吸気 圧補正を行うための高地補正用など,それぞれの測定圧力 に対応した圧力センサが複数用いられている。

富士電機は,1984年に自動車エンジンの吸気圧測定用圧 カセンサの量産を開始した。初期のセンサは、圧力検出素 子の特性を調整する回路,EMC (Electromagnetic Compatibility)対策用のSMD (Surface Mounted Device)部 品 (チップコンデンサやチップ抵抗など)を搭載するため の回路基板など部品点数が多く,部品間の電気的接続部が 多かった。

部品点数の削減によるさらなる信頼性の向上を図るため、 標準的な半導体 CMOS (Complementary Metal-Oxide-Semiconductor)プロセスで、センシング部分と信号増幅 回路,温特補償回路,EMC 保護素子をワンチップに集約 した圧力センサを開発した。このワンチップタイプの圧力 センサは、主にエンジンの吸気圧測定用として 2002 年か ら市場に展開している。

図1に圧力センサの検出体ユニットの概要を,図2に圧 力検出体ユニットの断面構造を示す。

図1 圧力センサの検出体ユニット



ダイヤフラム上には, IC プロセスと同時に拡散抵抗が 形成してあり,四つの拡散抵抗でホイートストンブリッジ を構成している。ダイヤフラムは富士電機独自の三次元 エッチング技術により高精度かつ丸みのあるダイヤフラム を形成し,耐圧性を確保している。

このダイヤフラムが圧力印加によってたわむと、ピエゾ 抵抗効果で拡散抵抗の抵抗値が変化し、ホイートストンブ リッジの出力が変化する。この原理により、圧力という物 理量を電圧に変換することができる。また同一チップ上に、 ホイートストンブリッジの出力信号を増幅する高精度増幅 器と、センサ特性を補正する調整回路を形成している。さ らに、自動車のエンジン制御系から発生するサージやアセ ンブリ工程内での静電気、さらには外部からの電磁波など から内部回路を保護するための保護素子もすべてワンチッ プ上に備えている。

この検出体ユニットを図3のように樹脂パッケージに組 み込み,外部との電気的・機械的な接続を行う。セルパッ ケージは耐酸性に優れ車載部品に用いている PPS (ポリ フェニレンサルファイド)樹脂製とし,検出体ユニット, リード端子およびワイヤは耐薬品性・耐油性に優れるふっ 素系シリコーンゲルでコーティングしている。



図2 圧力検出体ユニットの断面構造

図3 圧力センサセルの構造



③ 排気系圧力検出用センサへの応用

自動車の排出ガス規制は、1970年代のマスキー法以降、 年々強化され、日本では2009年からポスト新長期規制が スタートした。欧州においても2009年にEURO5が施行 され、2014年にはEURO6の規制目標が設定されている。 その中でもディーゼル乗用車の排出ガス規制の推移につい て図4に示す。

燃費を改善し、温室効果ガスである CO₂の排出量低減 を目指す中で、ディーゼル車は欧州を中心に需要が高く、 欧州の全自動車販売台数の半数以上を占めている。ディー ゼル車は、燃費、CO₂排出量でガソリン車よりも優れるが、 その一方で、燃焼温度の増加に伴う NO_xの排出や、不完 全燃焼による粒子状物質(PM:Particulate Matter)の排 出が問題となっている。

近年ではディーゼル車を中心に,排ガス中に含まれる PMの除去に用いられるフィルタ(DPF:Diesel Particulate Filter)が搭載され始めている。そのフィルタの目詰 まりの検知に圧力センサが使用されている。さらに,排ガ ス再循環システム(EGR:Exhaust Gas Recirculation)と いった排ガスの一部を吸気側に再度戻して燃焼を制御する システムも採用され始め,排ガスの圧力測定にも圧力セン サが用いられるようになってきた(図5)。

これらの排気系に用いられるセンサには,排ガス中に含まれる NO_x や SO_x に起因する酸などの腐食性物質や,燃え残りの燃料やオイル類からの保護が必要である。

今回開発した排気系圧力検出用センサは,従来の吸気圧

図4 ディーゼル乗用車の NO_x と PM の排出量規制の推移 (国土交通省,経済産業省,社団法人日本自動車工業会の 資料を基に富士電機にて作成)



図5 エンジンの吸気・排気システムと圧力センサ



図6 排気系圧力検出用センサ



センサを応用し,排気系圧力検出用センサに要求される "耐腐食設計"を施した(図6)。

④ 排ガス中の腐食性物質に対する耐腐食設計

排気系圧力検出用センサに要求される耐腐食性は,

- (1) チップ上の電極パッドの金めっき化
- (2) チップ-リード端子間の金ワイヤによる接続
- (3) 樹脂ケースのリード端子の金めっき化

によって実現した。次にその詳細と評価結果を述べる。

4.1 センサチップの耐腐食設計

富士電機の標準的な CMOS プロセスで製造される半導体チップの電極パッドの材料は, アルミニウム系合金である。排ガス中の SO_x ガスと蒸気がチップ上のゲルに浸透した場合, 次のメカニズムで硫酸が生成され, アルミニウムが腐食される。

 $2SO_2 + O_2 \rightarrow 2SO_3$ $SO_3 + H_2O \rightarrow 2H^+ + (SO_4)^{2^-}$ $2Al + 6H^+ \rightarrow 2Al^{3^+} + 3H_2$

そこで、耐腐食構造としてチップの電極パッド上に金 めっきを施した。図7にチップ上の電極パッドと金めっき の断面構造を示す。アルミニウム系合金層と金めっき層の 間には、アルミニウムと金の拡散を防止するため、チタン

図7 センサチップ電極パッドの耐腐食構造



図8 排気系圧力検出用センサの構造



表1 SO₂ ガス試験条件(DIN 50018-SFW1.0S)

サイクル厚	開始に対する理 (体積 %)	0.33 *	
	凝縮水気候	DIN50018-SFW 1.0S	
	第1試	験工程(h)	8(加熱を含む)
サイクル	第2試	鹸工程(h)	16(冷却を含む) (試験箱は開放または 通気される)
	全体	(h)	24
	∽1≕睦	温 度 (℃)	40±3
試験室内	第 1 武鞅 工程	相対湿度(%)	およそ 100 (試験材を結露させる)
小元	第2試験	温 度 (℃)	18~28
	工程	相対湿度(%)	最大 75

*:理論的 SO₂ 濃度は、300 L の容積の試験箱を持つ試験装置の場合,各サイク ルあたり 1.0 L の SO₂ 添加量に対応する。

- タングステン(Ti-W)合金のバリア層を設けた(説明 のため図中の縦横比は実際と異なる)。

また,従来はチップ-リード端子間の接続にアルミニウ ムワイヤを用いていたが,同様の化学反応によりワイヤが 腐食して断線に至るため,金ワイヤを採用した。

4.2 パッケージの耐食設計

既存の圧力センサセルパッケージのリード端子には, ニッケルめっきを施していたが,めっきの表面状態によっ ては排ガスに起因する酸の侵食を受けてリードが腐食し, 外部との電気的接続が断たれてしまう。そこで,ニッケル めっきの上にさらに金めっきを施し,腐食を防止する構造

図9 SO2 ガス試験結果



表2 排気系圧力検出用センサの基本仕様

項目	単位	仕様	備考
絶対最大印加電圧	V	16.5 V	1 min
絶対最大印加圧力	kPa abs.	600	
保存温度	°C	- 40 ~ 150	
使用温度	°C	- 40 ~ 135	
電源電圧	V	5.00±0.25	
使用圧力(絶対圧仕様)	kPa abs.	50~400	*]
使用圧力(相対圧仕様)	kPa gauge	50~400	*]
出力範囲	V	0.5~4.5	
インタフェーフ	۴O	300	プルアップ
	K12	100	プルダウン
ダイアグ領域	V	< 0.2, >4.8	* 2
压力肥羊	%F.S.	< 1.2	10∼85℃
江刀訣注	%F.S.	< 2.0	-40/135℃
EMC 検証済み規格		JASO DOO-8 ISO11452-	7, CISPR 25, 2, ISO7637

* 1:フルスケール圧力は任意に変更可能
 * 2:VCC 配線の断線, VOUT 配線の断線を検知

とした。

腐食性ガスによって生じた酸がリード端子と樹脂の界面 にも到達するため、樹脂に埋没するリード端子の側面,す なわちカット面の腐食防止が必要であるので、リード端子 のプレスカット後に金めっき処理を行い、カット端面にも 金めっきを施した(図8)。

4.3 耐腐食試験結果

耐腐食性の評価として,DIN 規格 DIN50018-SFW1.0S に基づく SO₂ ガス試験を行った。試験条件を表1に示す。 この試験は,製品表面を結露させた状態で SO₂ ガスにさ らすもので,実車の排ガス環境よりも厳しく,製品の腐食 による断線といった故障モードに至るまでの寿命を確認す るための加速試験として採用した。

図9は、SO2ガス試験に伴うチップ電極パッド、および ケースリード端子の腐食に起因する断線モードについての 従来品との比較である。今回開発した排気系圧力検出用セ ンサは、従来品の2.5倍以上の耐腐食性があることを確認 した(サイクル数の定義:製品の結露からSO2ガス暴露 を1サイクルとする)。

5 基本仕様

今回開発した排気系圧力検出用センサの基本仕様は, 表2のとおりである。センサチップの回路は,吸気圧セン サとして実績がある構成をそのまま流用しており,配線の 断線を検知するダイアグ機能,過電圧保護機能,EMC耐 性を持っている。測定する圧力については,絶対圧または 相対圧のどちらか一方に選択可能である。

6 あとがき

今回紹介した排気系圧力検出用センサは,主に自動車用 を前提に開発を行ってきたが,現在,自動車に対する排ガ スの低減は,製品である自動車からの排出のみではなく, 自動車の生産から廃棄までを含めた全プロセスを対象にし た取組みになりつつある。例えば,車体の原料である鉄鉱 石の採掘や,還元触媒,バッテリに使われるレアメタルの 採掘には,大排気量のディーゼルエンジンを搭載した重機 が用いられるため,それらの排ガスについても規制値を設 け排出量を低減する動きがある。

重機など自動車以外のエンジンに適用する場合,排ガス に含まれる腐食性物質の量や,排気の圧力,周囲温度は, エンジンの種類,センサの搭載箇所,使用する燃料などの 条件によってさまざまであり,上位アプリケーションを熟 知した上での製品開発が重要である。

富士電機は,常に世界トップレベルの技術開発に取り組 み,お客さまに喜ばれる製品開発を目指し,環境対策に貢 献していく所存である。

SO₂ ガス試験は,日立オートモティブシステムズ株式会 社殿にご協力いただいた。この場を借りて謝意を表する。

参考文献

- (1) 斉藤和典. 自動車用センサの最新動向. CMC出版, 2009, p.38-51.
- (2) 高浜禎造ほか. 半導体圧力センサ. 富士時報. 1986, vol.59, no.11, p.707-710.
- (3) 植松克之. 自動車用圧力センサについて. MATERIAL STAGE. 技術情報協会. 2009, vol.9, no.1, p.26-30.



植松 克之

圧力センサの研究開発に従事。現在,富士電機シ ステムズ株式会社半導体事業本部半導体統括部 ディスクリート・IC 開発部チームリーダー。電気 学会会員。



田中 寛子

圧力センサの研究開発に従事。現在,富士電機シ ステムズ株式会社半導体事業本部半導体統括部 ディスクリート・IC 開発部。



加藤 博文

圧力センサの研究開発に従事。現在,富士電機シ ステムズ株式会社半導体事業本部半導体統括部 ディスクリート・IC 開発部。

IGBT モジュールのサーマルマネジメント技術

Thermal Management Technology for IGBT Modules

西村 芳孝 Yoshitaka Nishimura 大野田 光金 Mitsukane Oonota 百瀬 文彦 Fumihiko Momose

IGBT モジュールを適用した電力変換装置の熱設計においては、熱伝導率が最も低いサーマルコンパウンドが大きな設計 因子である。そのため、サーマルコンパウンドの厚みは IGBT チップ温度に影響を与える。本報告では、そのサーマルコ ンパウンドの厚さの最適化を図って FEM 解析を行った内容、およびその結果に従った量産工程において、品質を安定させ るために適用した技術について記載する。応力分布を考慮したメタルマスクパターンを使用することにより、従来の塗布 方法と比較しサーマルコンパウンドの厚みを約 1/3 まで薄く均一に塗布することができるようになった。

In power conversion systems that use IGBT modules, the thermal conductivity of the thermal compound utilized is as low as possible. As a result, the compound thickness affects the IGBT chip temperature. This paper describes the effects of the hardness of components and the ingredients of the compound on the spreading ability of the compound and the distribution of stress when tightening with screws. Additionally, in consideration of the stress distribution, we have proposed a metal mask pattern for applying the compound as thinly as possible. As a result, the compound can be applied at approximately 1/3rd the thickness of the conventional application technique.

1 まえがき

近年,地球温暖化への対応のため,化石燃料の使用によ る二酸化炭素の排出を抑えることを目的とし,風力や太 陽光などの新エネルギー利用,ハイブリッドカーの普及 促進が図られている。加えて従来の電気電子機器において もさらなる省エネルギー化が求められており,これら電力 変換,モータ制御に必要な IGBT (Insulated Gate Bipolar Transistor)モジュール製品の役割は従来に増して大きく なっている。また,高度情報化社会に伴い電子データ化が 進んだことから,データセンター向けの無停電電源装置 (UPS)などのニーズが新たに増えている。

市場ごとに IGBT モジュールに要求される特性は異なっ ているが,高効率化とダウンサイジングは共通の要求であ る。風力発電においては,発電した電力の変換器に IGBT モジュールが使用されている。電力用変換器はタワー内 など限られたスペースに設置することが多く, IGBT モ ジュールを水冷することにより実装密度を上げ,小型化を 図っている。

これらの高密度実装要求に対し、富士電機では IGBT チップの高性能化とともに、サーマルマネジメントにより IGBT モジュール製品の小型化・大容量化を同時に追求し た製品を開発している。また、お客さまが要求する装置の 設計を行う際に必要な、運転状況における IGBT モジュー ルの損失・温度シミュレータの提供を行っている。

本稿では、IGBT モジュールと冷却フィンを熱的に接合 するサーマルコンパウンドの使用方法の最適化により低熱 抵抗化を達成する技術について紹介する。

2 背 景

IGBT モジュールを用いた製品システムの構造および構成部品の熱伝導率を図1に示す。IGBT モジュールはチップから発生する熱を逃がすために放熱用フィンに取り付けて使用する。インバータに使用する一般的な放熱フィンは最大100µm 程度の表面粗さを持つ場合がある。IGBT モジュールを放熱フィンに搭載するとすきまが生じ,接触熱抵抗を悪化させる要因となる。一般的にこれらの接触熱抵抗を低下させるためにサーマルコンパウンドを放熱フィンとIGBT モジュールの間に塗布する。

一般的なサーマルコンパウンドの熱伝導率は約1W/ (m・K) であり,図1から分かるように IGBT チップから の放熱経路において最も熱伝導率が低い。IGBT モジュー ルを用いた製品システム全体での高効率化を行うためサー マルコンパウンドの厚みを薄くすることが求められている。 しかしながらサーマルコンパウンドの厚さを薄くすると, サーマルコンパウンドを IGBT モジュール全面に広げるこ





触熱抵抗の低減を提案する。

とは難しくなる。

特集

③ サーマルコンパウンドの広がり性に及ぼす要因

次章以降では、①サーマルコンパウンドの広がり性に及

ぼす要因, ②サーマルコンパウンドの塗布方法について報

告し、IGBT モジュールを用いた製品システムにおける接

サーマルコンパウンドは IGBT モジュール側,もしくは 放熱フィン側に塗布し、IGBT モジュールと放熱フィンを ねじ止めする力により、IGBT モジュールと放熱フィンの すきまを埋めるように広げて用いる。このとき, IGBT モ ジュールと放熱フィンはサーマルコンパウンドを介して熱 的に接続される。サーマルコンパウンドの広がり方を観察 するため、ガラスブロック(表面粗さ5µm以下)とフィ ン(表面粗さ5µm以下)間に面積81mm²,厚み30µm でコンパウンドを塗布し 3.5 N·m にてねじ締めを行った。 結果を図2に示す。ねじ位置周辺ではサーマルコンパウン ドが広がっているが,フラットなフィンを用いても中央 部分はサーマルコンパウンドの広がりが悪いことが分か る。この原因を調査するため、IGBT モジュールをフィン にねじ止めした際に IGBT モジュールとフィン間に発生し ている応力分布について光弾性装置にて測定した。同時に FEM (Finite Element Method) 解析も実施した。

図3に光弾性装置を用い IGBT モジュールとフィン間に 発生している応力分布を測定した結果を示す。ねじ周辺部 に大きな応力が発生しており,図2に示したコンパウンド

図2 サーマルコンパウンドの広がり方



図3 光弾性装置を用いた応力分布測定結果



広がり実験結果と同様の傾向にあることが分かる。

図4にFEM解析モデルと解析結果を示す。IGBTモジュールサイズを119mm×59mmとし、3.5N・mでねじ 締付けをした条件にて解析を実施した。FEM解析結果からIGBTモジュール-フィン間に発生する応力は、ねじ周辺において高く中央部にいくに従って低下することが分かった。以上の結果からIGBTモジュールとフィンの間に 発生する応力は、ねじ位置からの距離によって変化することが明らかになった。

次に応力とサーマルコンパウンドの厚みの関係について 数社のコンパウンドを用い調査を行った。使用したサーマ ルコンパウンドは Electrolube 社製:HTC, Dawcoaning 社製:SH340, American oil & Supply 社製:AOS340, 信越シリコーン社製:G747 である。各種サーマルコンパ ウンドを一定量平板に塗布後,ガラスブロックを載せ加圧 した。このときのサーマルコンパウンドの広がり面積から, 各加圧時のサーマルコンパウンド厚みについて換算した。

図5に加圧とサーマルコンパウンド厚みの関係を示す。

図4 FEM 解析モデルと解析結果



図5 加圧力とコンパウンド厚みの関係



図6 サーマルコンパウンドに使用されているセラミックス



図7 コンパウンド位置と広がりの関係(模式図)



0.1 MPa までは、加圧力が大きくなるにつれサーマルコン パウンドの厚みが薄くなることが分かる。しかし 0.1 MPa 以上では加圧力を増しても、一定の厚み以下に薄くなるこ とはなかった。この理由として、サーマルコンパウンドの 材料構成が影響していると考えられる。通常のサーマルコ ンパウンドの主成分はセラミックス粉末とオイルである。

図6にサーマルコンパウンドに使用されているセラミックス粒子のSEM (Scanning Electron Microscope) 写真 を示す。セラミックス粒子のサイズは数µm であることが 分かる。セラミックスの凝集粒子がサーマルコンパウンド を加圧してもある一定厚み以下にならない原因と推察され る。

そこで、サーマルコンパウンドの広がりに及ぼす影響に ついて考察を行った。図7(a)のようにねじ付近の高い応力 位置にサーマルコンパウンドが存在した場合、モジュール とフィンの間のギャップは大きくなり、中央部に力が伝わ らない可能性が危惧(きぐ)される。つまり、サーマルコ ンパウンドの塗布位置が広がりに影響を与えることが予想 される。そこでサーマルコンパウンドの初期位置と広がり の関係について調査した。図8にねじ周辺部のコンパウン ドの有無によるサーマルコンパウンド広がり性を示す。ね じ位置にサーマルコンパウンドを塗布したサンプルAは 中央部分がフィンに接触していない。ねじの周辺にコンパ

図8 サーマルコンパウンド塗布位置と広がりの関係(実験結果)



ウンドを塗布しないサンプル B は全体にサーマルコンパ ウンドが広がった。

サーマルコンパウンドが広がらない箇所があると,空気 層ができるため,熱抵抗が大幅に上昇する。そのためこれ までは,塗布するサーマルコンパウンド量を増やすことで 広がりが悪い場合の対策としてきた。

以上の結果から、サーマルコンパウンドを適切な位置に 塗布することにより使用するサーマルコンパウンド量を少 なくし、その結果としてサーマルコンパウンドの厚みを薄 くすることが可能であると推定される。

④ サーマルコンパウンド推奨塗布方法の開発

4.1 メタルマスクデザイン

サーマルコンパウンド広がりの要因調査結果を基に,富 士電機推奨のサーマルコンパウンド塗布方法について検討 した。サーマルコンパウンドの塗布方法としては,一般 に①ディスペンサによる塗布,②ローラ,へらによる塗 布,③メタルマスクによる塗布,がある。ディスペンサに よる塗布はサーマルコンパウンドを広げる距離が大きくな リ,サーマルコンパウンドの粘度の影響を受けやすい。ま たローラ,へらによる塗布方法は,塗布量のばらつきが大 きく品質が安定しない。以上の理由によりサーマルコンパ ウンドの厚みをコントロールする方法を次のとおりにした。

- メタルマスクを用いて塗布を行う。
- サーマルコンパウンドを適切な位置に塗布する(ねじの周辺に塗布しない)。
- ③ IGBT モジュールとフィンの間に発生する応力値に よりコンパウンド塗布量を変化させる。

図9にメタルマスクを用いたサーマルコンパウンドの塗 布方法を、図10に富士電機推奨のメタルマスクデザイン を示す。富士電機推奨メタルマスクにおいては、ねじ周辺 にサーマルコンパウンドが塗布されないこと、FEM 解析 により算出した応力値から各位置に必要なサーマルコンパ ウンド量を塗布するように設計してある。

次に塗布方法とコンパウンド広がりに必要な最低コンパ ウンド厚み(塗布量)の関係について調査した。実験は同

図9 メタルマスクを用いたサーマルコンパウンド塗布方法



図10 推奨メタルマスクデザイン



ーの IGBT モジュール (サイズ 119 mm×59 mm), フィ ンを用い,サーマルコンパウンドは HTC-01K を使用した。 **図11** にサーマルコンパウンドの塗布方法とサーマルコン パウンドの必要最低厚み (塗布量)の関係を示す。ロー ラを用いた場合には,約 100 µm のサーマルコンパウンド 厚み分の質量を塗布することにより IGBT モジュールと フィン間全面にサーマルコンパウンドが広がる。一方,富 士電機推奨のメタルマスクを用いることにより,約 50 µm までサーマルコンパウンドの厚みを薄くしても IGBT モ ジュールとフィン間全面にサーマルコンパウンドが広がる ことが分かる。

以上の結果から,最適なメタルマスクパターンを用いて 塗布することが有効であり,富士電機推奨のメタルマスク デザインを用いることにより,サーマルコンパウンドの塗 布量の最適化に大きな効果があることが分かった。

4.2 チップ温度へ及ぼす影響

塗布方法が IGBT モジュールのチップ温度に及ぼす影響 について調査した。

図11 サーマルコンパウンド塗布方法と広がり率の関係



図 12 サーマルコンパウンド塗布方法と IGBT チップ温度の関係



実験には同一 IGBT モジュール,フィンを用い IGBT チップに 80 A 印加し,5分経過後のチップ温度を IR カメ ラにて測定した。図12 におのおのの塗布方法におけるサー マルコンパウンド必要最低厚みと,それぞれの厚みによる IGBT チップ温度測定結果を示す。サーマルコンパウンド 塗布方法によって IGBT チップ温度が異なることが分かる。

富士電機推奨のメタルマスクを用いたところ,従来の塗 布方法と比較し最大で6℃ IGBT チップ温度が下がること を確認した。IGBT チップ温度は,IGBT モジュールを用 いた製品において寿命,効率に影響を与える最も大きな因 子である。富士電機推奨メタルマスクを用いることにより, 適切な量のサーマルコンパウンドを塗布することが可能と なる。IGBT モジュールを用いた製品における接触熱抵抗 の低減が実現できる。

5 あとがき

IGBT モジュールを用いた製品システムにおけるサーマ ルマネジメント方法の一つとして,サーマルコンパウンド
の塗布方法について検討した結果,次のことが明らかに なった。

- (a) IGBT モジュールとフィンの間に発生している応力 はコンパウンドの塗布位置が影響している。
- (b) サーマルコンパウンドの塗布には最適な位置と量が ある。

以上の結果から、サーマルコンパウンド塗布に最適なメ タルマスクデザインの提案を行った。サーマルコンパウン ドの塗布方法をお客さまに開示して、富士電機の IGBT モ ジュールを使っていただき、装置の高効率化や省エネル ギーに貢献していく所存である。

参考文献

- (1) 安保達明ほか. 大容量風力発電とパワーエレクトロニクス. 電気学会誌. 2009, vol.129, no.5, p.291-294.
- (2) Onozawa, Y. et al. Development of the next generation 1,200 V trench-gate FS-IGBT featuring lower EMI noise and lower switching loss. ISPSD 2007. p.13-16.
- (3) 小林靖幸ほか. 最新技術を用いた新コンセプトIGBT-PIM. 富士時報. 2006, vol.79, no.5, p.358-361.
- (4) Nishimura Y. et al. Development of a New-Generation RoHS IGBT Module Structure for Power Management. Transaction of the Japan Institute of Electronics Packaging. 2008, vol.1, no.1.

- (5) 高久拓ほか. IGBTモジュールの損失・温度シミュレータ.
 富士時報. 2008, vol.81, no.6, p.438-442.
- (6) 美田邦彦. IT関連の熱管理対策材料の開発 シリコーン系熱 伝導性材料. 日本ゴム協会誌. 2005, vol.78, no.4, p.153-157.



西村 芳孝

パワー半導体のパッケージングおよびアセンブリ 設計技術開発に従事。現在,富士電機システムズ 株式会社半導体事業本部半導体統括部パッケージ・ 実装技術部。日本材料学会会員,エレクトロニク ス実装学会会員。



大野田 光金

パワー半導体のパッケージングおよびアセンブリ 設計技術開発に従事。現在,富士電機システムズ 株式会社半導体事業本部半導体統括部パッケージ・ 実装技術部。



百瀬 文彦

MIC, IGBT モジュールのパッケージ開発に従事。 現在,富士電機システムズ株式会社半導体事業本 部半導体統括部パッケージ・実装技術部。



主要事業内容

電機システム部門

富士電機システムズ株式会社

富士電機機器制御株式会社

ドライブ分野 [駆動システム,汎用インバータ,サーボシステム,モータ,無停電電源装置,交通向け機器・システム]. 産業プラント分野 [産業電源,施設用電機設備,クリーンルーム設備],発電プラント分野 [火力発電設備,地熱発電設備, 水力発電設備,原子力発電関連設備],オートメーション分野 [センサ,情報システム,計測システム,工業計器,コントロー ラ,放射線管理システム,エネルギーソリューション],器具分野 [電磁開閉器,マニュアル・モータ・スタータ,操作表 示機器,配線用遮断器,漏電遮断器,高圧真空遮断器,低圧・高圧ヒューズ,ガス警報器,エネルギー監視機器]

電子デバイス部門

富士電機システムズ株式会社

富士電機デバイステクノロジー株式会社

半導体分野 [パワー IC, IGBT モジュール, パワーディスクリート, 複合デバイス, 圧力センサ], 感光体分野 [プリンタ・ ・ 複写機用感光体, 画像周辺機器], ディスク媒体 [アルミ媒体, ガラス媒体, アルミ基板]

リテイルシステム部門

富士電機リテイルシステムズ株式会社

自販機・フード機器分野[自動販売機,飲料ディスペンサ,自動給茶機],通貨機器[硬貨・紙幣識別装置,金銭処理機, 非接触ICカードシステム], **コールドチェーン機器**[冷凍・冷蔵ショーケース,店舗用省エネルギーシステム,ユニット 工法店舗]

*本誌に記載されている会社名および製品名は、それぞれの会社が所有する商標または登録商標である場合があります。

富	士時	報	第 82 巻 第 6 号	平成21年10月30日 印刷 平成21年11月10日 発行 定価735円(本体700円・送料別)
編集	《兼発彳	行人	重 兼 壽 夫	
発	行	所	富士電機ホールディングス株式会社 技術開発本部	〒141-0032 東京都品川区大崎一丁目 11 番 2 号 (ゲートシティ大崎イーストタワー)
編	集	室	富士電機情報サービス株式会社内 「富士時報」編集室	〒191-0065 東京都日野市旭が丘一丁目9番4号 電話(042)585-6965 FAX(042)585-6539
印	刷	所	富士電機情報サービス株式会社	〒191-8502 東京都日野市富士町 1 番地 電話(042)587-5555
発	売	元	株式会社 オ ー ム 社	〒101-8460 東京都千代田区神田錦町三丁目1番地 電話(03)3233 - 0641 振替口座 東京6-20018

© 2009 Fuji Electric Holdings Co., Ltd., Printed in Japan (禁無断転載)



エネルギーの種。

いま私たちは、地球環境をまもり、続く世代に確かな未来 をつないでゆく責任があります。

太陽光発電、風力発電、ハイブリッドカー、電気自動車・・・。 富士電機システムズは、半導体製品の高効率、高精細、小 型・軽量パッケージ化により、あらゆる分野でエネルギー の有効利用や省エネ化に貢献しています。独創的で、豊か な未来を芽吹かせる「エネルギーの種」。富士電機のパワ ー半導体です。





IGBTモジュール

パワーMOSFET



富士電機システムズ株式会社 〒141-0032東京都品川区大崎1-11-2(ゲートシティ大崎イーストタワー) TEL03-5435-7114 www.fesys.co.jp

昭和40年6月3日 第三種郵便物認可 平成21年11月10日発行(年6回1,3,5,7,9,11月の10日発行)富士時報 第82巻 第6号(通巻第859号)

