研究・基盤技術

電子デバイス・材料
環境・新エネルギー
パワーエレクトロニクス
機器技術

展　望

研究・基盤技術分野では，情報化，環境保全，高度社会システムの要求に貢献するために，電子デバイス，材料，パワーエレクトロニクス，環境，新エネルギー，機器技術を中心に研究開発を進めている。

電子デバイス・材料分野では，次世代パワー IC のキーデバイスとなる CMOS 一体型トレンチ横型 MOS，携帯用電子機器の小型軽量化を実現するチップサイズのマイクロ電源モジュール，新パワーデバイスとして逆方向耐圧を有する逆阻止 IGBT を開発した。これらの開発の基盤技術として，トレンチ構造の故障解析のためのナノスケール評価技術，ゲート絶縁膜の信頼性向上を実現する高温水素アニールによる Si 表面の平たん化技術の開発を進めた。磁気記録媒体では，急激に進む高密度化に対応する垂直磁気記録媒体用として，高い熱安定性と優れた磁気特性を兼ね備え，媒体ノイズを半減した Co/Pt 多層積層膜材料，ネットワーク家電向け磁気ディスクへの適用を目指した磁気転写技術の開発を進めた。これらと並行して，放射光（SPring-8）を利用したサブミクロンの結晶ひずみ解析技術，次世代に向けたブレークスルーを目指した SiC などの新半導体材料の結晶成長技術，ナノレベル制御による薄膜高誘電体形成技術の研究を行った。

環境・新エネルギー分野では，新エネルギー・産業技術総合開発機構（NEDO）の委託を受け，従来の 2 倍の 1 m 幅フィルムに均一で高速にアモルファスシリコン膜を形成できる高速製膜技術を開発し，フィルム基板アモルファス太陽電池の量産化にめどをつけた。屋外暴露試験も 4 年を経過し，結晶系よりも定格あたりの発電量が年間では約 1 割大きく，発電性能や信頼性が高いことを実証中である。固体高分子形燃料電池については電池耐久性向上の開発を進め，1 kW 級スタックの 15,000 時間評価や運転検証試験で定常および出力変化時の安定性を確認，また，電極部を中心とした改良により電圧低下率が約 1/3 に改善することを 5,000 時間を超えて検証した。

パワーエレクトロニクス分野では，損失の低減と小型化を進めており，多出力スイッチング電源において半導体のスイッチング損失低減と各出力を個別に制御できるマグアンプ方式マルチ出力コンバータ，高効率にかつ高力率化を実現するためのソフトスイッチング回路，ノイズの発生メカニズム解明とノイズ成分の分離により入力部の構成と定数を最適化することで小型化を達成したインバータ用伝導ノイズフィルタを開発した。また，交流電圧から直流電圧を介さずに直接任意の大きさ・周波数の出力電圧を得るマトリックスコンバータにおいて，逆阻止 IGBT の採用と独自の仮想 AC-DC-AC 変換方式により，高効率化と高精度制御を実現する直接変換回路を開発した。

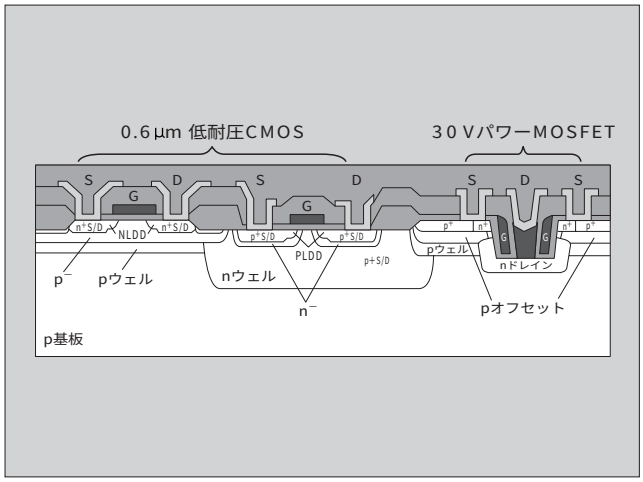
機器技術分野では，各種センサや特徴ある機器の開発，および高度な解析を行うためのシミュレーション技術や設計環境の強化開発を進めて，各種要求に応えている。センサと機器では，蛍光法を用いて 10 分ほどで生菌数をカウントできる自動計数技術，超音波方式を採用し非接触で流量を計測する飲料計測技術，干渉じま検出方式によるリニアエンコーダ，ステッピングモータの原理を応用発展させた集中コイル型リニアモータ，冷凍出力 2.5 W（低温端温度 70 K 時）で消費電力 100 W 以下の高効率パルスチューブ冷凍機などを開発した。解析においては，従来は困難であった容器と液体の粘性のモデル化と物性値の実測に基づいた自動販売機ラック内の商品挙動解析技術，電磁反発力の有限要素法による高精度計算とアークの基礎実験データに基づくモデル化を組み合わせて配線用遮断器の遮断性能解析技術を確立した。電子回路やプリント板設計においては，全社で一元化した電子部品データベースを構築し，回路設計 CAD システムと設計ルール自動チェッカを統合したトータル設計環境を開発した。機器のネットワーク化の進展に対しては，Ad-hoc 型フレキシブル無線において動画や音声を通信できる新プロトコルの開発，ネットワーク対応時の信頼性向上とアプリケーションプログラムの互換性維持を実現する組込みソフトウェアの共通プラットフォームの開発，インターネット利用時の機器間セキュア通信実現のため，組込みセキュリティ技術の研究を進めている。

電子デバイス・材料

1　CMOS 一体型トレンチ横型パワー MOS

新しいトレンチ構造により出力オン抵抗を 50 %に低減できるパワー IC 技術を開発した。従来の IC では，シリコン基板表面のごく狭い領域に電流経路を設けており，小面積化によるコスト低減に限界があった。そこで今回，シリコン基板に溝（トレンチ）を形成し，電流経路を三次元的に設け基板を立体的に活用することで，内蔵するスイッチング用パワー MOSFET の低オン抵抗化を実現した。この技術では 0.6 µm CMOS プロセスをベースに，10 〜 100 万ゲート規模のディジタル回路および高精度アナログ回路と低オン抵抗横型パワー MOS の集積が図れ，スイッチング電源の効率向上，高集積化による電源の小型軽量化が可能になる。

図１　CMOS と一体化したトレンチ横型パワー MOS の断面図



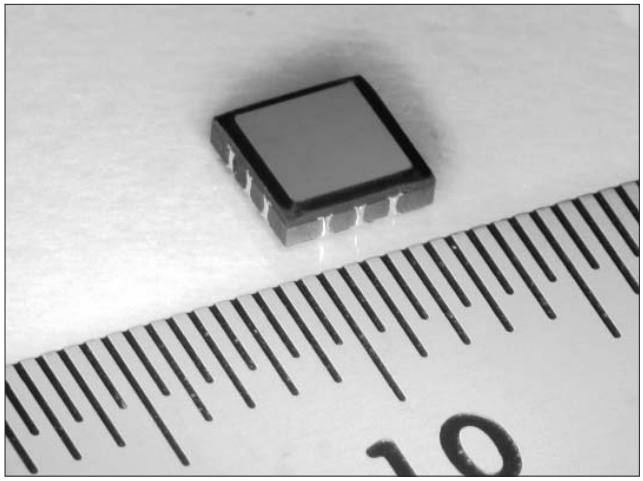
2　マイクロ電源 チップサイズモジュール

携帯用電子機器において急速に進む小型・薄型・軽量化のニーズに応えるため，富士電機ではスイッチング DC-DC コンバータ方式の超小型電源（マイクロ電源）の開発を進めている。従来，外付け部品の中で大きな体積を占めていたインダクタを，薄膜技術によりフェライトウェーハに形成し，小型化すると同時に制御 IC チップを接合して IC チップと同等のサイズにモジュール化する CSM（Chip Size Module）技術を開発し，実装スペースの大幅な低減と薄型化を実現した。

主な特徴は次のとおりである。

(1)　モジュールサイズ：3.5 mm × 3.5 mm × 1.0 mm
(2)　最大出力：1 W
(3)　効　率：最高 94 %

図２　マイクロ電源 チップサイズモジュール



3　逆阻止 IGBT 技術

今回開発した逆阻止 IGBT は，従来型 IGBT の基本性能を保持しつつ逆方向耐圧を有するデバイスである。本逆阻止 IGBT は，100 µm 以上の深い pn 接合の形成技術と，100 µm 前後の厚さの極薄ウェーハ生産技術を組み合わせることにより実現している。そのほか，逆方向電圧を維持するための耐圧構造設計技術，高電圧印加時の漏れ電流を低減させるための技術などの開発も同時に行った。この新しい IGBT により，近年になって直流を介さずに直接交流交流変換を行うマトリックスコンバータが実現可能となる。従来型インバータと違いコンデンサが不要であり，電源高調波が削減され，また電力損失を削減でき変換効率を向上させるというメリットがある。

図３　逆阻止 IGBT

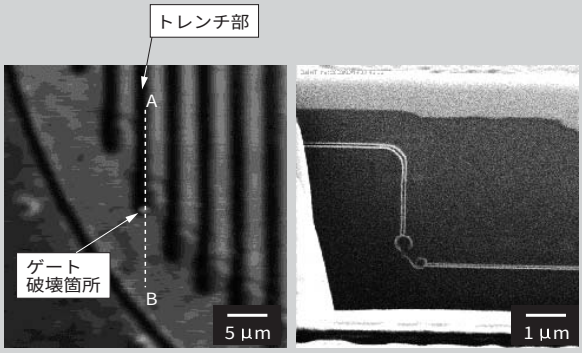
電子デバイス・材料

④　トレンチ型デバイス構造のナノスケール評価

トレンチ構造を利用したMOS型デバイスは低損失，低オン抵抗を実現する今後の主力機種であり，そのゲート絶縁膜特性を向上させることが重要な技術課題である。そのため，光誘起電流（OBIC）法と収束イオンビーム（FIB）装置を用いたゲート故障解析法を開発した。

本方法は裏面からレーザ光を入射するタイプのOBIC法を用いて，数mm角のサイズの素子からサイズ1μmのゲート絶縁破壊箇所を特定し，FIBを用いて詳細に破壊箇所の断面観察を行うものである。本方法の特徴は微小電流での故障解析が可能であることと，裏面のOBIC装置にレーザマーカを搭載しているので破壊箇所の特定と同時にマーキングすることが可能で，効率的に100nm程度の位置特定精度で解析できることである。

図4　トレンチMOSのゲート故障解析



⑤　高温水素アニールによるSi表面の平たん化

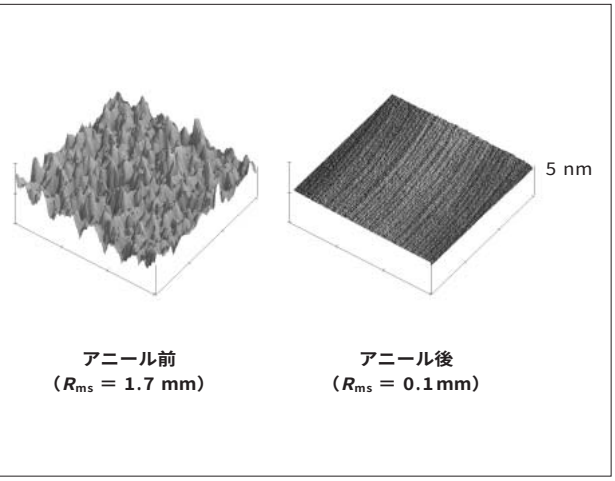
関連論文：富士時報 2002.9 p.497-500

MOS型デバイスのゲート絶縁膜信頼性のさらなる向上を目指し，Si表面を原子レベルで平たん化できる高温水素アニール技術の研究を行っている。

MOS型デバイスの製造プロセスにおいて，ゲート絶縁膜を形成する工程の前に，高温水素アニールを行う。処理条件の最適化によって，ゲート絶縁膜形成領域の結晶欠陥をなくし，表面を平たん化することができ，信頼性の高いゲート絶縁膜の形成が可能になった。

この技術は，トレンチ横型パワーMOSFETをはじめとするパワーICなどへ展開し，高い信頼性を有する低オン抵抗デバイスを実現していく。

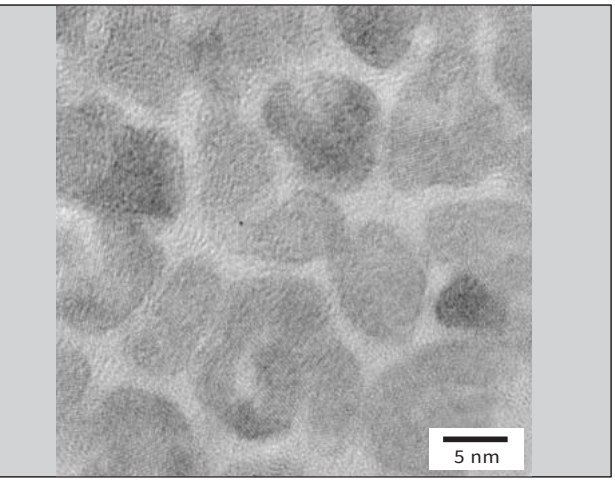
図5　Si表面のAFM像（1.5μm × 1.5μm）



⑥　Co/Pt多層積層膜垂直磁気記録媒体

固定磁気ディスク装置用の磁気記録媒体の面記録密度は50 Gビット/in^{2}の媒体が製品化され，研究開発では150 Gビット/in^{2}の媒体が報告されている。これを超える高記録密度に対しては，垂直磁気記録が有望であり，Co/Ptの多層積層膜を用いた垂直磁気記録媒体の開発を行っている。Co/Pt多層積層膜の課題である媒体ノイズ低減のために，Co/Pt結晶粒子の微細化と粒子間隔の増大を行った。粒径5.3nm，粒子間隔1～2nmを実現し媒体ノイズを従来の1/2に低減した。保磁力490 kA/m，垂直磁気異方性定数5.3×10^5 J/m^3，α（磁気ヒステリシスカーブの傾き）1.8の良好な磁気特性を持つ。さらに，熱安定性については，線記録密度30 kFCIでの再生出力の時間減衰率が≦0.1 %/decadeと小さく高い熱安定性も備えている。

図6　Co/Pt結晶粒の透過電子顕微鏡写真



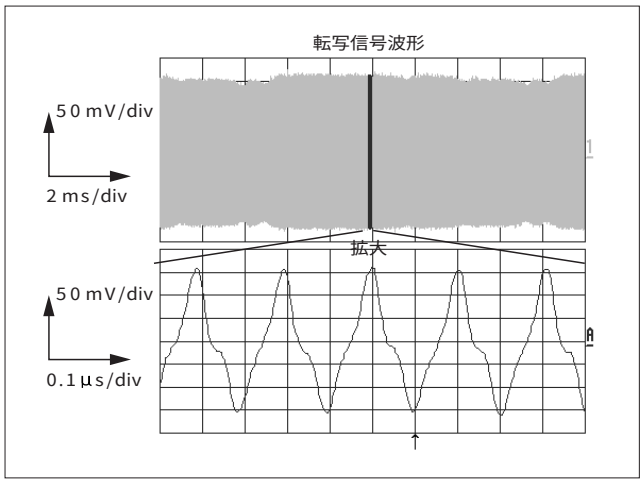
電子デバイス・材料

7　ネットワーク家電向け次世代ディスクへの磁気転写

関連論文：富士時報 2002.3 p.173-177

磁気転写技術は，磁気パターンをマスタディスクから磁気ディスクへ一括コピーする技術である。本技術を使って参照サーボパターンをあらかじめ磁気ディスクに書き込み，この参照サーボパターンに基づいて，磁気ディスク装置内でさらに細かいサーボパターンを書き込むことにより，安価なサーボライトを実現できる。高保磁力（H_c＝720 kA/m）垂直磁気ディスクへの磁気転写実験，高密度マスタディスクの試作に取り組み，次世代磁気ディスク（面記録密度 200 G ビット/in^2）に対する，磁気転写技術の適用可能性を確認した。ネットワーク家電向け磁気ディスクへの適用を目指し，従来，磁気ディスク装置内で書き込んできた細かいサーボパターンや，ディスク固有の ID パターンを埋め込むための技術開発を開始している。

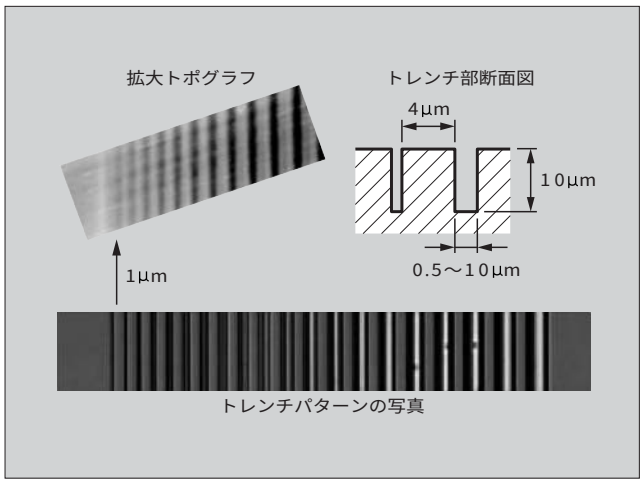
図7　垂直磁気ディスク（H_c ＝ 720 kA/m）磁気転写信号波形



8　SPring-8 によるサブミクロン結晶ひずみ解析技術

最近の半導体素子の微細化に伴い，サブミクロン領域の結晶ひずみ解析に対するニーズが高まっている。富士電機は放射光施設 SPring-8 において，X 線トポグラフィーではこれまで困難とされてきた 1 μm 以下の空間分解能のひずみ解析技術を開発した。これは X 線特有の現象である非対称反射（ASR）により X 線像を拡大するもので，波長を自由に変えられるという放射光の性質を利用し，反射条件を最適化して高分解能を達成した。図は Si ウェーハのトレンチ部の透過像を ASR により 140 倍に拡大記録した結果である。この結果は，未加工部は酸化膜の影響でトレンチ部よりひずみが大きい（白い＝光が弱い）ことを示している。幅 1 μm 以上のトレンチ像が明りょうで，0.5 μm 幅のトレンチの影がわずかに識別できたことから，空間分解能は 1 μm 以下と推定できる。

図8　ASR 拡大トポグラフィーの測定結果

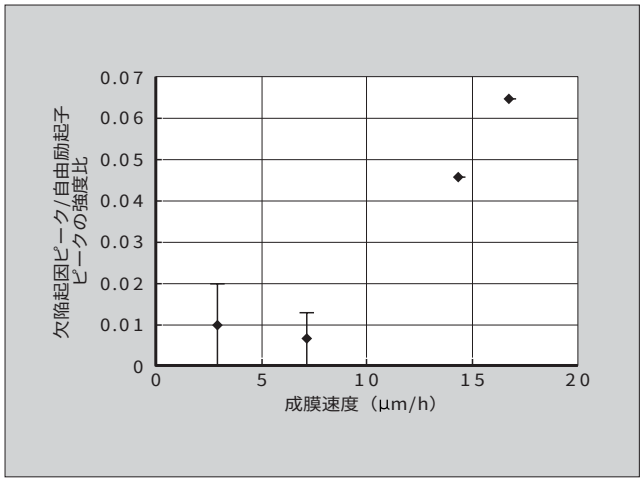


9　SiC 結晶成長技術

シリコンカーバイド（SiC）は最大絶縁強度がシリコン（Si）よりも一けた大きいことから，将来の低損失パワー素子への応用が期待される半導体材料である。現在，結晶欠陥がデバイスの歩留り低下の原因となっており，結晶品質の向上を目指して(財)電力中央研究所と化学的気相法（CVD）によるエピタキシャル成膜の共同研究を行っている。

図はフォトルミネッセンス（PL）で観測される欠陥起因ピーク（L1）と自由励起子ピーク（FE）の強度比の成膜速度依存性を示す。成膜速度を小さくすることにより，欠陥起因ピークはノイズレベルまで減少することが分かった。今後は，その他のさまざまな欠陥についても低減を目指し，デバイス特性の改善を目指す予定である。

図9　欠陥起因ピーク/自由励起子ピーク比の速度依存性



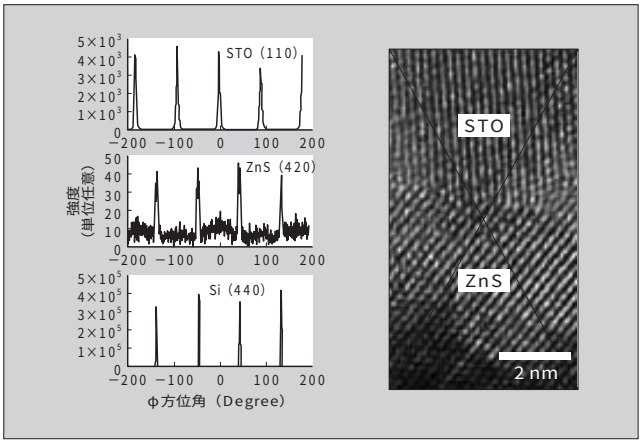
電子デバイス・材料

⑩　ナノレベル制御による薄膜高誘電体形成技術

新しい電子材料として注目されている酸化物材料をシリコン基板上にエピタキシャル成長させる技術を開発している。酸化物薄膜形成時，シリコン表面には酸素ガスにより非結晶の酸化膜が形成されるため，結晶性のよい薄膜を成長させることは困難で，中間層が必要と考えられている。

富士電機では東京工業大学と共同研究を行い，熱力学および格子整合性の考察により，硫化亜鉛がシリコン基板に最も適合すると考え，それを中間層に用いた酸化物薄膜のエピタキシャル成長を試みた。結果，シリコン（100）面上にセン亜鉛鉱構造の硫化亜鉛薄膜（ZnS），立方晶の酸化物薄膜（STO）をそれぞれエピタキシャル成長させることに成功した。基板にシリコンを用いることができ，安価に酸化物薄膜応用デバイスを製造できる道を開いた。

図10　誘電体薄膜の XRD 測定結果（左）と断面 TEM 像（右）



環境・新エネルギー

①　フィルム基板アモルファス太陽電池

関連論文：富士時報 2002.5 p.272-276

プラスチックフィルムを基板として，これを耐候性フィルムで樹脂封止した，超軽量フィルム基板アモルファス太陽電池の開発を進めている。

新エネルギー・産業技術総合開発機構（NEDO）の委託を受け，アモルファスシリコン膜の高速製膜技術に取り組むとともに，従来の 0.5 m 幅フィルムの 2 倍の 1 m 幅フィルムを用いた製造技術を自社開発し，30 nm/min を超える製膜速度でも変換効率が低下せず，均一にアモルファスシリコンを形成できる製膜技術を開発した。

また，屋外での暴露試験も 4 年を経過し，樹脂封止モジュールとガラス封止モジュールの発電性能に差がなく信頼性が高いこと，結晶系に比べアモルファス太陽電池は，定格あたりの年間発電量が約 1 割高いことが分かった。

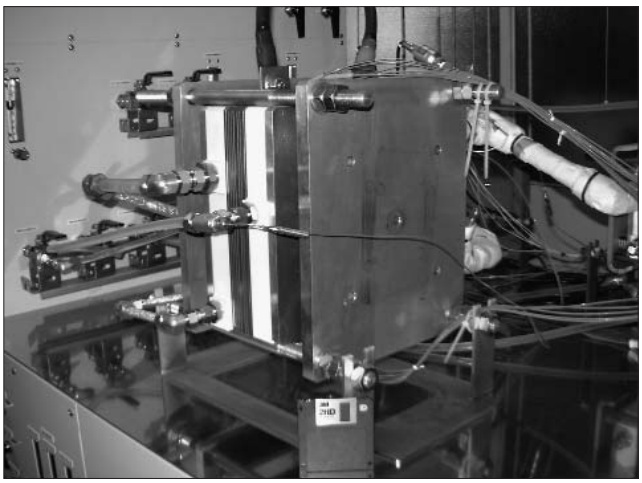
図11　樹脂封止とガラス封止モジュールの設置例

②　固体高分子形燃料電池スタックの高信頼化

関連論文：富士時報 2002.5 p.291-294

定置型のコージェネレーションシステムとして固体高分子形燃料電池の開発を進めている。2001 年までに 1 kW 級システムを開発し，1,000 時間連続運転を含む評価を終えている。一方，信頼性向上，特に電池耐久性向上に注力して開発を進めており，1 kW 級スタック（純水素燃料）での 15,000 時間評価をはじめ多くの長期運転評価実績を持っている。発電装置搭載時を模擬した運転条件下でも，電極部を中心とした改良により電圧低下率を従来の約 1/3 に改善し，5,000 時間を超えて検証した。また，発電容量のバリエーションを増やすため，従来 100 cm^2 の電極面積を 550 cm^2 に拡大したスタックを開発し，従来スタックと同等の初期特性を確認した。耐久性も同等の評価が得られつつあり，さらに長期の検証を継続中である。

図12　電極面積 550 cm^2 × 5 セルスタック



パワーエレクトロニクス

1　マグアンプ方式マルチ出力コンバータ

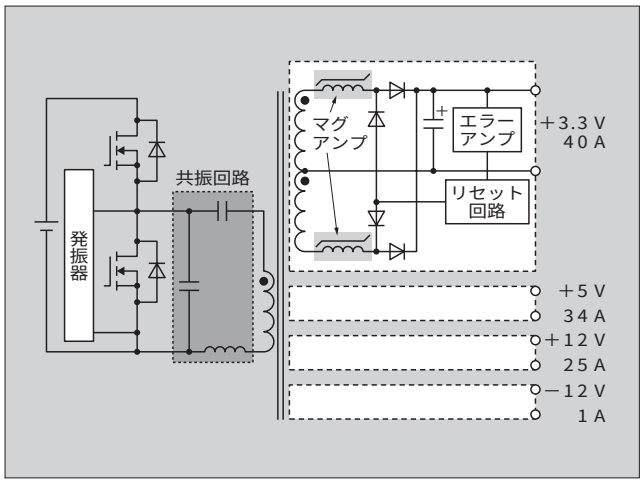
関連論文：富士時報 2002.8 p.456-459

情報・通信機器，電子機器などに使用される多出力スイッチング電源には小型，高効率などが要求されている。この要求に対し富士電機では，半導体のスイッチング損失を低減でき，各出力を個別に制御できるマグアンプ方式マルチ出力コンバータを開発した（出力容量 614 W，定格時動作周波数 105 kHz）。

この回路は，電流共振型 DC-DC コンバータの変圧器二次巻線に接続した可飽和リアクトルを磁気スイッチとして利用する。各出力を個別に定電圧制御できるため半導体スイッチはオン時比率一定で駆動すればよい。

従来方式（フォワードコンバータ）に対して，14 %小型であり，定格時効率 84.0 %，最大効率 90.2 %を達成した。

図 13　マグアンプ方式マルチ出力コンバータの回路構成



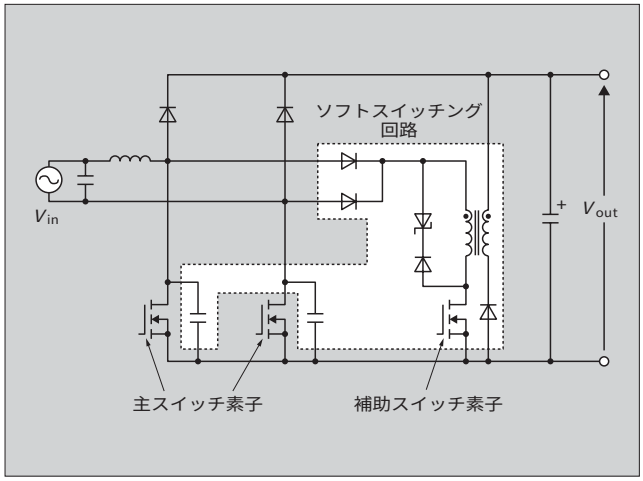
2　PFC 用ソフトスイッチング回路

近年，情報・通信機器などに使用されているスイッチング電源には高力率・高効率化が求められている。一般的なスイッチング電源は，高力率化するために DC-DC コンバータの前段に力率改善回路（PFC）が接続されている。このため装置効率が低下する。

富士電機では，高効率化を実現するためにソフトスイッチング回路を適用した PFC を開発した（出力容量 2 kW，動作周波数 100 kHz）。この回路は零電圧スイッチング動作をして，主スイッチ素子の発生損失を低減することができる。

今回開発した回路は，従来回路（ハードスイッチング回路）に対して，発生損失が約 30 %低減され，効率 97.4 %を達成した。

図 14　PFC 用ソフトスイッチング回路構成

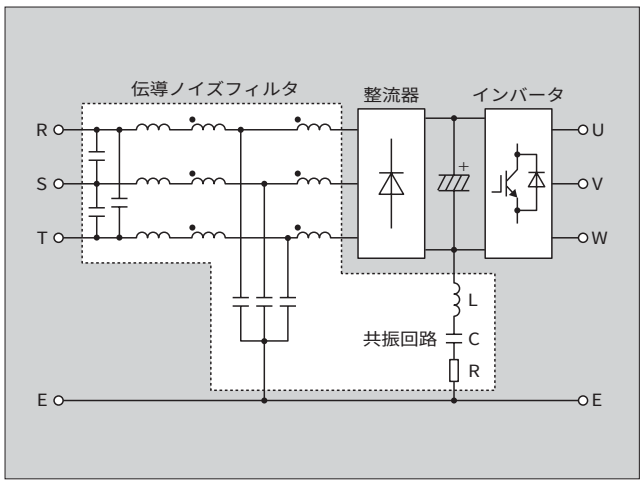


3　インバータ用小型伝導ノイズフィルタ

スイッチング周波数の高周波化に伴い，高周波漏れ電流や電磁妨害（EMI）などのさまざまな障害が発生している。このため，インバータにおいてもノイズフィルタが必要不可欠な存在となっている。

富士電機では，インバータへの内蔵化を可能とした CISPR 規格の class 1A を満足する小型伝導ノイズフィルタを開発した。この回路は，インバータの直流中間電圧の一端とアース端子に LCR で構成される共振回路を用いていることと，発生メカニズム解明やノイズ成分の分離により，入力フィルタ部の構成と定数を最適化することで小型化を達成している。本方式により，従来の電動ノイズフィルタ（7.5 kW 用）に比べ，体積を約 40 %に低減できる。

図 15　開発した伝導ノイズフィルタの回路構成

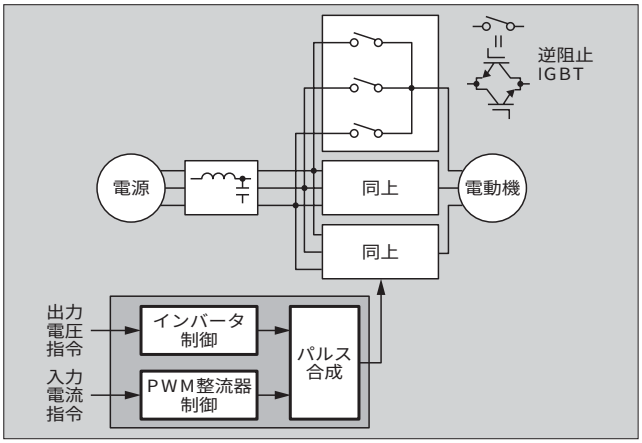


パワーエレクトロニクス

4　直接変換回路

近年，電力変換装置の小型化，高効率化の要求が高まっている。これに対し，富士電機では，交流電圧から直流電圧を介すことなく，直接任意の大きさ，周波数の出力電圧を得るマトリックスコンバータを開発した。従来のマトリックスコンバータは，回路に必要な双方向スイッチをIGBT とダイオードの直列構成により実現していたが，本装置ではダイオードを不要とする新開発の逆阻止 IGBT を採用して，導通損失，50 %削減による電力変換装置の小型化，高効率化が実現できる。さらに，制御として独自の仮想 AC-DC-AC 変換方式を開発し，入力力率 1 を保ちながら入出力の非干渉・低ひずみ化，スイッチング回数の低減，出力電圧の高精度制御など，高性能制御を簡単な演算で実現した。

図 16　マトリックスコンバータの制御ブロック図



機器技術

1　生菌の自動計数技術

食品や医療など多くの分野で細菌汚染が問題になっている。適切な衛生管理には汚染状況の把握が必要だが，従来の検査は培養に 24 時間以上を要するため，後追いの結果しか得られていない。

富士電機は，独自のオートフォーカス，画像処理技術と生細胞中の酵素活性で蛍光化する試薬 CFDA とを組み合わせ，培養を行わずに 10 分ほどで生菌数を測定可能な自動細菌計測技術を開発した。主な特徴は次のとおりである。

(1)　菌の蛍光前後の画像を比較する，差分画像法で蛍光性きょう雑物の影響を軽減し，計数の信頼性を確保

(2)　生菌センサと培養法との結果は，10^2 ～ 10^7 個/mL 程度の範囲で良好に相関（大腸菌標準株の測定）

(3)　LED 光源の採用で業界最小 5 kg の小型軽量化を実現

図 17　生菌センサ試作機

2　超音波流量計による飲料の計測技術

従来の自動ビールディスペンサはビールの注出量を注出時間により制御している。しかし，温度や圧力の変化によりビール液の量や泡の発生量が変化するため，誤差が大きく，ジョッキからあふれるなどの問題がある。富士電機では味の安定化を図るために，ビールの注出量，泡の量とビール液の温度の制御を可能とする高精度流量センサを開発した。このセンサはビール液の温度と売り切れも同時に検出可能なものである。

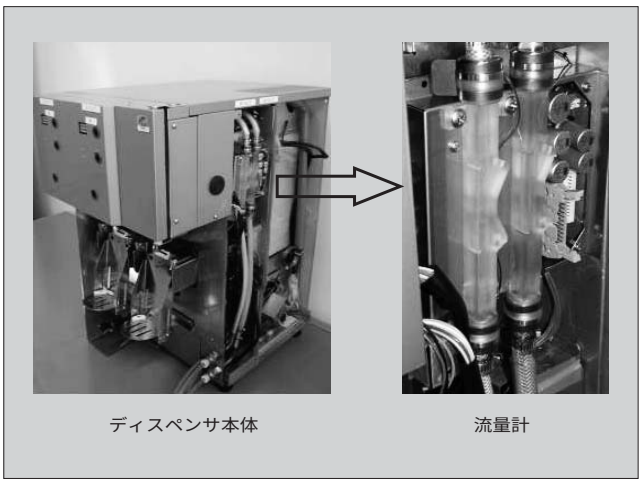
主な特徴は次のとおりである。

(1)　超音波方式を採用し，ビールに非接触で流量を検出するため，配管内の洗浄が容易で衛生的

(2)　業界最小口径の配管（φ5）に対応可能

(3)　流量範囲 0 ～ 60 mL/s，計測精度±1 %

図 18　超音波式高精度流量センサ



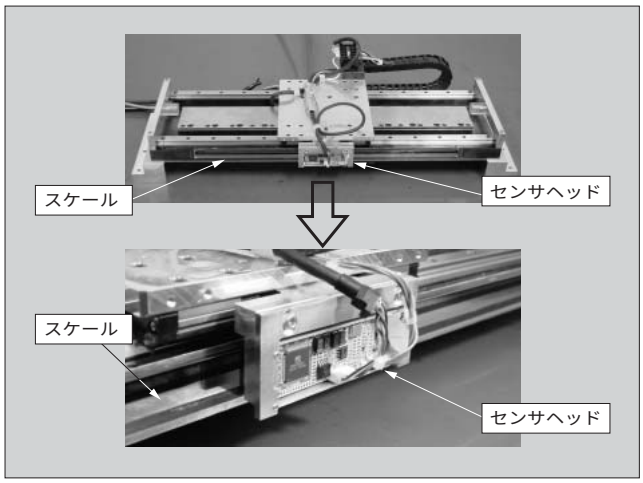
機器技術

3　リニアサーボ用エンコーダ技術

リニアエンコーダは半導体関連装置や工作機械などの位置・速度検出用センサとして用いられ，近年，高精度化，高速応答化の要求が高まっている。一般にこれらの要求を実現するには，光源に高出力半導体レーザを用いる必要があり，信頼性，コストに課題があった。

富士電機では，独自のスリット状 LED 光源を用いた干渉じま検出方式と低コスト回折格子スケールとを組み合わせ，高性能，高信頼性，低コストで耐ノイズ性に富むリニアサーボ用に適したリニアエンコーダの技術を開発し，位置検出分解能 10 nm 以下，応答速度 5 m/s を達成した。

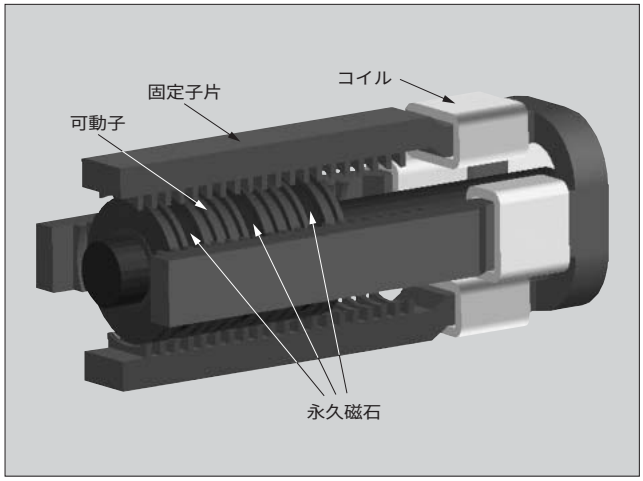
図 19　リニアサーボモータ搭載リニアエンコーダ



4　集中コイル型リニアモータ

位置決めや搬送の用途において，動作の高速高精度化，低塵埃（じんあい）化を目的としたリニアモータの適用が進んでいる。富士電機では，固定子の端部にコイルを集中的に配置できる特徴を有し，コイルの小型化により，軽量化と低発熱化を実現する集中コイル型リニアモータを開発している。このモータはステッピングモータの原理を応用・発展させたもので，小歯列を有する複数の固定子片を，それぞれの端部に配置したコイルで順次励磁することによって，小歯列に対向する可動子をリニアに移動させるものである。現在までに，原理試作機によってほぼ解析どおりの特性を確認している。本装置を推力 10 N クラス，ストローク 30 mm の小型機に適用した場合，従来のステッピングモータ方式に対し，約 30 %の軽量化が図れる。

図 20　集中コイル型リニアモータの構成例



5　高効率パルスチューブ冷凍機

➲関連論文：富士時報 2002.5 p.299-302

人工衛星搭載用スターリング冷凍機で培った高信頼性技術をベースにして，従来品より効率を 20 %改善した高効率パルスチューブ冷凍機を開発した。冷凍出力は 2.5 W（低温端温度 70 K 時）で消費電力は 100 W，設計寿命は 50,000 時間，全質量は 8.5 kg である。圧縮機の寸法は外径 96 mm，長さ 190 mm であり小型化も達成している。

この冷凍機の膨張機は可動部を持たないインライン型，圧縮機はリニアモータ可動部の支持機構にフレクシャーベアリングを採用した非接触対向ピストン型で構成しているため，低振動で長寿命という特徴を有している。このため，民生用では通信分野などの高温超電導デバイスの冷却や医療用に，宇宙用では赤外線デバイスの冷却用など幅広い用途への適用が可能である。

図 21　パルスチューブ冷凍機

機器技術

⑥　自動販売機ラック内の商品挙動解析技術

瓶・缶自動販売機のラック内における商品の挙動は，容器の形状や材質などによって大きく異なるため，事前に挙動を把握してラック機構の設計に反映させることが重要である。富士電機では，商品の三次元挙動を解析するシミュレーション技術の構築を進めており，これまでに缶商品を対象とした挙動解析技術を確立した。主な特徴は次のとおりである。

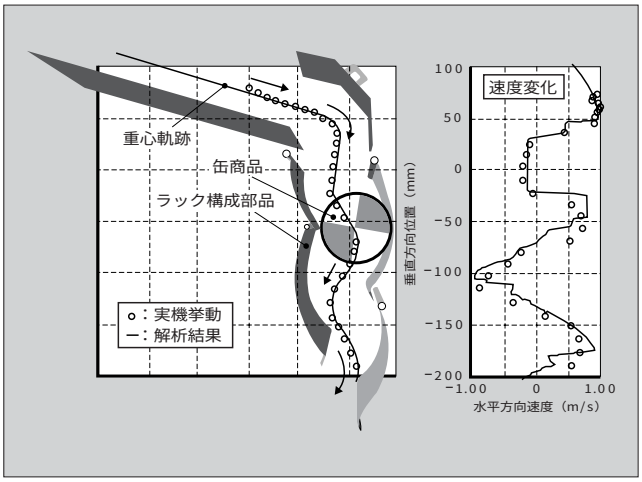
(1)　缶商品を，容器と液体（飲料）の二つの剛体要素でモデル化し，各要素を中心軸で回転自由に結合

(2)　液体の粘性を，容器回転方向への減衰力としてモデル化

(3)　商品とラック間における接触計算に必要なばね定数やダンピング係数などの物性値を実測により同定

今後は，瓶商品および PET ボトル商品を対象とした挙動解析技術の確立を図る予定である。

図 22　缶商品の挙動解析例

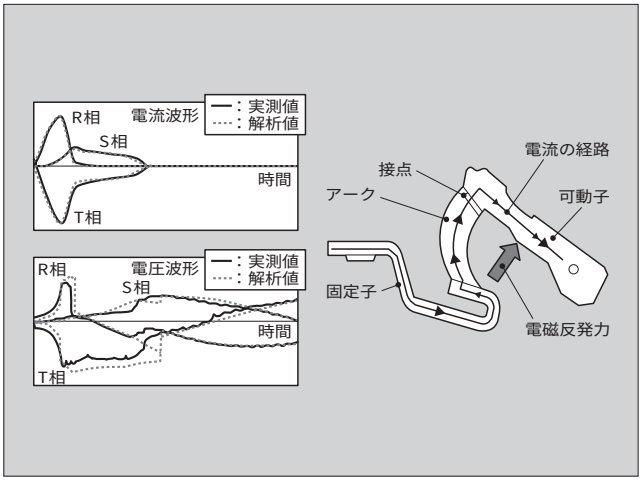


⑦　配線用遮断器の遮断シミュレーション

配線用遮断器の遮断動作では，可動接点の運動とアークの挙動および電気回路の過渡特性が相互に作用しその過程は複雑であり，これまで短絡遮断時の遮断性能（電流，電圧）の解析は困難であった。今回，可動接点に作用する電磁反発力と，遮断過程でのアークの挙動のモデル化を行うことで，交流三相遮断動作の解析手法を確立した。

この手法では，有限要素法により単位電流あたりの電磁反発力を高精度に求め，またアークの長さ，移動速度などを基礎実験のデータベースをもとにしたモデルにより計算することで，遮断動作時のアークを含む電気回路系の総合的な挙動を逐次計算する。この手法により，最大電流，アーク電圧，アークエネルギー，遮断時間などの遮断性能を事前に解析にて推定・評価することが可能になった。

図 23　遮断器接点部構造と交流三相短絡遮断解析例

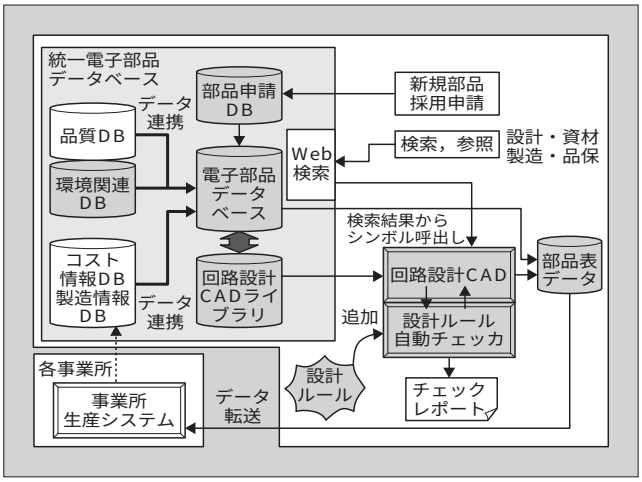


⑧　電子回路のトータル設計システム

これまで事業所ごとに運用していた部品データを全社一元化した電子部品データベースに再構築し，それを中核とする電子回路のトータル設計システムを構築した。システムは，統一電子部品データベース，回路設計 CAD システム，回路の設計ルール自動チェッカから構成される。

データベースは，部品の基本仕様，コスト，品質，互換品などの情報を持ち，Web で検索可能である。検索結果から部品シンボルを回路図 CAD 上に直接呼び出して回路図を作成できる。また，データベースを参照し回路図から部品表を自動作成できる。設計ルール自動チェッカは，回路の結線情報を基に設計ルールとの照合や注意点をアナウンスするツールであり，既存ルールに加え技術進歩に対応して新たに定義するルールを追加可能としている。

図 24　電子回路トータル設計システムの構成



機器技術

⑨　Ad-hoc 型次世代フレキシブル無線

Ad-hoc 型のフレキシブル無線は，信頼性の高い通信が可能であり，工場内の計測用ネットワークとして製品化されている。従来方式は無線機が自律的に通信経路を変化させるために，伝送遅延にばらつきが発生し，着信端末でパケットの着信順番が入れ替わるという問題点があった。

開発中の次世代フレキシブル無線では，複数の伝送経路を任意に固定しながら伝送する方式を採用することにより，高い信頼性を保ちながら遅延量の制御を行うことが可能となった。これにより，動画や音声などの遅延量コントロールが要求される分野への適用拡大が期待される。さらに，本プロトコルを適用し，DES（Data Encryption Standard）暗号化によるセキュリティ機能を実装する予定である。

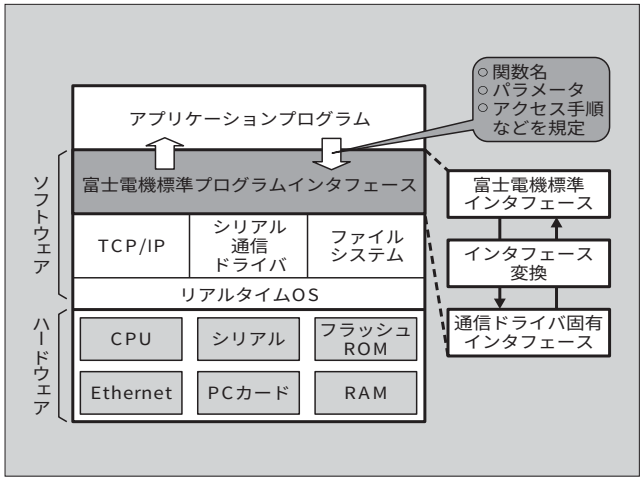
図 25　Ad-hoc 型次世代フレキシブル無線機

⑩　組込みソフトウェア共通プラットフォーム

従来，産業用制御機器の組込みソフトウェアは製品ごとに独立に開発してきたが，ネットワーク対応における信頼性向上とアプリケーションプログラムの互換性を維持するために共通プラットフォームを開発した。

プラットフォームは，アプリケーションプログラムと通信ドライバの間に，関数名，パラメータ，アクセス手順などを規定した富士電機標準プログラムインタフェースを備えている。これにより流通するハードウェア，ソフトウェアが進化した場合でも，上位アプリケーションプログラムとの互換性維持を実現した。また，通信機能を実現するハードウェアとそのハードウェア上で動作する汎用の通信ソフトウェアをセットでライブラリ管理することで，再利用開発を可能とした。

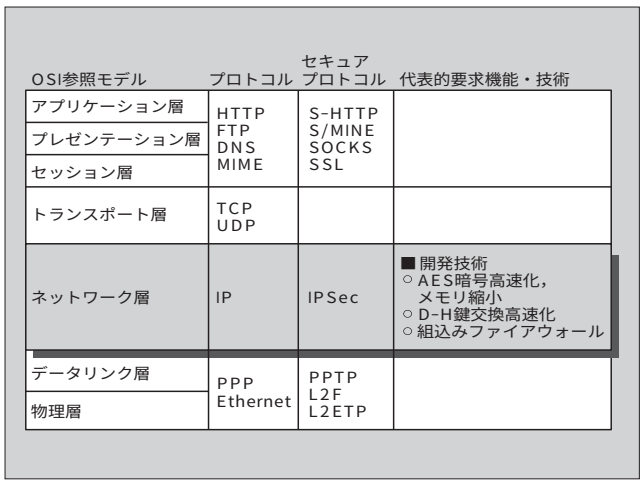
図 26　共通プラットフォームの構成



⑪　機器組込みセキュリティ技術

今後，組込み機器において，IPv6 を用いたインターネット利用が進むことが予想され，そのときに求められる機器間セキュア通信のための組込みセキュリティ技術の研究開発を行っている。特に組込み機器は CPU 能力，メモリリソースが著しく制限されるため，IP（Internet Protocol）層に重点を絞り，セキュリティ機能を担う IPsec（IP security）プロトコルにおいて，実行のボトルネックになる暗号，鍵交換処理の高速化，低メモリ化を図った。また，最近社会問題にもなっているインターネット経由での不正アクセス攻撃に対しては，ファイアウォールと同等の効果を実現できるミドルウェアを開発し，各種攻撃を想定した商用ネットワーク環境での評価を行い，良好な結果を得た。

図 27　機器組込みセキュリティの位置づけ



＊本誌に記載されている会社名および製品名は，それぞれの会社が所有する
商標または登録商標である場合があります。