

インテリジェントパワーモジュール「V シリーズ IPM」

V-Series Intelligent Power Modules

清水 直樹 Naoki Shimizu

高橋 秀明 Hideaki Takahashi

熊田 恵志郎 Keishirou Kumada

産業用「Vシリーズ IPM (Intelligent Power Module)」を開発した。本製品は、IPM用に最適化した高性能第6世代Vチップと新制御ICを適用して発生損失を低減し、パッケージの小型化を実現した。短絡保護機能の高速化を行い、定常損失と短絡耐量のトレードオフを改善することでスイッチング損失を低減した。さらに新制御ICとパッケージの最適化により、ターンオン損失の低減と放射ノイズの改善に成功した。従来の保護機能に加え、アラーム要因ごとにアラームパルス幅を変えて出力する機能を搭載した。また、小容量パッケージでも地絡保護が可能となっている。

Fuji Electric has developed a series of intelligent power modules for industrial applications, known as V-Series IPMs. This product combines high-performance 6th-generation V-chip technology for the IPMs with a new control IC to realize lower loss and a smaller package size. The short-circuit protection function was made to operate at faster speeds and the trade-off relation between conduction loss and short-circuit withstand capability was improved to reduce switching loss. Additionally, the new control IC and the package were optimized to reduce turn-on loss and improve radiation noise characteristics. In addition to the conventional protection functions, a new function that outputs different alarm pulse widths for each alarm factor is also provided. Ground-fault protection can also be provided even in a small package.

1 まえがき

IPM (Intelligent Power Module) は、IGBT (Insulated Gate Bipolar Transistor) チップと FWD (Free Wheeling Diode) チップを搭載したスタンダード IGBT モジュールに、駆動・保護機能を内蔵したドライブ IC を搭載したインテリジェント型パワーデバイスである。主にモータ駆動装置 [NC (Numerical Control) 工作機械, 汎用インバータ, サーボ, エアコン, エレベータなど] や電源装置 [UPS (Uninterruptible Power Supply), 太陽光発電用の PCS (Power Conditioning System) など] などの幅広い分野の装置に使用され、小型化, 高効率化, 低ノイズ化, 長寿命化, 高信頼性が要求されている。

富士電機では、1997年に業界で初めて IGBT チップ過熱保護機能を内蔵するとともに、オールシリコン化による部品点数の削減により高信頼性を目的とした「R-IPM シリーズ」を開発した。2002年には、チップ構造を PT (Punch Through) から NPT (Non Punch Through) に変更した「R-IPM3 シリーズ」を開発した。2004年には、トレンチゲート構造の NPT 型 IGBT の開発と新構造の FWD の開発を行い、スイッチング損失の低減と放射ノイズのトレードオフの改善を行った「U-IPM シリーズ」を開発した。

今回、さらなる損失と入力容量低減を達成したトレンチゲート構造の FS (Field Stop) 型「V シリーズ」IGBT チップ (V-IGBT) を開発した。また微細化による小型化を実現しつつ、温度特性を改善し、ばらつきを低減させたドライブ IC も開発した。これらの技術とパッケージの最適化により、トータル発生損失と放射ノイズのトレードオフを改善した新小型パッケージの「V シリーズ IPM」(V-IPM) を開発したので紹介する。

2 製品コンセプトと系列化

V-IPM の開発コンセプトは次のとおりである。

- (1) トータル発生損失の低減
- (2) スwitching損失と放射ノイズのトレードオフ改善
- (3) デッドタイム短縮
- (4) アラーム要因別出力
- (5) パッケージの小型化・薄型化
- (6) 小容量パッケージの地絡保護可能化
- (7) RoHS 指令^(注)対応

詳細については、[3]～[6]章にて説明する。

表1にV-IPMの製品系列を示す。V-IPMでは従来品よりも電流容量を拡大し、定格600V品の定格電流は20～400A、定格1,200V品の定格電流は10～200Aとしている。新規開発した4種類のパッケージ(P631は開発中)はすべてRoHS指令に対応している。

表2に特性および内蔵機能を示す。小容量パッケージ(P629)は、新たに上アームにおける短絡保護(地絡保護)を可能とした。また、全系列で出力されるアラームごとのパルス幅を変えることで、アラーム要因の特定を可能にしている。

3 V-IPM用パワーチップの特長

第6世代V-IGBTチップを適用している。V-IGBTは、FZ (Floating Zone) ウェーハでの薄ウェーハプロセス技術を用いたトレンチゲート構造のFS型IGBTである。図

(注) RoHS 指令：電気電子機器に含まれる特定有害物質の使用制限についてのEU(欧州連合)の指令

表1 V-IPMの製品系列

(a) 製品系列

定格	素子数	20A	30A	50A	75A	100A	150A	200A	300A	400A
600V	6 in 1	P629*								
			P626							
	7 in 1			P630*			P631*			
1,200V	6 in 1	P629*								
			P626							
	7 in 1			P630*			P631*			

*：既存品に対して容量アップ

(b) パッケージの種類

P629 パッケージ	P626 パッケージ	P630 パッケージ	P631 パッケージ
縦×横×高さ (mm)	縦×横×高さ (mm)	縦×横×高さ (mm)	縦×横×高さ (mm)
49.5×70×12	50×87×12	84×128.5 ×14	110×142× 27 (予定)

表2 V-IPMの特性および内蔵機能

パッケージ	アーム	ドライブ回路	過電流保護	短絡保護	チップ過熱保護	電源電圧低下保護	アラーム出力
P629	上	○	○	◎	○	○	-
	下	○	○	○	○	○	◎
P626	上	○	○	○	○	○	◎
	下	○	○	○	○	○	◎
P630	上	○	○	○	○	○	◎
	下	○	○	○	○	○	◎
P631	上	○	○	○	○	○	◎
	下	○	○	○	○	○	◎

◎：既存品からの改善ポイント

1はチップ断面構造を比較したものであり、表3はIGBT技術の推移を示したものである。

V-IGBTの特長は、表面構造の最適化によりドリフト層の低抵抗化と薄膜化を実現することで、オン電圧 $V_{CE(sat)}$ の低減とスイッチング損失を改善している。さらに、表面構造の最適化とドリフト層の低抵抗化によりターンオン di/dt の制御性も改善できるため、従来素子と比較して放射ノイズ低減も実現している。

V-IPM用IGBTチップはモジュール用に対して、表面構造の微細化により、 $V_{CE(sat)}$ とターンオフ損失 E_{off} のトレードオフを改善している。ただし、 $V_{CE(sat)}$ を低減すると、短絡電流が増えて短絡破壊耐量が低減するため、適用にあたっては、短絡保護を高速化することが必要となる。

FWDはライフタイムコントロール改善による逆回復電

図1 IGBTチップの断面構造比較(600V-IPM)

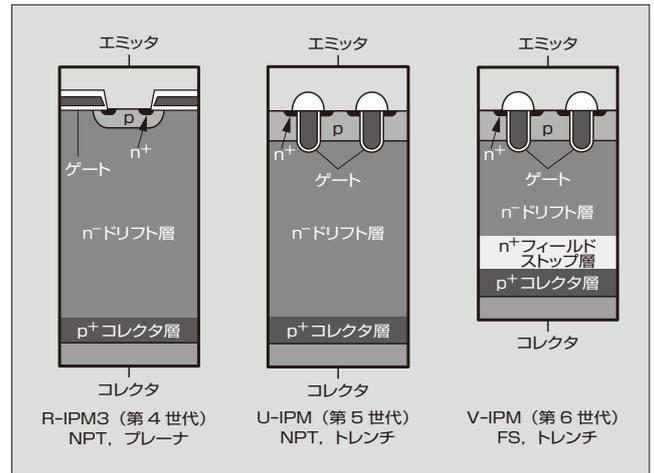


表3 IGBT技術の推移(600V-IPM)

IGBT技術	世代	第3世代	第4世代	第5世代	第6世代
	IPM	R-IPM	R-IPM3	U-IPM	V-IPM
IGBT	N-IGBT	T-IGBT	U-IGBT	V-IGBT	
ウェーハ	エピタキシャル		FZ		
構造	PT	NPT		FS	
ゲート構造	プレーナ			トレンチ	
ライフタイムコントロール	あり	なし			
キャリア注入	高注入			低注入	
輸送効率	低効率			高効率	

流を低減し、ソフトリカバリー化を実現している。

4 特性

4.1 トータル発生損失

IPMへの市場要求として低損失化がある。これは、損失を低減することで、装置の制御性向上を狙ったキャリア周波数アップと、同じキャリア周波数での出力電流アップの2種類の目的がある。さらに、従来ほど高い冷却能力を必要としないので、装置のコストダウンにもつながる。

図2に、PWMインバータ動作時の発生損失比較例を示す。V-IPMはR-IPMと比較して約27%、R-IPM3と比較して約17%、U-IPMと比較して約10%の損失低減を実現している。

今回の損失低減のポイントとしては、 $V_{CE(sat)}-E_{off}$ とのトレードオフ改善とターンオン損失 E_{on} の低減である。次におのおのの低減技術について述べる。

4.2 $V_{CE(sat)}-E_{off}$ トレードオフ改善

トータル損失の50%以上はIGBTチップの定常損失と E_{off} が占めている。ただし、図3に示すように、IGBTチップの定常損失を決める $V_{CE(sat)}$ 、 E_{off} および短絡破壊耐量はトレードオフの関係があり、最適化が必要である。IPM

図2 トータル発生損失比較 (シミュレーション結果)

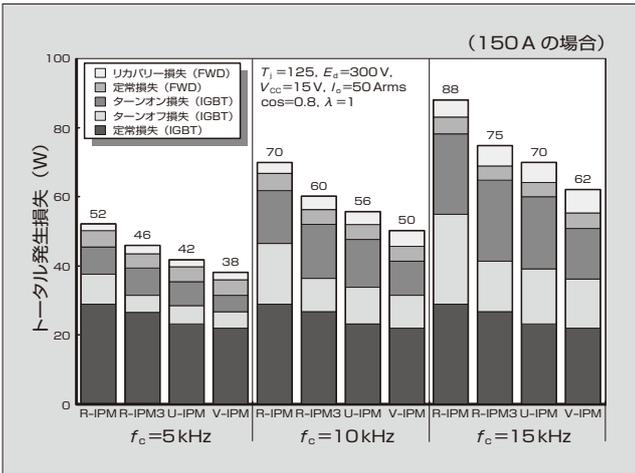
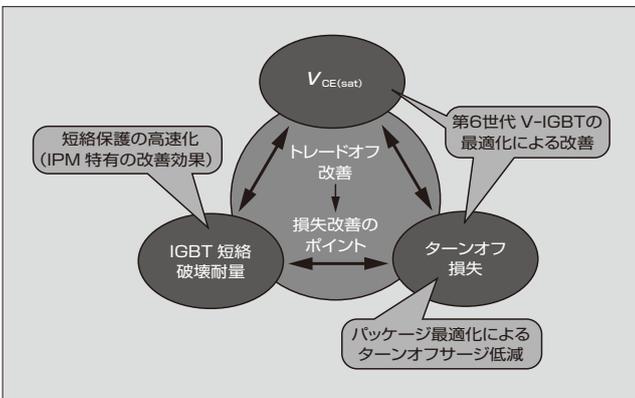


図3 IGBTのトレードオフ関係



は短絡保護機能があるため、短絡保護を高速化することでIGBTチップの短絡破壊耐量を損失低減に振り向けることができる。V-IPMでは、短絡保護の高速化を実現することで、 $V_{CE(sat)}-E_{off}$ のトレードオフを改善し、損失を低減した。

また、 $V_{CE(sat)}$ のトレードオフ上の狙いとしては、従来と同等のサージ電圧を維持しつつ、損失を低減できるような最適化を実施している。

4.3 ターンオン損失低減

IGBTの入力容量低減、制御ICの新ドライブ方式および温度特性改善により、図4に示すように、コレクター-エミッタ間電圧 V_{CE} のテールを短くし、 E_{on} を約35%低減した。

4.4 放射ノイズ比較

放射ノイズと E_{on} はトレードオフの関係にあり、 di/dt を大きくすると損失が低減でき、 di/dt を小さくすると放射ノイズが低減できる。図5に富士電機で測定した相対比較試験結果例を示す。疑似負荷試験装置を用いて、加減速運転を行い測定したものである。4.3節で述べたターンオン損失低減の手法とパッケージの内部回路配線パターン最適化による放射面積低減で、従来品と比較して放射ノイ

図4 ターンオン波形

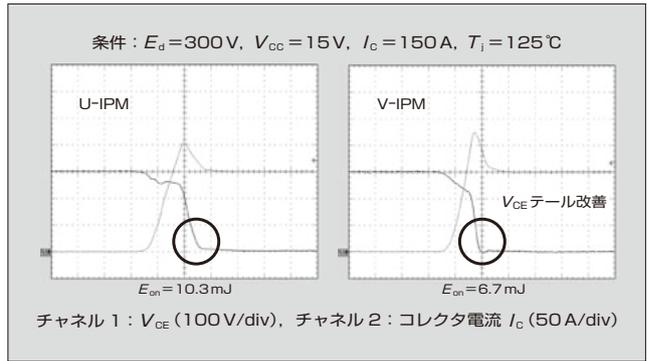
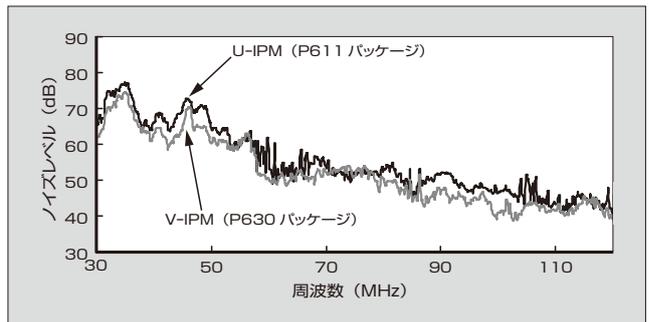


図5 放射ノイズ比較 (富士電機での相対比較試験結果)



ズをピーク値で約3dB低減している。このV-IPMでは、 E_{on} を低減しつつ、放射ノイズの低減を実現した。

4.5 デッドタイム改善

インバータ回路において、IPMの上下アームのオン期間の重複を防止するために、デッドタイム時間を設けている。デッドタイム時間の短縮は、波形ひずみや回転むらを改善させる重要なアイテムである。V-IPMでは、制御ICのスイッチング時間の温度特性改善とばらつき低減により、スイッチング時間の最適化を行った。これらの方法により、V-IPMではIPM入力部においてデッドタイム最小値 = 1μs を実現している。

5 保護機能

5.1 短絡保護

4.2節で述べたように、IPMはIGBTチップの短絡破壊耐量を損失低減に振り分けることにより、トレードオフを改善することができる。改善のためには、短絡保護を高速化する必要がある。V-IPMにおける保護回路の高速化の設計的なポイントは、短い不感時間で短絡保護動作を誤動作なしで行うことである。このために、保護回路の認識を行うコレクタ電流モニタ用のセンス電圧の最適化が必要となる。

IGBTではセンス比を調整することでセンス電流を減らし、スイッチング時のセンス電圧を安定化させた。また、制御ICでは温度特性の大きいMOSFET (Metal-Oxide-Semiconductor Field-Effect Transistor) のオン抵抗によ

るゲート抵抗方式から新ドライブ方式に変えたことで、特に高温条件でのセンス電圧を抑制した。これらの改善により、損失と短絡破壊耐量のトレードオフの改善に成功した。

5.2 アラーム要因別出力

従来の IPM のアラームパルス幅は、2ms の 1 種類のみで、アラーム要因の識別はできなかったが、V-IPM ではアラーム要因ごとにアラームパルス幅を変え、トラブルシューティング時の要因分析時間の短縮化を可能にしている。

V-IPM のアラーム要因ごとのアラームパルス幅を表 4 に示す。

6 パッケージ

図 6 にパッケージの外観を示す。小容量パッケージは P629, 中容量小型パッケージは P626, 中容量薄型パッケージは P630 となっている。大容量パッケージは、既存の P612 相当の P631 を開発予定である。

今回開発した IPM は、装置の薄型化要求に対応した

パッケージ外形となっている。従来パッケージは立体交差型のバー配線を適用し、配線距離の短縮を図っていた。新パッケージではアルミワイヤと絶縁基板上的銅パターンのみで内部回路の配線を行い、薄型化を実現した。さらに、PN ライン並走化による相互インダクタンス効果によって内部インダクタンスを減少させた。その結果、放射ノイズが低減し、ターンオフサージが過大にならない効果を得た。

そのほかの特長として、50 A/600 V 容量を P629 の薄型パッケージで実現したため、装置上の高さを一定で、P626 と並べて使用することが可能である。また、対地間絶縁距離および相间絶縁距離を十分確保したパッケージ設計となっているため、装置側で特別な絶縁設計を施さずに、装置としての絶縁距離の確保が可能である。すべてのパッ

図 6 パッケージの外観

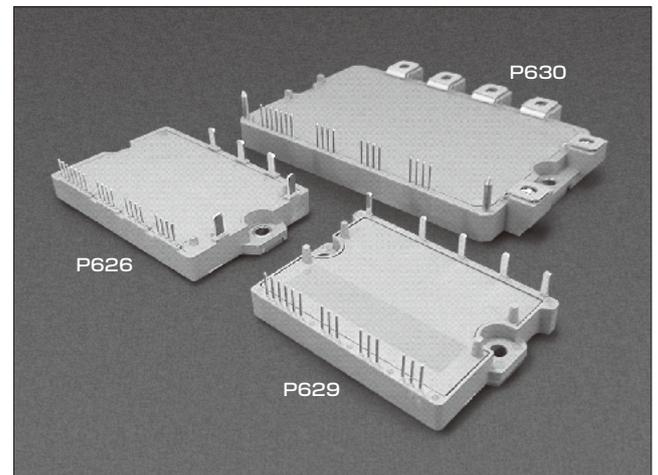
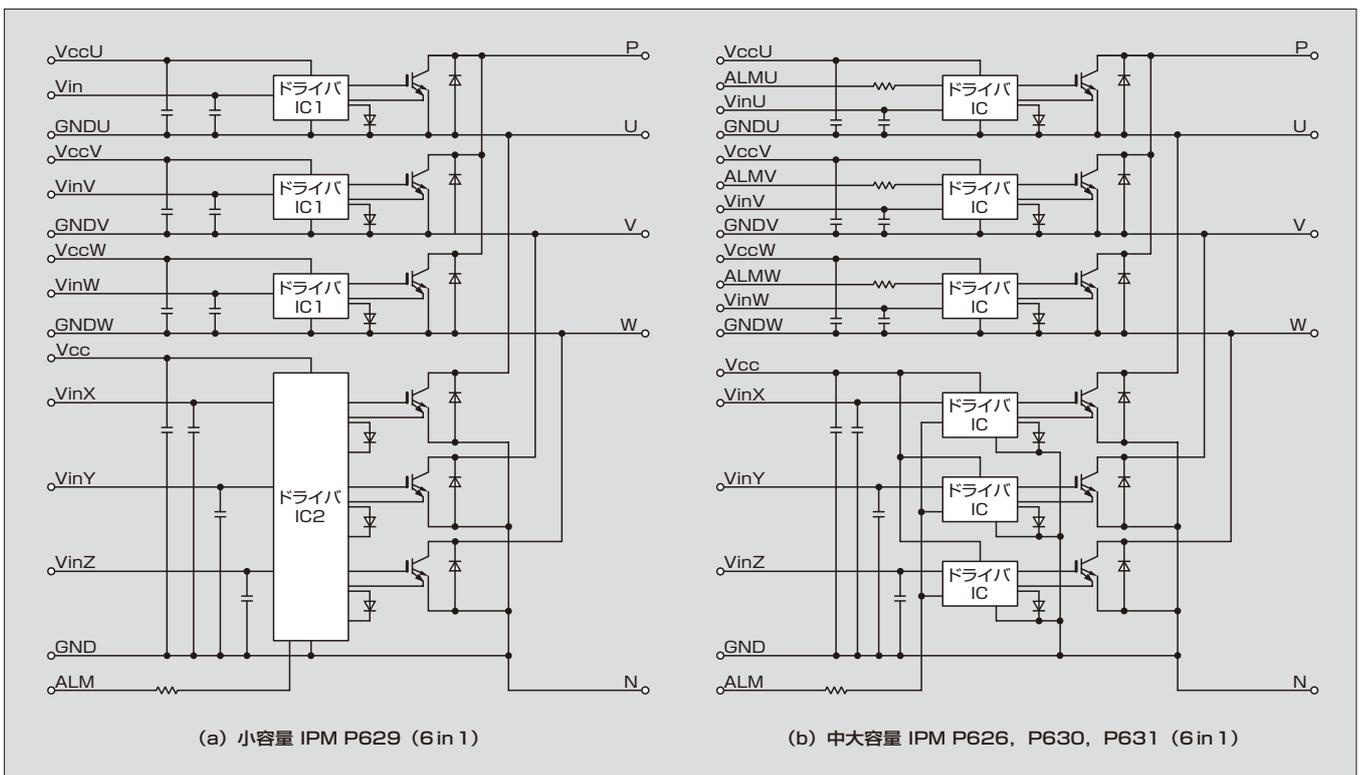


表 4 アラーム要因ごとのアラームパルス幅

アラーム要因	アラームパルス幅
過電流保護 (短絡保護含む)	2 ms (標準値)
電源電圧低下保護	4 ms (標準値)
IGBT チップ過熱保護	8 ms (標準値)

図 7 V-IPM のブロック図



ケースにおいて、RoHS 指令対応の構造となっている。

7 IPMのブロック図

図7にIPMのブロック図を示す。従来の小容量タイプはNラインにシャント抵抗を入れて電流検出をしていたため、下アーム素子にのみ流れる地絡短絡などの保護ができた。V-IPMは全IGBTがセンス電流で検出しているため、上アーム素子の短絡保護が可能となっている。P626, P630, P631パッケージは、上アームにもアラーム端子を設けており、装置側へのアラーム信号伝達が可能となっている。ただし、P629は従来品との取付け互換性を持たせたため、上アームのアラーム信号端子は設けていない。

8 あとがき

トレンチゲート適用のFS型「Vシリーズ」IGBTチップ(V-IGBT)と新制御ICを新パッケージに搭載した「VシリーズIPM」(V-IPM)を紹介した。このV-IPMは小型化、高効率化を実現し、市場の期待に応えられる製品になっている。今後も富士電機では、市場要求を満足する製品開発に注力していく所存である。

参考文献

- (1) Onozawa, Y. et al. Development of the next generation 1,200 V trench-gate FS-IGBT featuring lower EMI noise and lower switching loss. Proc. of ISPSD'07. p.13-16.
- (2) Onozawa, Y. et al. Development of the 1,200 V FZ-diode

with soft Recovery Characteristics by the new local lifetime control technique. Proc. of ISPSD'08. p.80.

- (3) 関川貴善ほか. UシリーズIGBT-IPM (600V). 富士時報. 2004, vol.77, no.5, p.317-326.
- (4) 仲野逸人ほか. 第6世代IGBTモジュール「VシリーズPIM」. 富士時報. 2007, vol.80, no.6, p.388-392.
- (5) 森貴浩ほか. IPM用小型ドライバIC. 富士時報. 2008, vol.81, no.6, p.395-398.



清水 直樹

インテリジェントパワーモジュールの開発に従事。現在、富士電機システムズ株式会社半導体事業本部半導体統括部モジュール開発部。



高橋 秀明

インテリジェントパワーモジュールの構造開発・設計に従事。現在、富士電機システムズ株式会社半導体事業本部半導体統括部パッケージ・実装技術部チームリーダー。



熊田 恵志郎

パワー半導体デバイスの開発・設計に従事。現在、富士電機システムズ株式会社半導体事業本部半導体統括部デバイス技術部。





*本誌に記載されている会社名および製品名は、それぞれの会社が所有する
商標または登録商標である場合があります。